کام پی ان یو
انجمن های تخصصی دانشجویان کامپیوتر پیام نور

ریزپردازنده1

عنوان کتاب : ریز پردازنده Z80

سخت افزار ، نرم افزار ، برنامه ريزي و ارتباط دهي

مولف : باري بي . بري

ترجمه : سعید حسن نیا

تهیه کننده : حسن عسکرزاده

منبع : کتابخانه دیجیتال پیام نور

ریزپردازنده

فصل اول

مقدمه‌اي بر ريزپردازنده‌ها

تاريخچه ريزپردازنده

اولين ريزپردازنده به وسيله شركت اينتل كه يك ريز كنترل كننده۴ بيتي بوده ابداع شد.

اولين ريزپردازنده تك تراشه‌اي ، ريزپردازنده Intel 4004 بود كه توانست دو عدد چهاربيتي دودويي را جمع كرده و اعمال متعددي را انجام دهد.

امكانات ريزپردازنده 4004 بسيار محدود بود به همين علت ريزپردازنده ۸ بيتي (۸۰۰۰) توليد شد.

دانشگاه پیام نور

Intel 8008

Intel 8008 توانست اعداد ۸ بيتي را به كارگيرد ، همچنين اندازه حافظه را از ۴۰۹۶ كلمه چهاربيتي در 4004 به ۱۶k كلمه هشت بيتي افزايش يافت.

هردوي اين ريزپردازنده‌ها نيازهاي روز را برطرف مي‌كردند. اما با گذشت زمان و افزايش خواسته‌ها سرعت پايين آن‌ها باعث افزايش محدوديت شد.

علت سرعت كند آن‌ها (جمع ۲۰۰۰۰ عدد در ثانيه) استفاده از مدارهاي منطقي PMOS (نيمه‌هادي اكسيد فلز از نوع كانال p) بود.

در همان زمان مدارهاي NMOS (نيمه‌هادي اكسيد فلز از نوع N) به وجود آمد كه بسيار سريع‌تر از PMOS بود.

NMOS - از منبع تغذيه مثبت استفاده مي‌كرد و سرعت ريزپردازنده را ۲۵ بار افزايش مي‌داد ، همچنين ارتباط دهي آن با مدارهاي جنبي ريزپردازنده از نوع TTL بسيار آسان بود .

Intel 8080

Intel 8080 در سال ۱۹۷۳ معرفي شد كه نوع بسيار غني شده ۸۰۰۸ بود و توانست ۵۰۰۰۰۰ عمل را در ثانيه انجام و ۶۴Kبايت از حافظه را آدرس دهد.

اين ريزپردازنده باعث شروع دوره كامپيوترهاي خانگي شد.

دانشگاه پیام نور

Z 80

Intel 8080 در سال ۱۹۷۳ معرفي شد كه نوع بسيار غني شده ۸۰۰۸ بود و توانست ۵۰۰۰۰۰ عمل را در ثانيه انجام و ۶۴Kبايت از حافظه را آدرس دهد.

اين ريزپردازنده باعث شروع دوره كامپيوترهاي خانگي شد.

دانشگاه پیام نور

تعريف ريزپردازنده

ريزپردازنده وسيله‌اي است كه مي‌توان عمليات حسابي و منطقي ، انتقال اطلاعات و چندين تصميم‌گيري مقدمات يرا بر اساس حقايق عددي را انجام دهد.

اتصالات بين ريزپردازنده و وسايل فرعي كه با آن در ارتباط است ، عبارتند از: گذرگاه آدرس ، گذرگاه اطلاعات و گذرگاه كنترل.

دانشگاه پیام نور

گذرگاه

از گذرگاه آدرس براي دادن آدرس حافظه يا آدرس يك I/O به بخش‌هاي حافظه يا I/O استفاده مي‌شود.

از اتصالات گذرگاه براي حمل اطلاعات بين ريزپردازنده و حافظه يا I/O استفاده مي‌شود.

اتصالات گذرگاه كنترل براي كنترل كردن سيستم‌هاي حافظه وI/O به كار مي‌رود .

دانشگاه پیام نور

حافظه

حافظه در يك سيستم مبتني بر ريزپردازنده براي ذخيره كردن دستورهاي يك برنامه و اطلاعات مورد استفاده برنامه به كار مي‌رود.

برنامه مجموعه‌اي از دستورالعمل‌ها است كه براي انجام يك كار مفيد دركامپيوتر به كار مي‌رود.

از Romيا نوعي از آن مانند EPRom براي نگهداري برنامه استفاده مي‌شود.

از RAM براي نگهداري اطلاعات استفاده مي‌شود.

RAM معمولاً از نوع حافظه NMOS يا CMOS است.

در سيستم‌هاي حافظه كوچك از نوع حافظهSRAM (استاتيكي) و در سيستم‌هاي بزرگ حافظه از حافظه غالباً با اجزاء DRAM (ديناميكي) استفاده مي‌شود .

I/O

بخش ورودي / خروجي دريك سيستم كامپيوتر محل اتصال ريزپردازنده به دنياي خارج است.

وسایل ورودی - خروجی متداول

وسیله	نوع	کاربرد متداول
کلید	ورودی	برای حس کردن وقایعی مانند فشار دادن کلیدهای روی صفحه کلید، به حدّ رسیدن در سیستم های مکانیکی، و غیره.
ADC	ورودی	هر نوع ولتاژ آنالوگ رابه یک سیگنال دیجیتال(رقمی) تبدیل می کند که می توان آنرا بوسیله ریزپردازنده پردازش نمود.
نشان دهنده	خروجی	یک LED یا وسیله مشابه که یک حالت خاص را نشان می دهد، یا یک نمایشگر که یک کاراکتر عددی یا حرفی را نشان می دهد.
موتور	خروجی	برای تنظیم موقعیت وسایل مکانیکی بکار می رود، و ممکن است از نوع DC,AC یا پله ای باشد.
سلونوئید	خروجی	برای کنترل کردن اتصالات الکتریکی یاحرکت دادن یک وسیله خارجی بکارمی رود
DAC	خروجی	خروجی دیجیتال از ریزپردازنده را به یک ولتاژ آنالوگ تبدیل می کند.

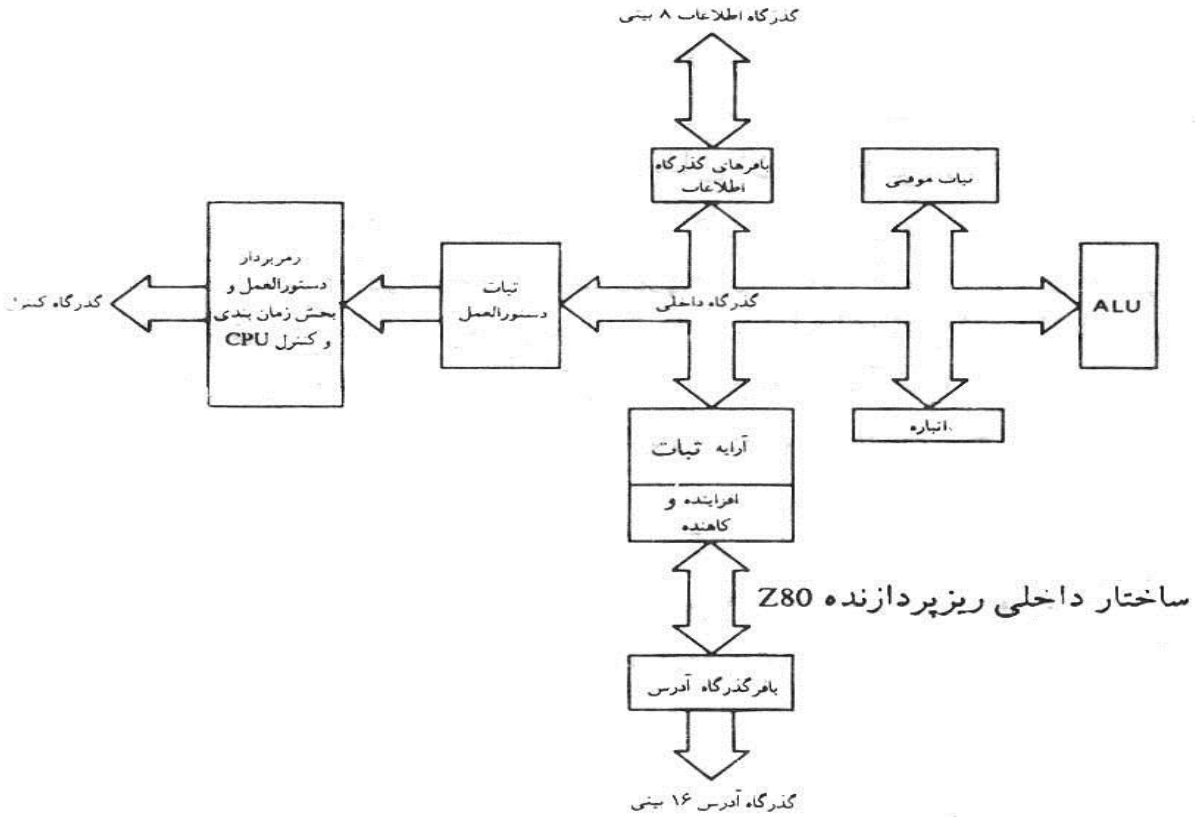
ریزپردازنده

فصل دوم

ساختمان Z80

ريزپردازنده

ريزپردازنده Z80 يك ريزپردازنده ۸ بيتي همه منظوره است كه براي بسياري از كاربردهاي كنترلي مناسب است ريزپردازنده Z80 داراي يك آرايه ثبات ، يك بخش زمان‌بندي و كنترل ، يك واحد حسابي و منطقي (ALU) و اتصالات گذرگاهي به محيط خارج است.



ساختار داخلی ريزپردازنده Z80

ثبات‌ها

Z80 داراي انواع مختلفي از ثبات‌هاي داخلي است كه براي نگهداري اطلاعات موقتي ، آدرس‌هاي حافظه دستوالعمل‌ها و اطلاعاتي درباره وضعيت Z80 به كار مي‌رود.

ثبات دستورالعمل براي نگهداري دستورالعمل به كار مي‌رود كه Z80 در حال اجراي آن است.

ثبات موقتي براي نگهداري اطلاعاتي از حافظه يا آرايه ثبات براي ALU به كار مي‌رود.

قفل آدرس افزاينده و كاهنده براي نگهداري آدرس اطلاعاتي به كار مي‌رود كه بايد در حافظه يا I/O به آن‌ها دسترسي پيدا كرد.

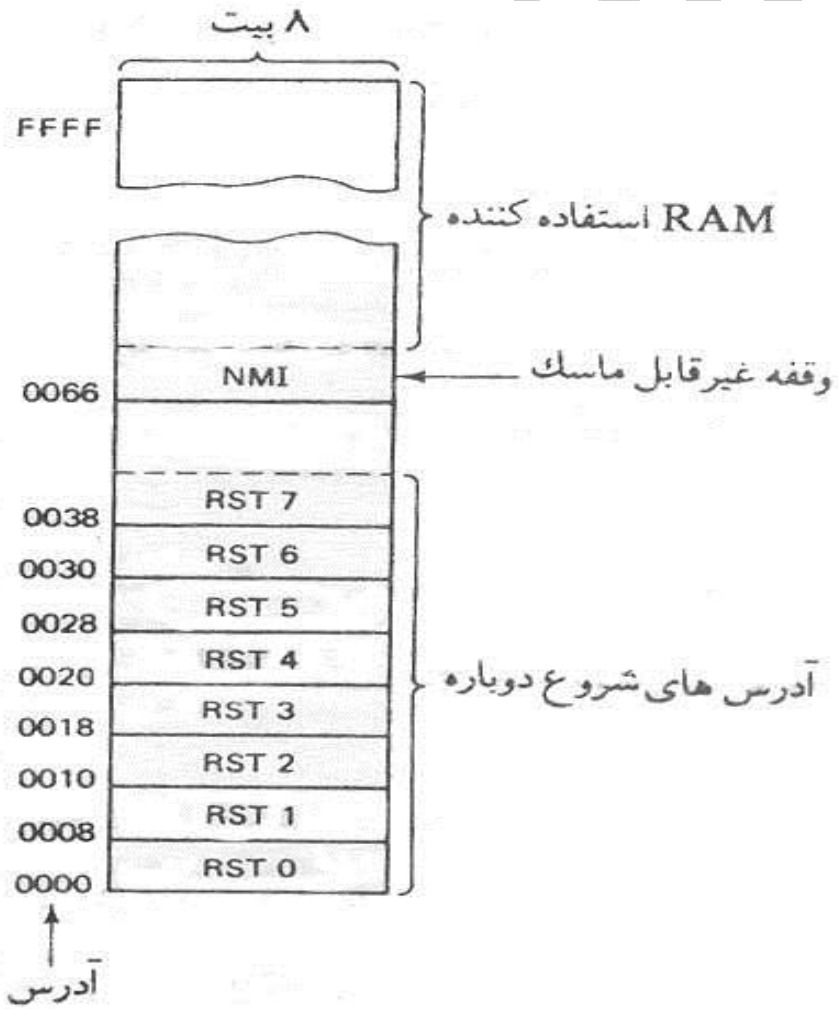
ثبات‌هاي همه منظوره

ثبات‌هاي همه منظوره: ثبات‌هايي كه به هر نحو شامل برنامه‌ريزي‌اند و عبارتند از L,H,E,D,C,B

ثبات‌هاي با منظور خاص: براي انبار كردن نتايج حاصل از عمليات حسابي و منطقي ، براي آدرس دهي حافظه و همچنين براي انجام عمليات داخلي به كار مي‌روند.

[R (تازه كردن), I (بردار وقفه), IY (شاخص), IX (شاخص), PC(شمارنده‌برنامه)SP(پشته)، F (پرچم), A (انباره)]

نقشه حافظه



مکان‌هاي حافظه با اعداد مبناي ١٦ از ٠٠٠٠ تا FFFF شماره‌گذاري مي‌شوند. اين آدرس‌ها نشان مي‌دهند كه ظرفيت سيستم حافظه 64 K است.

نقشه I/O در Z80

Z80 مي‌تواند مستقيماً ٢٥٦ وسيله متفاوت ورودي يا ٢٥٦ وسيله متفاوت خروجي را آدرس دهد.

درگاه ورودي يك وسيله خارجي است كه اطلاعات را به پردازنده مي‌دهد.

درگاه خروجي يك وسيله خارجي است كه اطلاعات را از ريزپردازنده دريافت مي‌كند.

اطلاعات مورد استفاده Z80

۱- اعداد صحيح ورودي به علامت و علامتدار

۲- كسرهاي دودويي

۳- BCD بسته شده و باز شده

٤- ASCII

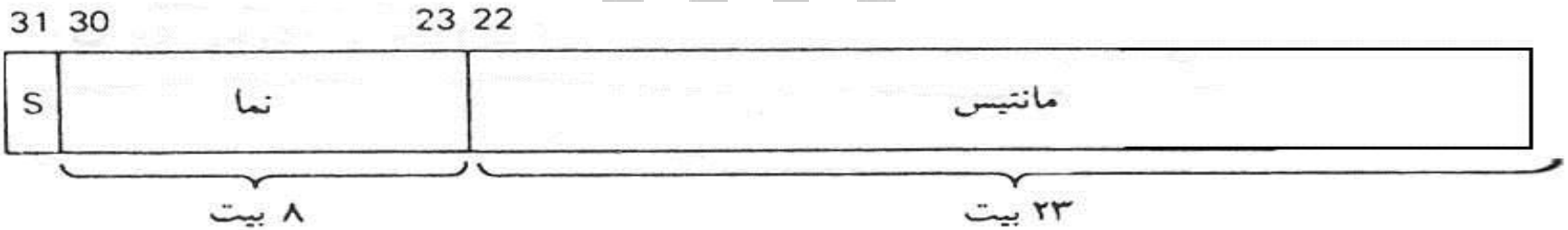
٥- ممیز شناور

دانشگاه پیام نور

اعداد با ممیز شناور

اعداد ممیز شناور معمولاً در چهار بایت حافظه ذخیره مي‌شوند.

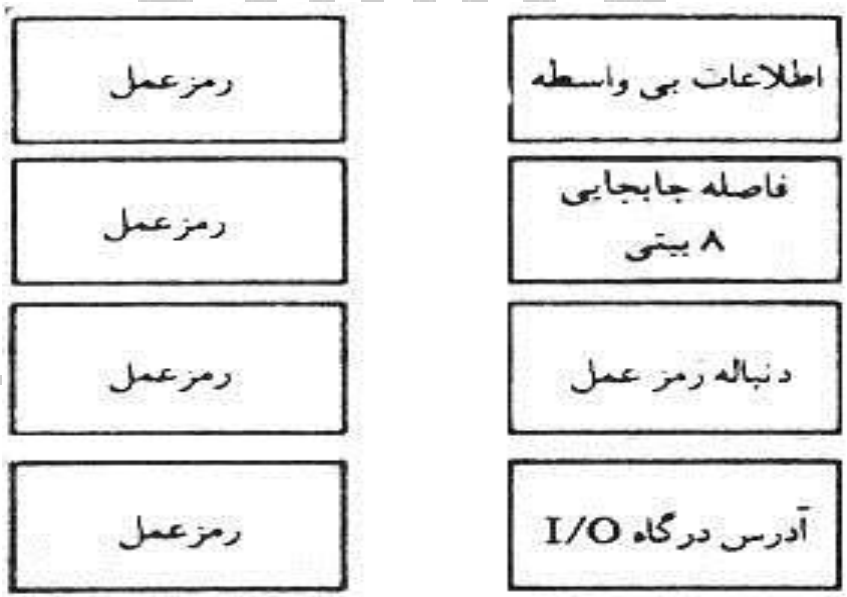
ماشین ، قسمتي از يك عدد ممیز شناور است که مقداري بین ۱ و کمتر از ۲ دارد.



قالب‌هاي كلمه فرمان

فرمان يك بايتي كه بيشترين تعداد را دارند و براي اغلب دستورالعمل‌هاي يك برنامه به كار مي‌روند.

فرمان دوبايتي كه اولين بايت رمز عمل است و در بين بايت در برگيرنده اطلاعات ، يا يك فاصله جابه‌جايي دنباله رمز عمل و يا آدرس يك درگاه I/O است.



قالب‌هاي كلمه فرمان

فرمان‌هاي سه بايتي در برگيرنده يك رمز عمل در اولين بايت و سپس اطلاعات يا آدرسي از حافظه هستند.

چهار بايتي كه اولين بايت رمز عمل را در برمي‌گيرد و دومين بايت در برگيرنده دنباله رمزعمل است.

رمز عمل

دنباله رمز عمل

فاصله جابه‌جايي علامت‌دار

اطلاعات

مجموعه دستورالعملها

۱- دستورالعمل انتقال اطلاعات

۲- دستورالعمل حسابي

۳- دستور العمل منطقي

دانشگاه پیام نور

ریزپردازنده

فصل سوم

دستورالعمل‌هاي انتقال اطلاعات

انواع دستورالعمل‌ها

- ثبات به ثبات
- ثبات به حافظه
- حافظه به ثبات
- انتقال‌هاي قالبي
- عمليات پشته‌اي

دانشگاه پیام نور

روش آدرس دهي

Intel 8008 ريزپردازنده Z80 از پنج روش مختلف آدرس دهي براي اكثر دستورالعمل‌ها استفاده مي‌كند.

- مستقيم
- ثبات
- غير مستقيم ثبات
- شاخص‌دار
- بي‌واسطه

دانشگاه پیام نور

آدرس‌دهي مستقيم

آدرس دهي مستقيم زماني به كار مي‌رود كه مكاني از حافظه با ذخيره كردن آدرس آن بلافاصله بعد از رمز عمل مورد دسترسي قرار گيرد.

آدرس‌دهي ثبات

آدرس دهي ثبات براي آدرس دادن يك ثبات ٨ بيتي (A,L,H,E,D,C,B)، يا يك ثبات ١٦بيتي (SP,HL,DE,BC) و يك ثبات شاخص (IY يا IX) به كار مي‌رود.

دانشگاه پیام نور

آدرس‌دهي غيرمستقيم ثبات

آدرس دهي غيرمستقيم ثبات ، امكان آدرس دهي اطلاعات حافظه را از طريق محتواي ثبات BC و DE يا HL فراهم مي‌كند.

آدرس های مختلف که برای آدرس دهی مستقیم به رمز ماشین تبدیل شده اند .

در رمز ماشین	آدرس مبنای شانزده
B1 B2 B3	
XX 34 12	1234H
XX 00 10	1000H
XX CD 4B	4BCDH

آدرس‌دهي شاخص‌دار

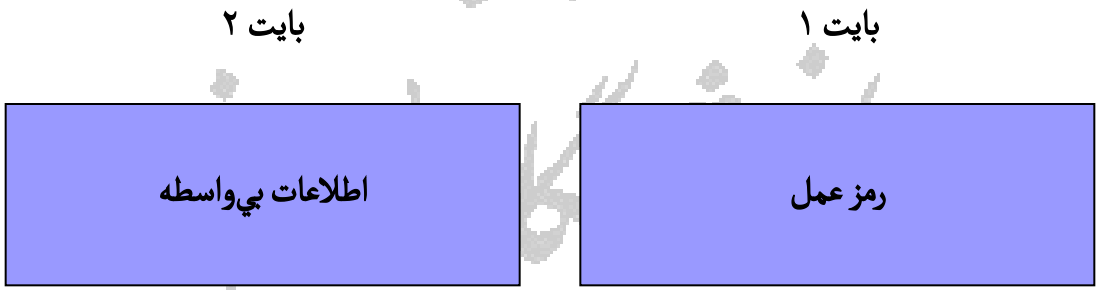
آدرس‌دهي شاخص‌دار به ريزپردازنده اجازه مي دهد كه اطلاعات حافظه را از طريق آدرس ذخيره شده درIX يا IYآدرس دهد.

دانشگاه پیام نور

آدرس‌دهي بي‌واسطه

از روش آدرس دهي بي‌واسطه موقعي استفاده مي‌شود كه يك داده ثابت در برنامه به‌كار رود.

ريزپردازنده Z80 داراي دو نوع آدرس‌دهي بي‌واسطه است: ۸بيتي و ۱۶ بيتي



دستورالعمل‌هاي انتقال اطلاعات بي‌واسطه

ريزپردازنده Z80 داراي دو نوع دستورالعمل براي انتقال اطلاعات بي‌واسطه است.

از نوع اول براي انتقال يك عدد ۸بيتي به داخل يك ثبات ، يا مكاني از حافظه كه به طور غير مستقيم به وسيله HL آدرس دهي مي‌شود.

نوع ديگر براي وارد كردن اطلاعات بي‌واسطه ۱۶ بيتي به داخل يك ثبات ۱۶ بيتي ، نشانگر پشته و يا هر ثبات شاخص به كار مي‌رود.

چند مثال از دستورالعمل های بی واسطه

اسمبلی	ماشین	توضیح
LD B, 12H	06 12	12H به B برده می شود
LD A, 60	3E 3C	3CH به A برده می شود
LD BC, 100	11 64 00	64H به BC برده می شود
LD IY, 1234H	DD 21 34 12	1234H به IY برده می شود

دستورالعمل LD بي‌واسطه – ۸بيتي

دستورالعمل LD براي قراردادن يك عدد ۸بيتي در هر ثبات ، در هر مكاني از حافظه كه به طور غيرمستقيم به وسيله HL آدرس داده شود و يا در هر مكاني از حافظه كه به وسيله IX و IY مشخص شود به كار مي‌رود.

دستورالعمل های انتقال اطلاعات بی واسطه

اسمبلی	ماشین	توضیح
LD B,d8	06 d8	d8 بداخل B برده می شود
LD C,d8	0E d8	d8 بداخل C برده می شود
LD D,d8	16 d8	d8 بداخل D برده می شود
LD E,d8	1E d8	d8 بداخل E برده می شود
LD H,d8	26 d8	d8 بداخل H برده می شود
LD L,d8	2E d8	d8 بداخل L برده می شود
LD (HL),d8	36 d8	d8 بداخل (HL) برده می شود
LD A,d8	3E d8	d8 بداخل A برده می شود
LD (IX+dd),d8	DD 36 dd d8	d8 بداخل (IX+dd) برده می شود
LD (IY+dd),d8	FD 36 dd d8	d8 بداخل (IY+dd) برده می شود
LD BC,d16	01 ‖ hh	d16 بداخل BC برده می شود
LD DE,d16	11 ‖ hh	d16 بداخل DE برده می شود
LD HL,d16	21 ‖ hh	d16 بداخل HL برده می شود
LD SP,d16	31 ‖ hh	d16 بداخل SP برده می شود
LD IX,d16	DD 21 ‖ hh	d16 بداخل IX برده می شود
LD IY,d16	FD 21 ‖ hh	d16 بداخل IY برده می شود

توجه: d8- اطلاعات ۸ بیتی، d16- اطلاعات ۱۶ بیتی، hh- بایت اطلاعات مرتبه بالا، ll- بایت اطلاعات مرتبه پائین، dd- فاصله جابجائی علامت دار

دستورالعمل‌هاي انتقال اطلاعات بي‌واسطه ۱۶ - بيتي

دستورالعمل LD بي‌واسطه ۱۶ بيتي براي وارد كردن يك عدد ۱۶بيتي به‌داخل هر زوج ثبات (BC، DE، HL)، نشانگر پشته و يا هر ثبات شاخص به كار مي‌رود

دستورالعمل های با آدرس دهی مستقیم

اسمبلی	ماشین	توضیح
LD A, (a16)	3A ‖ hh	(a16) را به A انتقال می دهد
LD (a16),A	32 ‖ hh	A را به a16 انتقال می دهد
LD (a16),BC	ED 43 ‖ hh	BC را به a16 انتقال می دهد
LD (a16)DE	ED 53 ‖ hh	DE را به a16 انتقال می دهد
LD (a16),HL	22 ‖ hh	HL را به a16 انتقال می دهد
LD (a16),IX	DD 22 ‖ hh	IX را به a16 انتقال می دهد
LD (a16),IY	FD 22 ‖ hh	IY را به a16 انتقال می دهد
LD (a16),SP	ED 73 ‖ hh	SP را به a16 انتقال می دهد
LD BC,(a16)	ED 4B ‖ hh	(a16) را به BC انتقال می دهد
LD DE,(a16)	ED 5B ‖ hh	(a16) را به DE انتقال می دهد
LD HL,(a16)	2A ‖ hh	(a16) را به HL انتقال می دهد
LD IX,(a16)	DD 2A ‖ hh	(a16) را به IX انتقال می دهد
LD IY,(a16)	FD 2A ‖ hh	(a16) را به IY انتقال می دهد
LD SP,(a16)	ED 7B ‖ hh	(a16) را به SP انتقال می دهد

توجه: a16- آدرس حافظه ۱۶ بیتی، ‖- آدرس مرتبه پائین، hh- آدرس مرتبه بالا.

دستورالعمل‌هاي انتقال مستقيم اطلاعات

دستورالعمل‌هاي انتقال مستقيم اطلاعات مفيدترين دستورالعمل‌ها براي انتقال يك بايت يا يك كلمه بين يك ثبات يا زوج ثبات و حافظه هستند.

اگر آدرسي از حافظه در يك دستورالعمل مشخص شود در داخل پرانتز قرار داده مي‌شود.

دانشگاه پیام نور

دستورالعمل‌هاي انتقال غيرمستقيم اطلاعات

اگرچه از HL براي آدرس‌دهي غيرمستقيم حافظه استفاده مي‌شود ، روش‌هاي ديگري نيز براي آدرس‌دهي نيز براي آدرس‌دهي غيرمستقيم اطلاعات حافظه وجود دارند.

دستورالعمل هایی با آدرس هایی غیرمستقیم

توضیح	ماشین	اسمبلی
(BC) را به A منتقل کن	02	LD A و (BC)
(DE) را به A منتقل کن		LD A و (DE)
A را به (BC) منتقل کن	0A	LD (BC) و A
A را به (DE) منتقل کن	1A	LD (DE) و A

دستورالعمل‌هاي انتقال اطلاعات ثبات

دستورالعمل‌هاي انتقال اطلاعات ثبات بزرگترين گروه دستورالعمل‌هاي انتقال اطلاعات ، گروه انتقال اطلاعات ثبات است كه آدرس دهي شاخص‌دار و همچنين آدرس‌دهي غيرمستقيم از طريق HL را در بر مي‌گيرد.

دانشگاه پيام نور

دستورالعمل‌هاي انتقال اطلاعات پشته

ريزپردازنده Z80 داراي يك حافظه پشته از نوع LIFO است كه براي نگهداري موقت آدرس‌هاي برگشت از ريزبرنامه‌ها به كار مي‌رود.

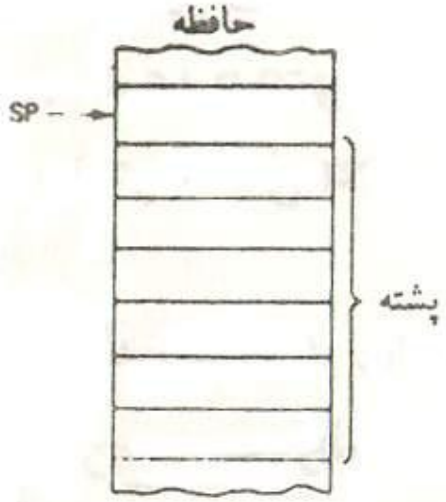
مجموعه دستورالعمل‌هاي پشته عبارتند از

Push (وارد كردن)

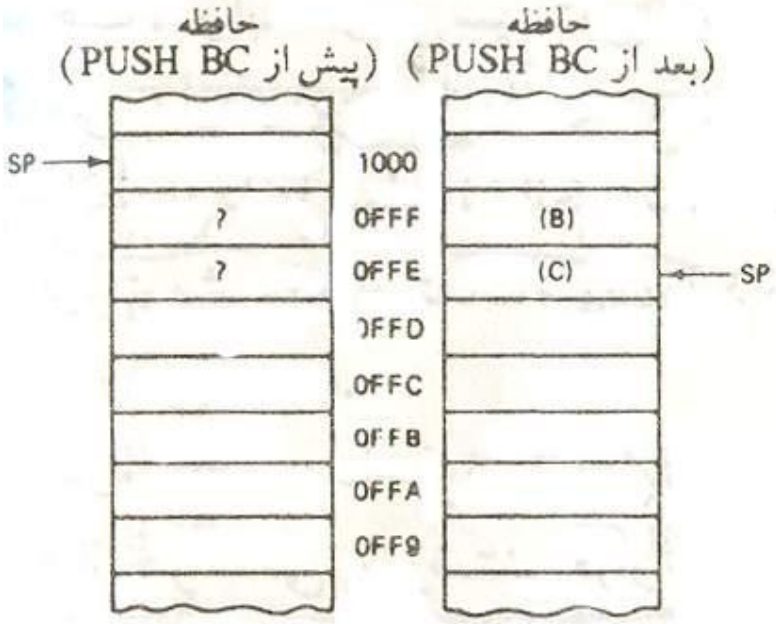
Pop (خارج كردن)

Ex (تعويض)

عمليات دستورالعمل‌هاي POP , PUSH



اگر اطلاعات به داخل پشته دانده شود ، در
آدرس‌هاي sp-1 و sp-2 قرار مي‌گيرد



وقتي اطلاعات به داخل پشته انتقال يافت ،
محتواي ثبات نشانگر پشته به اندازه ۲
واحد كاهش مي‌يابد.

دستورالعمل‌هاي متفرقه براي انتقال اطلاعات

دستورالعمل های انتقال اطلاعات متفرقه

اسمبلی	ماشین	توضیح
LD SP,HL	F9	HL را به SP انتقال بده
LD SP,IX	DD F9	IX را به SP انتقال بده
LD SP,IY	FD F9	IY را به SP انتقال بده
EX AF,AF´	08	AF را با AF´ عوض کن
EX DE,HL	EB	DE را با HL عوض کن
EXX	D9	ثبات های اصلی و فرعی DE,BC و HL را عوض کن
LDD	ED A8	(DE) را به (HL) انتقال بده، سپس DE,BC و HL را کاهش بده
LDDR	ED B8	مشابه LDD، امّا تا BC=0 تکرار می شود
LDI	ED A0	(HL) را به (DE) انتقال بده، سپس DE و HL را افزایش و BC کاهش بده
LDIR	ED B0	مشابه LDI، امّا تا BC=0 تکرار می شود
IN A,d8	DB d8	درگاه d8 را به A وارد کن
IN B,(C)	ED 40	درگاه (C) را به B وارد کن
IN C,(C)	ED 48	درگاه (C) را به C وارد کن
IN D,(C)	ED 50	درگاه (C) را به D وارد کن
IN E,(C)	ED 58	درگاه (C) را به E وارد کن
IN H,(C)	ED 60	درگاه (C) را به H وارد کن
IN L,(C)	ED 68	درگاه (C) را به L وارد کن
IN A,(C)	ED 78	درگاه (C) را به A وارد کن
IND	ED AA	درگاه (C) را به (HL) وارد کن، سپس B و HL را کاهش بده
INDR	ED BA	مشابه IND، امّا تا B=0 تکرار می شود
INJ	ED A2	درگاه(C) رابه (HL) وارد کن، سپس HL راافزایش و B راکاهش بده
INIR	ED B2	مشابه INI، امّا تا B=0 تکرار می شود

دستورالعمل‌هاي مقدار دهي اوليه SP

جابجايي ثباتهاي داخلي

جابجايي مناسب جهت حلقه هاي تكرار

انتقال ازورودي به ثباتها

انتقال از ورودي ، مناسب براي حلقه ها

دستورالعمل‌هاي تعويض

دستورالعمل‌هاي تعويض باقيمانده ،AF ,Af' ,EX براي تعويض ثبات‌هاي اصلي و فرعي را عوض مي‌كند.

انتقال قالبي اطلاعات: دستورالعمل‌هاي انتقال قالبي اطلاعات در ريزپردازنده Z80 بسيار قدرتمند هستند.

دانشگاه پیام نور

دستورالعمل‌هاي انتقال اطلاعات ورودي – خروجي :

دو نوع اصلي از دستورالعمل‌هاي I/O در Z80 وجود دارند.

يكي دستورالعمل‌هاي I/O ثابت است كه شماره درگاه I/O به دنبال رمز عمل در حافظه ذخيره مي‌شود.

دومي دستورالعملي است كه شماره درگاه I/O در آن متغير است و درثبات Cقرار داده مي‌شود.

دانشگاه پيام نور

ریزپردازنده

فصل چهارم

دستورالعمل‌هاي حسابي و منطقي

دستورالعمل‌هاي حسابي و منطقي

دستورالعمل‌هاي حسابي و منطقي شامل موارد زير است

- عمليات جمع و جمع با بيت نقلي
- تفريق و تفريق با بيت قرضي
- معكوس كردن
- منفي كردن
- AND، OR، XOR انحصاري -OR
- نشاندن و بازنشاندن
- آزمايش بيت
- تغيير مكان و چرخش‌ها

دانشگاه پیام نور

جمع

عمل جمع به صورت اضافه کردن ۱ (افزايش) به هر ثبات يا مكاني از حافظه يا زوج ثبات ، دودويي ۸ يا ۱۶ بيتي ، هردويي ۸ يا ۱۶بيتي با بيت نقلي و دودويي به رمز اعشاري (BCD) وجود دارد.

دانشگاه پیام نور

جمع دودويي ۸ بيتي

چون Z80 اساسا يك ريزپردازنده ۸ بيتي است ، اغلب دستورالعمل‌هاي جمع در آن براي جمع ۸بيتي به‌كار مي‌روند.

دستورالعمل های جمع دودویی ۸ بیتی

اسمبلی	ماشین	توضیح
ADD A,d8	C6 d8	A=A+d8
ADD A,B	80	A=A+B
ADD A,C	81	A=A+C
ADD A,D	82	A=A+D
ADD A,E	83	A=A+E
ADD A,H	84	A=A+H
ADD A,L	85	A=A+L
ADD A,(HL)	86	A=A+(HL)
ADD A,A	87	A=A+A
ADD A,(IX+dd)	DD 86 dd	A=A+(IX+dd)
ADD A,(IY+dd)	FC 86 dd	A=A+(IY+dd)

توجه: d8- اطلاعات بی واسطه ۸ بیتی، dd- فاصله جابجایی علامت دار ۸ بیتی

جمع با بيت نقلي

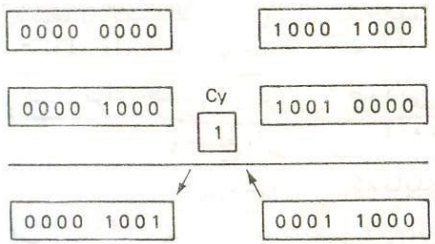
هرگاه اعداد بزرگ (اعداد طولاني‌تر از هشت بيت) باهم جمع شوند ، بيت نقلي بايد از يك قسمت ۸ بيت به قسمت ديگر انتشار يابد.

براي انتشار بيت نقلي دو جمع بايتي از دستورالعمل «جمع با بيت نقلي» استفاده مي‌شود.

دستورالعمل های جمع با بیت نقلی

اسمبلی	ماشین	توضیح
ADC A,d8	CE d8	A=A+d8+بیت نقلی
ADC A,B	88	A=A+B+بیت نقلی
ADC A,C	89	A=A+C+بیت نقلی
ADC A,D	8A	A=A+D+بیت نقلی
ADC A,E	8B	A=A+E+بیت نقلی
ADC A,H	8C	A=A+H+بیت نقلی
ADC A,L	8D	A=A+L+بیت نقلی
ADC A,(HL)	8E	A=A+(HL)+بیت نقلی
ADC A,A	8F	A=A+A+بیت نقلی
ADC A,(IX+dd)	DD 8E dd	A=A+(IX+dd)+بیت نقلی
ADC A,(IY+dd)	FD 8E dd	A=A+(IY+dd)+بیت نقلی

توجه: d8- اطلاعات بی واسطه ۸ بیتی، dd- فاصله جابجایی علامت دار ۸ بیتی



جمع چند بایتی که انتشار بیت نقلی را از طریق cy نشان می‌دهد

جمع ۱۶ بيتي

اسمبلی	ماشین	توضیح
ADD HL,BC	09	HL=HL+BC
ADD HL,DE	19	HL=HL+DE
ADD HL,HL	29	HL=HL+HL
ADD HL,SP	39	HL=HL+SP
ADD 1X,BC	DD 09	1X=1X+BC
ADD 1X,DE	DD 19	1X=1X+DE
ADD IX,HL	DD 29	IX=IX+HL
ADD IX,SP	DD 39	IX=IX+SP
ADD IY,BC	FD 09	IY=IY+BC
ADD IY,DE	FD 19	IY=IY+DE
ADD IY,HL	FD 29	IY=IY+HL
ADD IY,SP	FD 39	IY=IY+SP
ADC HL,BC	ED 4A	HL=HL+BC +بیت نقلی
ADC HL,DF	ED 5A	HL=HL+DE +بیت نقلی
ADC HL,HL	ED 6A	HL=HL+HL +بیت نقلی
ADC HL,SP	ED 7A	HL=HL+SP +بیت نقلی

برخلاف ساير دستورالعمل‌هاي جمع كه بر همه پرچم‌ها اثر مي‌گذارند ، دستورالعمل هاي جمع ۱۶بيتي فقط بر پرچم بيت نقلي اثر مي‌گذارند.

جمع BCD

جمع BCD شبيه جمع دودويي است با اين تفاوت كه فقط اعداد بين ۰ تا ۹ باهم جمع مي‌شوند.

۱- اگر كم‌ارزش‌ترين نيم بايت از ۹ بزرگتر بشاد يا بيت پرچم H(بيت نقلي مياني) نشانده شده باشد ، يك 06H به انباره اضافه مي‌شود.

۲- اگر پرارزش‌ترين نيم‌بايت از ۹ بزرگتر باشد يا بيت پرچم C(بيت نقلي) نشانده شده باشد ، يك 60H به انباره اضافه مي‌شود.

دانشگاه پیام نور

افزایش

دستورالعمل های افزایش

اسمبلی	ماشین	توضیح
INC B	04	B=B+1
INC C	0C	C=C+1
INC D	14	D=D+1
INC E	1C	E=E+1
INC H	24	H=H+1
INC L	2C	L=L+1
INC (HL)	34	(HL)=(HL)+1
INC A	3C	A=A+1
INC BC	O3	BC=BC+1
INC DE	13	DE=DE+1
INC HL	23	HL=HL+1
INC SP	33	SP=SP+1
INC IX	DD 23	IX=IX+1
INC IY	FD 23	IY=IY+1
INC (IX+dd)	DD 34 dd	(IX+dd)=(IX+dd)+1
INC (IY+dd)	FD 34 dd	(IY+dd)=(IY+dd)+1

يكي ديگر از اعمال جمع كه در مجموعه دستورالعمل Z80 وجود دارد ، افزايش يا جمع كردن با يك است و عمدتا براي حلقه ها استفاده ميشود ومزيت آن سرعت زياد و كد ماشين كوتاه است كه منجر به اشغال كمتر حافظه ميشود

تفريق

عمل تفريق به‌صورت‌هاي كم كردن ۱ از هر ثبات يا مكاني از حافظه يا زوج ثبات ، دودويي ۸ بيتي ، دودويي ۸ بيتي يا ۱۶ بيتي با بيت قرضي ، مقايسه (نوعي از تفريق) و دودويي به رمز اعشاري (BCD) وجود دارد.

دانشگاه پیام نور

تفريق دودويي ۸ بيتي

دستورالعمل‌هاي تفريق ۸ بيتي از روش‌هاي آدرس‌دهي ثبات ، غيرمستقيم ثبات ، شاخص‌دار ، و بي واسطه استفاده مي‌كند

تفريق دودويي ۸ بيتي

اسمبلي	ماشين	توضيح
SUB d8	D6 d8	A=A-d8
SUB B	90	A=A-B
SUB C	91	A=A-C
SUB D	92	A=A-D
SUB E	93	A=A-E
SUB H	94	A=A-H
SUB L	95	A=A-L
SUB (HL)	96	A=A-(HL)
SUB	97	A=A-A
SUB (IX+dd)	DD 96 dd	A=A-(IX+dd)
SUB (IY+dd)	FD 96 dd	A=A-(IY+dd)

تفريق با بيت قرضي

وقتي اعداد چندبايتي از هم كم مي‌شوند ، بيت قرضي يك قسمت ۸ بيتي بايد از قسمت ديگر كم گردد.براي نوشتن برنامه‌اي كه بيت قرضي را انتشار دهد به دستورالعمل‌هاي جديدي نياز است.

دستورالعمل های تفریق با بیت قرضی

اسمبلی	ماشین	توضیح
SBC A,d8	DE d8	بیت نقلی -A=A-d8
SBC A,B	98	بیت نقلی -A=A-B
SBC A,C	99	بیت نقلی -A=A-C
SBC A,D	9A	بیت نقلی -A=A-D
SBC A,E	9B	بیت نقلی -A=A-E
SBC A,H	9C	بیت نقلی -A=A-H
SBC A,L	9D	بیت نقلی -A=A-L
SBC A,(HL)	9E	بیت نقلی -A=A-(HL)
SBC A,A	9F	بیت نقلی -A=A-A
SBC A,(IX+dd)	DD 9E dd	بیت نقلی -A=A-(IX+dd)
SBC A,(IY+dd)	FD 9E dd	بیت نقلی -A=A-(IY+dd)
SBC HL,BC	ED 42	بیت نقلی -HL=HL-BC
SBC HL,DE	ED 52	بیت نقلی -HL=HL-DE
SBC HL,HL	ED 62	بیت نقلی -HL=HL-HL
SBC HL,SP	ED 72	بیت نقلی -HL=HL-SP

تفریق BCD

تفریق BCD به همان ترتیب جمع است با این شرط که

۱- اگر مقدار کم‌ارزش‌ترین بایت بزرگتر از ۹ بوده یا پرچم H نشانده شده باشد ، 06H از انباره کم مي‌شود.

۲- اگر مقدار پرارزش‌ترین بایت بزرگتر از ۹ بوده یا پرچم C نشانده شده باشد ،60H از انباره کم مي‌شود.

دانشگاه پیام نور

دستورالعملهاي كاهش

دستورالعمل های کاهش

اسمبلی	ماشین	توضیح
DEC B	05	B=B-1
DEC C	0D	C=C-1
DEC D	15	D=D-1
DEC E	1D	E=E-1
DEC H	25	H=H-1
DEC L	2D	L=L-1
DEC (HL)	35	(HL)=(HL)-1
DEC A	3D	A=A-1
DEC (IX+dd)	DD 35 dd	(IX+dd)=(IX+dd)-1
DEC (IY+dd)	FD 35 dd	(IY+dd)=(IY+dd)-1
DEC BC	0B	BC=BC-1
DEC DE	1B	DE=DE-1
DEC HL	2B	HL=HL-1
DEC SP	3B	SP=SP-1
DEC IX	DD 2B	IX=IX-1
DEC IY	FD 2B	IY=IY-1

- دستور العمل DEC ۸- بيتي بر همه پرچم‌ها به جز بيت‌نقلي اثر مي‌گذارد
- دستورالعمل دستور العمل DEC ۱۶ بيتي هيچيك از پرچم‌ها را تحت تاثير نمي‌گذارد.

دستورالعمل‌هاي مقايسه

دستور العمل مقايسه ، تفريق ۸ بيتي را با يك اختلاف انجام مي‌دهد ، يعني نتيجه به داخل انباره برده نمي‌شود.

دستورالعمل های مقایسه

اسمبلی	ماشین	توضیح
CP d8	FE d8	A-d8
CP B	B8	A-B
CP C	B9	A-C
CP D	BA	A-D
CP E	BB	A-E
CP H	BC	A-H
CP L	BD	A-L
CP (HL)	BE	A-(HL)
CP A	BF	A-A
CP (IX+dd)	DD BE dd	A-(IX+dd)
CP (IY+dd)	FD BE dd	A-(IY+dd)
CPD	ED A9	A-(HL)، سپس یک واحد از HL و BC کم کن.
CPDR	ED B9	مشابه CPD، امّا تا (HL) =A یا BC=0 تکرار شود.
CPI	ED A1	A-(HL)، سپس یک واحد به HL اضافه و از BC کم کن.
CPIR	ED B1	مشابه CPI، امّا تا (HL) =A یا BC=0 تکرار شود.

دستورالعمل‌هاي منطقي

ريزپردازنده z80 قادر به اجراي چهار نوع اصلي از دستورالعمل‌هاي منطقي است.

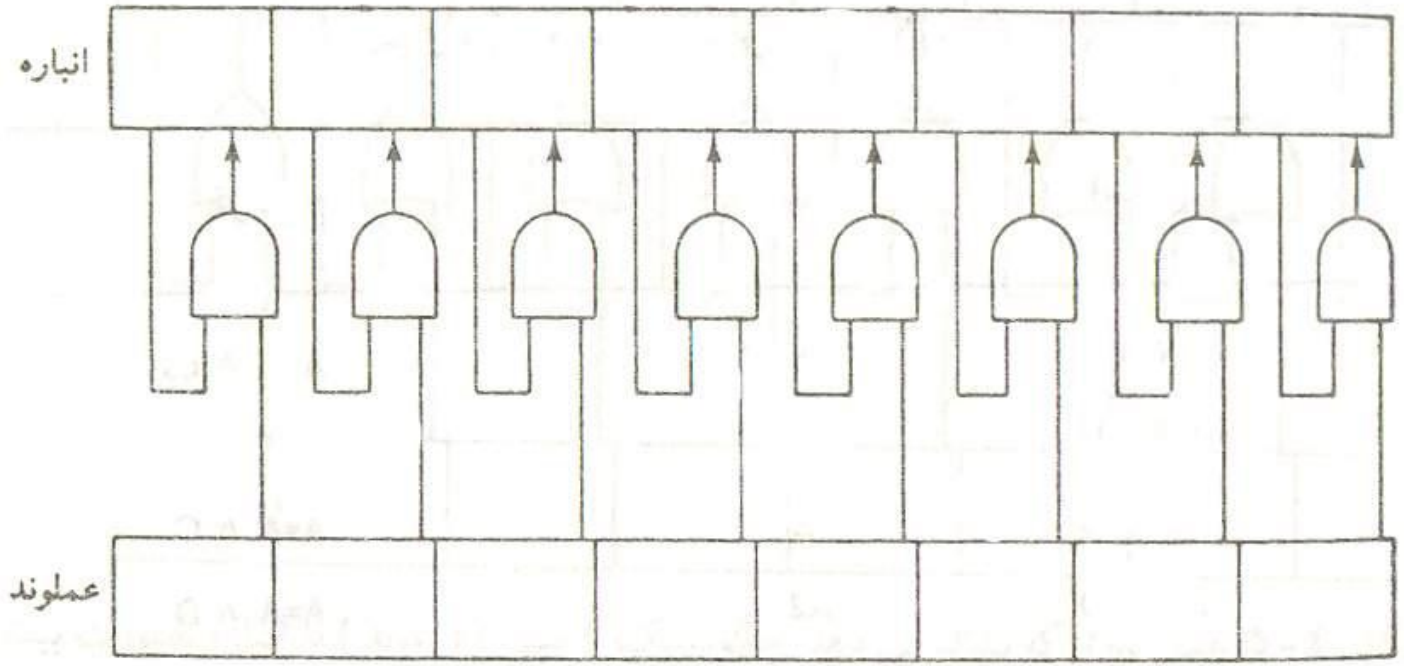
وقتي اطلاعات به داخل پشته انتقال يافت ، محتواي ثبات نشانگر پشته به اندازه ۲ واحد كاهش مي‌يابد.

دستورالعمل CPLو 2FH در زبان ماشين ، براي مكمل يك كردن يا معكوس كردن محتواي انباره به كار مي‌رود.

دانشگاه پیام نور

AND

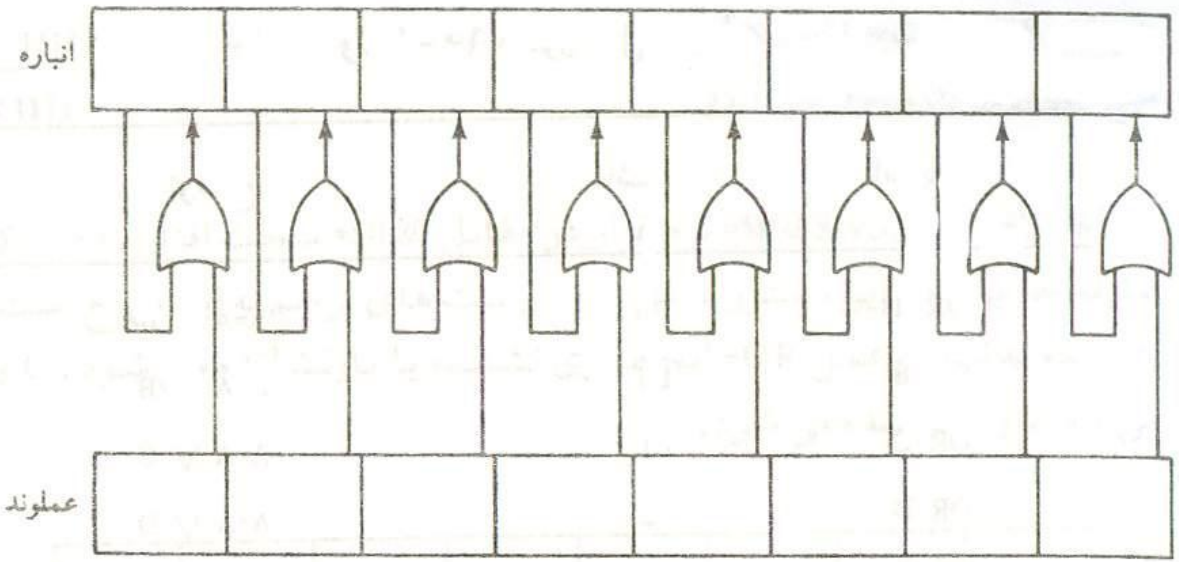
نام ديگران آن ضرب منطقي است كه براي پاك كردن انتخابي بيت‌هاي انباره و جايگزيني دريچه‌هاي منطقي مجزا به كار مي‌رود.



توجه كنيد كه چگونه يک عدد ۸ بيتي (عملوند) با انباره به صورت بيت با بيت AND مي شود.

OR

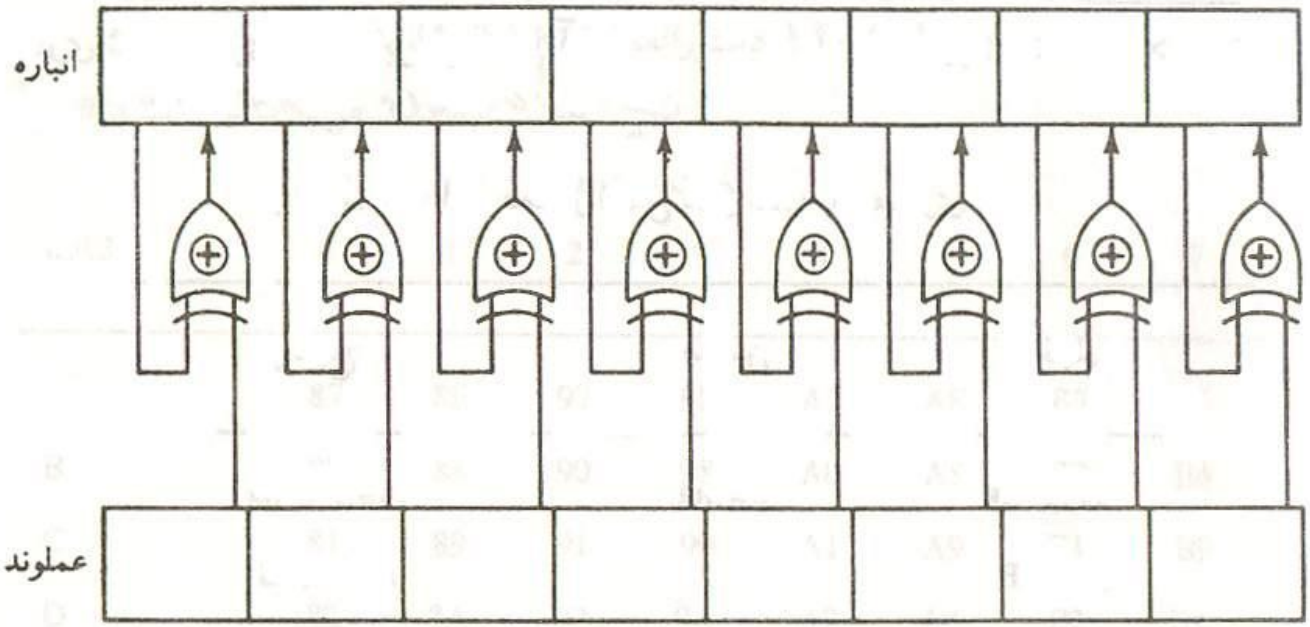
OR يا جمع منطقي براي نشاندن بيت‌هاي انباره به طور انتخابي و جايگزيني دريچه‌هاي OPمجزا به كار مي‌رود.



عمل OR که نشان می دهد چگونه یک ۸ بیتی (عملوند) با انباره بصورت بیت با بیت OR می شود.

OR انحصاري

معكوس كردن بيت‌هاي انباره به طور انتخابي و جايگزيني دريچه‌هاي OP انحصاري مجزاست.



دستورالعمل‌هاي بازنشاندن ، نشاندن و آزمايش بيت

ريزپردازنده z80 داراي مجموعه كاملي از دستورالعمل‌هاي بازنشاندن ، نشاندن و آزمايش بيت است كه امكان بازنشاندن هر بيت از حافظه يا ثبات (A,B,C,D,E,H,L) را به 0 منطقي ، يا نشاندن آن به 1 و يا آزمايش آن براي 1 يا 0 بودن را فراهم مي‌آورند.

دستورالعمل RES (باز شاندن)

ثبات	موقعيت بيت ها 0	1	2	3	4	5	6	7
A	87	8F	97	9F	A7	AF	B7	BF
B	80	88	90	98	A0	A8	B0	B8
C	81	89	91	99	A1	A9	B1	B9
D	82	8A	92	9A	A2	AA	B2	BA
E	83	8B	93	9B	A3	AB	B3	BB
H	84	8C	94	9C	A4	AC	B4	BC
L	85	8D	95	9D	A4	AD	B4	BD
(HL)	86	8E	96	9E	A6	AE	B6	BE
(IX+dd)	86	8E	96	9E	A6	AE	B6	BE
(IX+dd)	86	8E	96	9E	A6	AE	B6	BE

توجه: دستورالعمل ها دو بايتي هستند (CB ××) بجز براي آدرس دهي شاخص دار كه چهار بايتي هستند ، (DD CB dd ××) براي (IX+dd) و (FD CB dd ××) براي (IY+dd). ×× - بايت مربوطه از جدول و dd- فاصله جابجايي علامت دار ۸ بيتي

دستورالعمل‌هاي تغييرمكان و چرخش

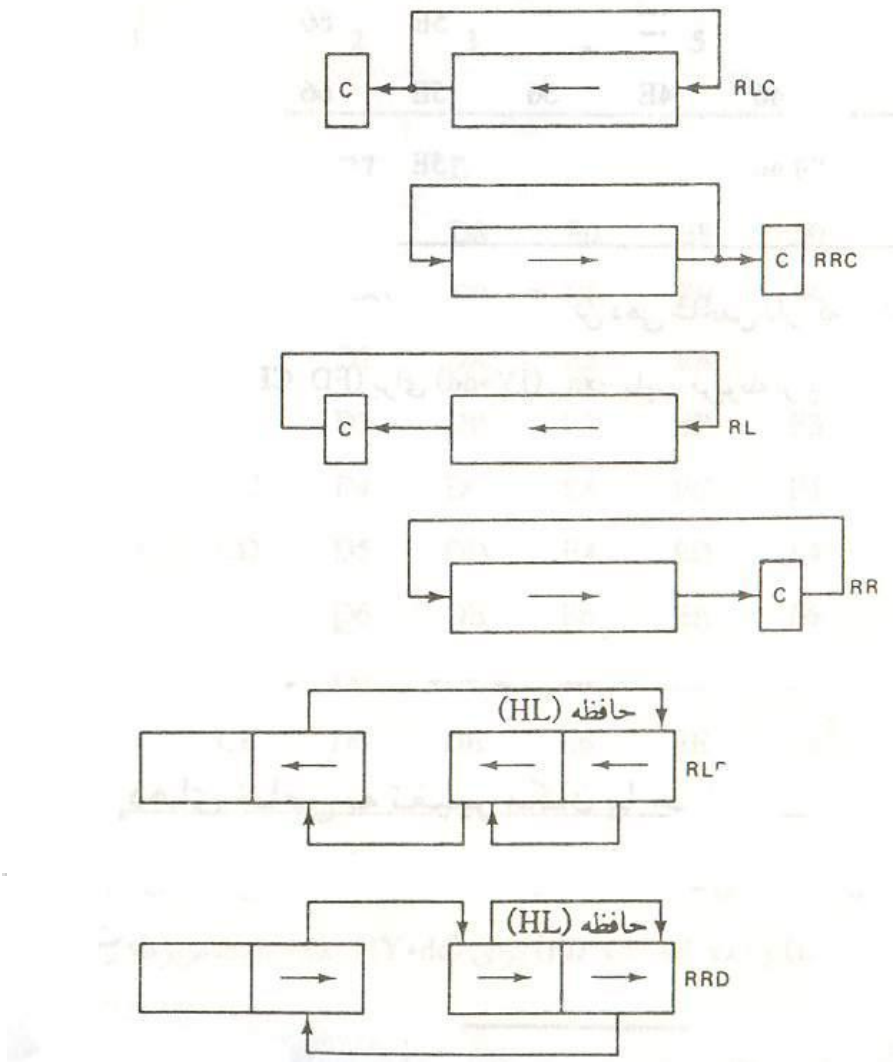
دستورالعمل‌هاي چرخش : شش نوع وجود دارد ، كه عبارتند از
(RLC , RRC , RL , RR , RLD , RRD)

دستور العمل‌هاي RR , RL ثبات يا مكاني از حافظه را به همراه پرچم بيت نقلي به صورت يك ثبات ۹ بيتي به‌كار مي گيرند

دستورالعمل‌هاي RLC , RRC محتواي يك ثبات ۸بيتي يا مكاني از حافظه را يك بيت به چپ يا به‌راست مي چرخاند.

دستوراالعمل‌هاي RLD , RRD اطلاعات را چهار بيت بين نيم بايت طرف راست انباره و مكاني از حافظه كه به وسيله HL آدرس‌دهي مي‌شود ، مي چرخاند.

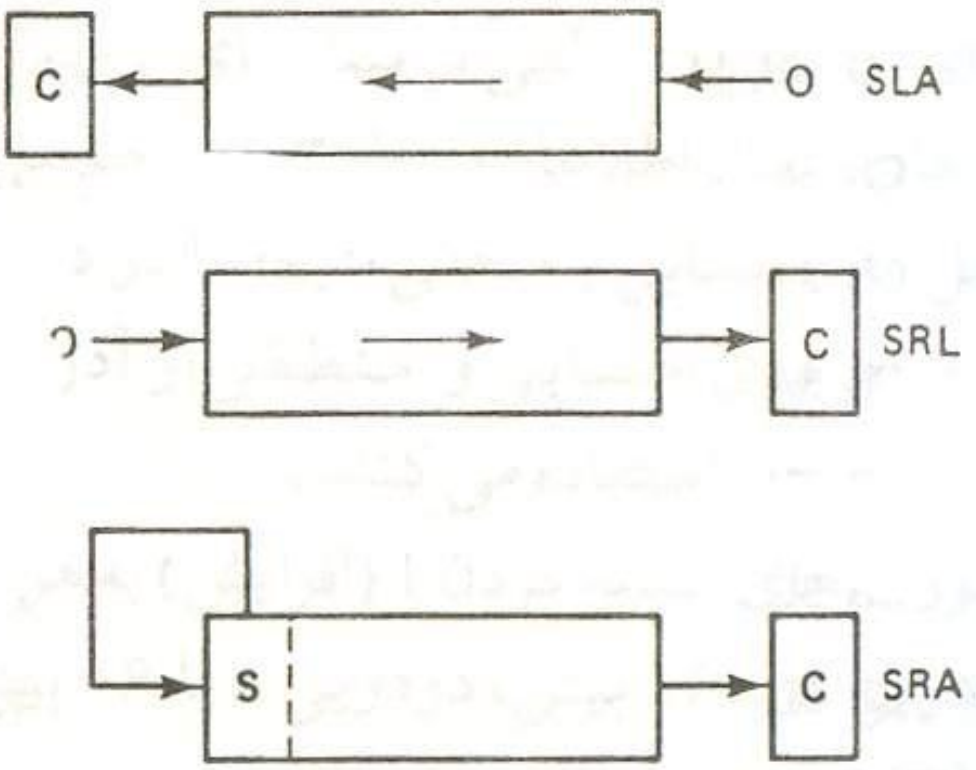
دستورالعمل های تغییرمکان و چرخش



شش دستورالعمل چرخش: RLC, RRC, RL, RR, RLD و RRD

دستورالعمل‌هاي تغييرمكان

Z80 داراي سه دستور العمل تغيير مكان است: SLA , SRA , SRL.



سه دستورالعمل تغيير مكان: SRL, SLA و SRA.

ریزپردازنده

فصل پنجم

دستورالعمل‌هاي كنترل برنامه

دستورالعمل‌هاي كنترل برنامه

Z80 داراي دستورالعمل‌هاي متنوعي براي كنترل برنامه است كه امكان ايجاد تغيير در جريان اجراي يك برنامه را بوجود مي‌آورند. اين قابليت يكي از علل عمده‌اي است كه سيستم‌هاي كامپيوتري را تا اين حد قدرتمند ساخته است.

دانشگاه پيام نور

دستورالعمل‌هاي پرش غيرشرطي

دستورالعمل‌هاي پرش غيرشرطي در سه شكل وجود دارند:

۱) يك فرمان سه بايتي (JP) كه به برنامه امكان مي‌دهد كنترل را به دستورالعمل ديگري در هر مكان از حافظه انتقال دهد.

۲) يك فرمان دوبايتي (JR) كه موجب مي‌شود برنامه از آدرس ديگري با فاصله ۱۲۸- تا ۱۲۷+ بايت از دستورالعمل بعدي ادامه يابد.

۳) يك پرش غيرمستقيم (JP) كه به برنامه اجازه مي‌دهد از آدرسي ديگر كه به وسيله HL، IX يا IY نشان داده مي‌شود ادامه يابد.

پرش‌هاي نسبي - پرش‌هاي دوبايتي

پرش نسبي آدرس دستورالعمل بعدي در حافظه را در برندارد. به جاي آن ، بايت دوم اين دستورالعمل فاصله جابجايي تا دستورالعمل بعدي را نشان مي‌دهد. فاصله جابجايي يك عدد علامت‌دار ۸ بيتي است كه به شمارنده برنامه اضافه مي‌گردد تا آدرس دستورالعمل بعدي را به وجود آورد.

دستورالعمل های پرش غیرشرطی

اسمبلی	ماشین	توضیح
JP a16	C3 ll hh	برنامه از a16 ادامه می یابد
JP (HL)	E9	برنامه از (HL) ادامه می یابد
JP (IX)	DD E9	برنامه از (IX) ادامه می یابد
JP (IY)	FD E9	برنامه از (IY) ادامه می یابد
JR dd	18 dd	برنامه از PC+dd ادامه می یابد

توجه: a16- آدرس حافظه ۱۶ بیتی، dd- فاصله جابجایی علامت دار ۸ بیتی، ll- قسمت مرتبه پائین آدرس،hh- قسمت مرتبه بالای آدرس.

پرش غيرمستقيم

پرش غيرمستقيم به برنامه اجازه مي‌دهد که برنامه را از آدرس ديگري در حافظه که به وسيله HL ، IX يا IY نشان داده مي‌شود ادامه دهد.

براي مثال ، دستورالعمل JP (IX) محتواي IX را به داخل PC انتقال مي دهد به طوري که آدرس دستورالعمل مورد اجراي بعد عملا در IX قرار دارد.

دانشگاه پیام نور

دستورالعمل‌هاي پرش شرطي

دستورالعمل‌هاي پرش شرطي در شكل‌هاي طولاني ، سه‌بايتي و همچنين نسبي ، دوبايتي وجود دارند.

شكل طولاني پرش شرطي امكان‌ارزيابي پرچم‌هاي بيت نقلي ، صفر ، توازن — سرريز و علامت را به وجود مي‌آورد.

شكل نسبي امكان مي‌دهد كه پرچم‌هاي بيت نقلي و صفر ارزيابي كردند.

دانشگاه پيام نور

آزمایش بیت پرچم صفر

دستورالعمل‌هاي پرش شرطي ، امكان آزمايش پرچم‌ها (S, P, C, Z) را فراهم مي‌كنند. اگر نتيجه آزمايش درست باشد ، پرش اتفاق مي‌افتد و اگر نادرست باشد ، دستورالعمل بعدي اجرا مي‌گردد.دستورالعمل‌هاي JP قادر به آزمايش همه پرچم‌ها هستند ولي دستورالعمل‌هاي JR فقط پرچم‌هاي C و Z را آزمايش مي‌كنند.

دستورالعمل های پرش شرطی

اسمبلی	ماشین	توضیح
JP Z , a16	CA ll hh	اگر نتیجه صفر است پرش کن
JP NZ , a16	C2 ll hh	اگر نتیجه غیر صفر است پرش کن
JP C , a16	DA ll hh	اگر بیت نقلی نشانده شده پرش کن
JP NC , a16	D2 ll hh	اگر بیت نقلی پاک شده پرش کن
JP M , a16	FA ll hh	اگر نتیجه منفی است پرش کن
JP P , a16	F2 ll hh	اگر نتیجه مثبت است پرش کن
JP PE , a16	EA ll hh	اگر توان زوج است (سرریز وجود دارد) پرش کن
JP PO , a16	E2 ll hh	اگر توازن فرد است (سرریز وجود ندارد) پرش کن
JR Z , dd	28 dd	اگر نتیجه صفر است پرش کن
JR NZ , dd	20 dd	اگر نتیجه غیر صفر است پرش کن
JR C , dd	38 dd	اگر بیت نقلی نشانده شده پرش کن
JR NC , dd	30 dd	اگر بیت نقلی پاک شده پرش کن
DJNZ dd	10 dd	یک واحد از B کم کن و اگر B صفر نیست پرش کن

توجه: a16- آدرس ۱۶ بیتی، dd- فاصله جابجایی علامت دار ۸ بیتی، ll-آدرس مرتبه پائین، hh-آدرس مرتبه بالا.

آزمايش بيت پرچم علامت

بيت پرچم علامت به وسيله دستورالعمل‌هاي a16 وjp m وjp p آزمايش مي‌شود

از دستورالعمل a16 وjp p براي تعيين مثبت بودن آن استفاده مي‌شود.

دانشگاه پيام نور

آزمايش بيت پرچم توازن- سرريز

اين بيت دو كار انجام مي‌دهد و نشان دهنده توازن بعد از دستور العمل‌هاي منطقي ، سرريز بعد از عمل جمع يا ته‌ريز بعد از عمل تفريق است

حالت سرريز يا ته‌ريز وقتي اتفاق مي‌افتد كه نتيجه علامت‌دار از ۱۲۷+و ۱۲۸- تجاوز نكند

بيت پرچم توازن – سرريز به وسيله دستورالعمل a16و jp po يا a16و jp pe مورد آزمايش قرار مي‌گيرد.

دستورالعمل DJNZ

دستورالعمل DJNZ dd دستورالعمل بسيار مفيدي است كه تركيبي از دو دستورالعمل DEC B و dd و JR NZ مي‌باشد.

علت وجود اين دستورالعمل در مجموعه دستورالعمل اين است كه غالبا يك شمارنده ، كاهش مي‌يابد و براي حالت صفر مورد آزمايش قرار مي‌گيرد.

دانشگاه پيام نور

زير برنامه‌ها

يكي از مهمترين وجوه برنامه‌نويسي هر ريزپردازنده «زيربرنامه» است.

زيربرنامه ، رشته كوتاهي از دستورالعمل‌ها است كه يك كار واحد را انجام مي‌دهد.

دانشگاه پیام نور

پيوستن به يك زيربرنامه

دستورالعمل CALL براي پيوستن به يك زير برنامه به كار مي‌رود. اين دستورالعمل اين كار را بدين نحو انجام مي‌دهد كه محتواي شمارنده برنامه را به داخل پشته مي‌برد و به آدرسي از حافظه كه در بايت‌هاي ۲ و ۳ آن ذخيره شده‌اند پرش مي‌كند.

دستور العمل CALL تركيبي از دستورالعمل‌هاي PUSH و JP است.

PUSH محتواي شمارنده برنامه را بر روي پشته ذخيره مي‌كند. چون شمارنده برنامه هميشه به دستورالعمل مي‌گيرد.

برگشتن از يك زيربرنامه

آدرس برگشت ، محتواي شمارنده برنامه است كه به وسيله دستورالعمل CALL بر روي پشته قرار داده مي‌شود. آدرس برگشت به وسيله دستورالعمل برگشت (RET) از پشته برداشته شده و به داخل شمارنده برنامه برگردانده مي‌شود.

دانشگاه پیام نور

استفاده از دستورالعمل‌هاي CALL و RET

دستورالعمل‌هاي CALL و RET شرطي ، درست مانند دستورالعمل‌هاي پرش شرطي عمل مي‌كنند. اگر شرط مورد آزمايش درست باشد ، فراخواني يا برگشت اتفاق مي‌افتد و اگر شرط مورد آزمايش نادرست باشد دستورالعمل متوالي بعدي اجرا مي‌گردد.

دستورالعمل های برگشت

اسمبلی	ماشین	توضیح
RET	C9	برگشت از زیربرنامه
RET C	D8	اگر بیت نقلی نشانده شده، برگرد
RET NC	D0	اگر بیت نقلی پاک شده، برگرد
RET Z	C8	اگر نتیجه صفر است، برگرد
RET NZ	C0	اگر نتیجه غیر صفر است، برگرد
RET M	F8	اگر نتیجه منفی است، برگرد
RET P	F0	اگر نتیجه مثبت است، برگرد
RET PE	F8	اگر توازن زوج است (سرریز باشد)، برگرد
RET PO	EO	اگر توازن فرد است (سرریز نباشد)، برگرد

دستورالعمل‌هاي شروع دوباره

در واقع دستورالعمل‌هاي CALL غيرشرطي خاص هستند. علت اين است كه آنها زيربرنامه‌اي را فرا مي‌خوانند كه آدرس شروع آن ، برخلاف دستورالعمل CALL ، متغير نيست و يك مكان ثابت در حافظه Z80 است.

دستورالعمل‌هاي شروع دوباره (RST) را مي‌توان به عنوان دستورالعمل‌هاي CALL يك بايتي در نظر گرفت. دستورالعمل‌هاي RST زيربرنامه‌هايي را كه از آدرس‌هاي ۰۰ ، ۰۸ ، H۱۰ ، 18H ، 20H ، 28H ، 30H و H۳۸ حافظه شروع مي‌شوند فرا مي‌خوانند.

يك واقعيت مهم ديگر درباره دستورالعمل‌هاي RST اين است كه آنها در حافظه با فواصل ۸ بايتي از يكديگر جدا مي‌شوند. معني آن اين است كه اگر يك زيربرنامه RST طولاني‌تر از ۸ بايت باشد ، بايد شامل يك دستورالعمل JP باشد تا بتواند در مكان ديگري از حافظه ادامه يابد.

دانشگاه پيام نور

دستورالعمل‌هاي كنترل ريزپردازنده

دستورالعمل NOP – NOP يك رمز عمل حفظي براي بي‌كاري است.

از دستورالعمل‌هاي SCF و CCF براي كنترل حالت پرچم بيت نقلي استفاده مي‌شود.

دستورالعمل HALT براي متوقف كردن اجراي برنامه به كار مي‌رود.

دانشگاه پيام نور

دستورالعمل‌هاي كنترل وقفه

براي كنترل وقفه پنج دستورالعمل وجود دارد: IM 0، IM 1، IM 2، EI و DI. از سه دستورالعمل اول براي انتخاب «حالت كار» ساختار وقفه ريزپردازنده Z80 استفاده مي‌شود و دو دستورالعمل آخري پايه وقفه (INT) را روشن (EI) يا خاموش (DI) مي‌كنند. يك ورودي ديگر براي وقفه ،به نام وقفه غيرقابل ماسك (NMI)،به طور خودكار زيربرنامه سرويس وقفه را از آدرس H۰۰۶۶ فرا مي‌خواند.

دانشگاه پیام نور

دستورالعمل‌هاي RETI و RETN

دستورالعمل RETI براي به پايان رساندن زيربرنامه سرويس وقفه INT به كار مي‌روند

دستورالعمل RETN براي خاتمه دادن زيربرنامه سرويس وقفه NMI به كار مي‌روند.

دانشگاه پيام نور

ریزپردازنده

فصل ششم

زبان اسمبلي

زبان اسمبلي

برنامه‌اي است كه ورودي آن برنامه‌اي به زبان اسمبلي (برنامه منبع) و خروجي آن برنامه‌اي به زبان ماشين (برنامه هدف) است.

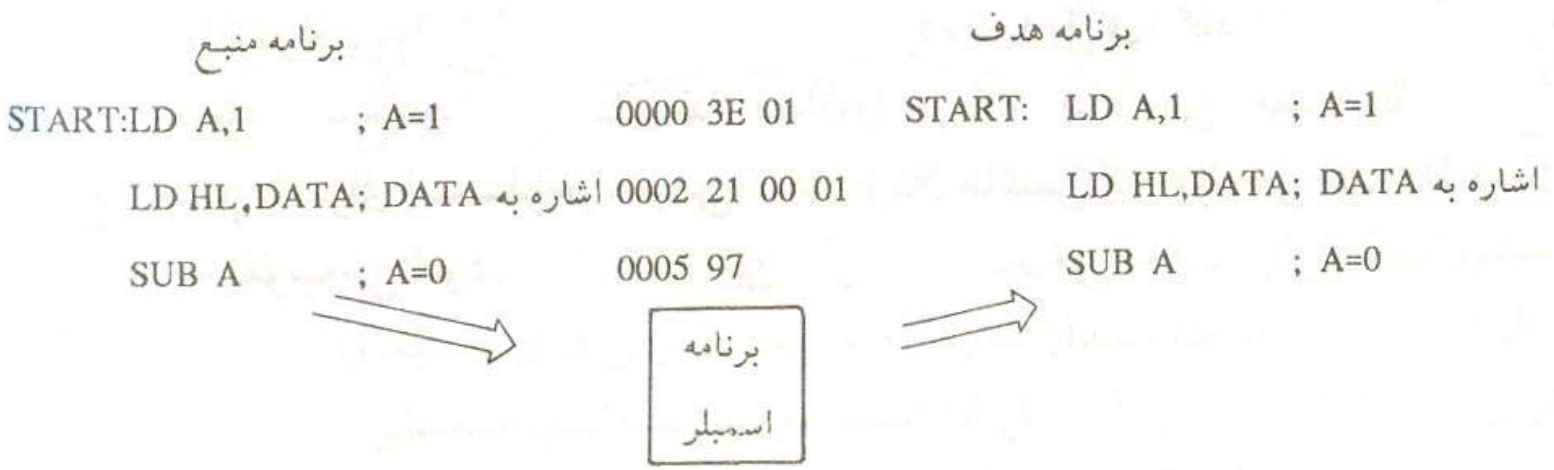
علت عمده‌اي كه نرم افزار مستقيماً به زبان ماشين نوشته نمي‌شود اين است كه اگر تغييري در برنامه پيش آيد ، آدرس‌ها بايد دوباره تعيين شوند.

دانشگاه پيام نور

اسمبلر دو گذره

اغلب اسمبلرها رمز منبع را با دو بار عبور از آن (مرور كردن آن) به رمز هدف تبديل مي‌كند.

اين نوع اسمبلر را «اسمبلر دو گذره» مي‌نامند. در زمان‌هاي اوليه ظهور كامپيوتر و برنامه اسمبلر ، برخي از سيستم‌هاي كامپيوتر از اسمبلر يك گذره استفاده مي‌كردند كه محدوديت‌هاي متعددي داشت.



برنامه اسمبلر، برنامه منبع را به برنامه هدف تبديل مي كند

اسمبلر دو گذره

مهم‌ترين محدويت اسمبلر يك گذره است است كه آدرس‌دهي پيشاپيش در آن امكان‌پذير نيست.

اسمبلر دو گذره اين عيب را با اضافه كردن يك گذره اضافي رفع مي‌نمايد.

گذر اول: در حين اولين گذر اسمبلر ، برنامه منبع مرور مي‌شود و يك جدول برچسب بوسيله اسمبلر ساخته مي‌شود.

گذر دوم: در گذر دوم برنامه منبع ، اسمبلر برنامه هدف را با مراجعه به جدول برچسب براي دستيابي به آدرس برچسب‌هاي برنامه تشكيل مي‌دهد.

دانشگاه پیام نور

عبارت زبان اسمبلي

قبل از نوشتن برنامه منبع در زبان اسمبلي ، بايد با شكل اساسي يك عبارت در زبان اسمبلي كاملاً آشنا شويم. اين عبارت داراي چهار ميدان يا قسمت مجزا است

بر چسب ، رمز عمل ، عملوند و توضيح

كه هر يك دربرگيرنده يك نوع اطلاعات است.

دانشگاه پیام نور

میدان برچسب

میدان برچسب يك آدرس از حافظه را به صورت نمادين در بر مي‌گيرد تا براي مراجعه به آن عبارت در برنامه به كار رود.

بر چسب‌ها اختياري هستند و در برخي از اسمبلرهاي Z80 بايد به علامت دو نقطه (:) ختم شوند.

برچسب های معتبر و غیرمعتبر

برچسب	معتبر یا غیرمعتبر	توضیح
DOGGY:	معتبر	همگی کاراکترهای حرفی
DOG12:	معتبر	همگی کاراکترهای حرفی- عددی
SUB:	غیر معتبر	یک رمز عمل
D:	غیر معتبر	یک ثبات
DOG6.5	غیر معتبر	یک کاراکتر خاص(.)
4DOG:	غیر معتبر	با یک عدد شروع می شود
DOG-HOUSE :	معتبر	خط تیره غالباً دریک برچسب قابل قبول است
* WATER	معتبر	این یک توضیح معتبر است
; WELL	معتبر	این یک توضیح معتبر است

ميدان رمز عمل

ميدان رمز عمل بايد هميشه يك رمز عمل يا شبه رمز عمل معتبر از Z80 را در برداشته باشد. درغير اين صورت ، اسمبلر وقوع يك خطا را اعلام مي‌كند.

دانشگاه پیام نور

ميدان عملوند

ميدان عملوند مي‌تواند اسامي ثبات‌ها ، اطلاعات و يا برچسب‌ها را در برگيرد. اگر بيش از يك عملوند وجود داشته باشد (براي مثال A و B LD)، آن‌ها بايد با يك ويرگول از هم جدا شوند.

اطلاعات بايد به صورت اعشاري ، دودويي ، مبناي هشت ، مبناي شانزده و يا ASCII رمزگذاري شوند.

میدان توضیح

میدان توضیح در اغلب اسمبلرهاي Z80 باید با یك (;) یا (*) شروع شود و تا انتهاي خط ادامه یابد.

اگر توضیح به خط بعدي ادامه یافت ، خط بعدي نیز باید با یك (;) یا (*) شروع شود.

شکل های معتبر اطلاعات عملوند

توضیح	نوع	عملوند
مقدار ۸ یا ۱۶ بیتی	اعشاری	100
مقدار ۱۶ بیتی	اعشاری	1000
مقدار ۸ یا ۱۶ بیتی	اعشاری	50D
مقدار ۸ یا ۱۶ بیتی	مبنای شانزده	10H
مقدار ۱۶ بیتی	مبنای شانزده	23 AFH
مقدار ۸ یا ۱۶ بیتی	مبنای شانزده	0FFH
مقدار ۸ یا ۱۶ بیتی	مبنای هشت	120
مقدار ۸ یا ۱۶ بیتی	دودویی	11001111B
مقدار ۸ بیتی	ASCII	"A"
مقدار ۱۶ بیتی	ASCII	"AB"
مقدار چند بایتی	ASCII	"HELLO"

عملگرهای حسابی عملوند

توضیح	مثال	عمل
به آدرس LABEL باضافه دو بایت اشاره می کند	LABEL+2	+
به آدرس LABEL منهای یک بایت اشاره می کند	LABEL-1	-
برابر مقدارDOG ضرب در ۳ است	DOG* 3	*
برابر مقدارSEVEN تقسیم بر ۲ است، اگرSEVEN برابر ۷ باشد ، مساوی قسمت صحیح نتیجه یعنی ۳ فرض می شود	SEVEN/2	/
NOT مکمل یکTRUEرا تولید می کند	NOT TRUE	NOT
AND حاصلضرب منطقی DI و FI را تولید می کند	DI AND FI	AND
OR حاصل جمع منطقی DD و FF را تولید می کند	DD OR FF	OR
XOR جمع انحصاری TG و HU را تولید می کند	TG XOR HU	XOR
COW بر ۸ تقسیم می شود و باقیماندهٔ عمل تقسیم تولید می گردد. برای مثال اگر COW برابر ۹ باشد ، نتیجه ۱ است	COW MOD 8	MOD

شبه عمليات اسمبلر

شبه عمليات اسمبلر رهنمودهايي به برنامه اسمبلر هستند كه ممكن است موجب توليد و يا عدم توليد رمز ماشين (درمبناي شانزده) شوند.

تعريف بايت (DB)

شبه رمز عمل DB (تعريف بايت) براي تعريف كردن اطلاعات ٨ بيتي حافظه در يك برنامه بكار مي‌رود.

رمز عمل DB يك بايت از بايت‌هاي اطلاعات را براي استفاده برنامه در حافظه ذخيره مي‌كند.

تعريف كلمه (DW)

شبه رمز DW (تعريف كلمه) براي ذخيره كردن يك عدد ١٦ بيتي در حافظه براي استفاده يك برنامه به كار مي‌رود.

دانشگاه پيام نور

شبه عمليات اسمبلر

تعريف محل ذخيره‌سازي (DS)

رهنمود DS (تعريف محل ذخيره سازي) براي رزرو كردن فضائي در يك برنامه براي اطلاعات متغير بكار مي‌رود.

رمز عمل DS هميشه تعداد بايت‌هايي را تعريف مي‌كند كه بايد رزرو شوند.

مبداء (ORG)

شبه رمز عمل ORG (مبداء) براي تغيير دادن نقطه شروع برنامه از آدرس H۰۰۰۰ به هر آدرس ديگر به كار مي‌رود. از عبارت ORG مي‌توان درهر نقطه از برنامه استفاده كرد تا مكان دستورالعمل همگذاري شده در رمز ماشين را تغيير داد.

مساوي قرار دادن (EQU)

رهنمود EQU براي مساوي قرار دادن يك برچسب با برچسب ديگر يا يك مقدار به كار مي‌رود. اين شبه رمز عمل هيچ رمز ماشيني توليد نمي‌كند و به جاي آن جدول بر چسب‌دار در گذر اول برنامه اسمبلر با مقدار يا آدرس آن برچسب پر مي‌كند.

شبه عمليات اسمبلر

IF و ENDIF

رهنمودهاي IF و ENDIF به برنامه‌نويس امكان مي‌دهند تا قسمت‌هايي از يك برنامه را به طور شرطي همگذاري نمايد. عبارت IF ارگومان همراد خود ار ارزيابي مي‌كند تا درست يا نادرست بودن آن را تعيين كند.

SET

رهنمود SET به همان طريق رهنمود EQU به كار مي‌روند به جز اين‌كه رهنمود SET موقتي است. يك برچسب را مي‌توان فقط يكبار درحين همگذاري مساوي يك مقدار قرار داد ، در حالي‌كه از رهنمود SET مي‌توان براي اختصاص مقدار ديگري به برچسب در فرآيند همگذاري استفاده نمود. در اغلب موارد از SET فقط در حالات خاص در يك برنامه زبان اسمبلي استفاده مي‌شود.

دانشگاه پیام نور

شبه عمليات اسمبلر

عمومي (GLB) و خارجي (EXT)

GLB و EXT در مجموعه‌اي از برنامه‌ها به كار مي‌روند كه داراي يك برنامه پيونددهنده براي وصل كردن مدول‌هاي نرم افزار بهم هستند. پيونددهنده برنامه است كه براي وصل كردن قسمت‌هاي مختلف برنامه اسمبلي بهم به كار مي‌رود. يك مشكل كه در زمان وصل كردن مدول‌ها به يكديگر پيش مي‌آيد اين است كه متغيرهاي هر مدول فقط براي همان مدول تعريف مي‌شوند. به اين ترتيب ساير مدول‌ها نمي‌توانند از همان متغييرها استفاده نمايند.

اگر مدول DOGCAT در مدول ديگر بكار رود ، از عبارت EXT استفاده مي‌شود تا برنامه پيوند دهنده دريابد DOGCAT در خارج از مدول قرار دارد. اين عبارت به برنامه پيونددهنده اجازه مي‌دهد كه ساير مدول‌ها را براي يافتن برچسب‌هاي عمومي جست‌وجو كند. يك برچسب خارجي هميشه دريك مدول ديگر به عنوان يك برچسب عمومي تعريف شود.

شبه عمليات اسمبلر

TITLE و SPC

برخي از اسمبلرها علاوه بر شبه عمليات فوق داراي رهنمودهاي TITLE و SPC هستند كه براي كنترل فهرست‌بندي به كار مي‌روند.

رهنمود TITLE به برنامه نويس امكان مي‌دهد كه (۱) به بالاي صفحه جديد برود. (۲) يك عنوان را در بالاي صفحه جديد قرار دهد و (۳) عنوان را تا ظاهر شدن يك رهنمود TITLE ديگر در برنامه در بالاي صفحات بعدي چاپ نمايد.

رهنمود SPC به برنامه نويس امكان مي‌دهد كه بين بخش‌هاي يك برنامه خطوط خالي قرار دهد. تعداد خطوط خالي بوسيله ارگومان رهنمود SPC مشخص مي‌شود.

دانشگاه پيام نور

آشكار سازي خطا بوسيله اسمبلر

اغلب اسمبلرهاي Z80 قادر به آشكار سازي خطا در قسمت‌هاي خاصي از برنامه منبع هستند. متاسفانه ، اسمبلرها نمي‌توانند خطاها را به ترتيب عبارات برنامه آشكار كنند.

رمزهای خطا برای اسمبلر Z80

	نام رمز	توضیح
D	خطای برچسب تکراری	این برچسب در نقطه دیگری از برنامه در میدان برچسب ظاهر شده است.
E	خطای عبارت	عبارت (ارگومان) مورد محاسبه بیش از حد پیچیده است.
L	خطای برچسب	برچسب بطور نادرست یا متناقض در برنامه بکار رفته است.
N	غیر قابل استفاده	این عبارت به نوع دیگری از اسمبلر مربوط می شود.
O	خطای رمز عمل	رمز عمل غیر معتبر را مشخص می کند
P	خطای فاز	مقدار برچسب بین گذر اول و دوم اسمبلر تغییر کرده است.
R	خطای ثبات	ثباتی را مشخص کرده اید که وجود ندارد.
S	خطای دستوری	برای یک خطای چاپی اتفاق می افتد.

اسمبلرهاي ماكرو

ماكرو: اسمبلر ماكرو يك اسمبلر استاندارد است كه به استفاده كننده اجازه مي‌دهد تا رمز عمل‌هاي جديدي را مشخص كند. اين كار به اين صورت انجام مي‌شود كه رمز عمل جديد با عبارت MACRO تعريف مي‌شود و با عبارت MEND به پايان مي‌رسد.

از عبارت MEND براي پايان دادن ماكرو استفاده مي شود.

ماكروهاي داراي پارامتر: يكي از مهم‌ترين خواص ماكرو قابليت انتقال پارامترها از يك برنامه به داخل ماكرو است. همه پارامترها را بداخل رمزهاي بين دو عبارت MACRO و MEND انتقال دهند. همه پارامترها بايد با علامت & كه براي متمايز كردن يك پارامتر از يك برچسب به كار مي‌رود ، شروع شوند.

دانشگاه پیام نور

ریزپردازنده

فصل هفتم

برنامه نويسي ساختاري شده به زبان اسمبلي

برنامه نويسي ساختاري شده به زبان اسمبلي

منظور از برنامه نويس ساختاري شده به زبان اسمبلي ، شناسايي روش‌هايي در برنامه نويسي است كه به ايجاد نرم افزارهاي پيچيده با حداقل تلاش كمك مي‌كند.

برنامه نويسي ساختاري شده عبارت‌است از شناسايي روش‌هايي در برنامه نويسي كه به ايجاد برنامه‌هاي پيچيده با استفاده از يك رشته ساختارهاي استاندارد كمك مي‌كند.

دانشگاه پیام نور

ساختن روندنما

روندنماها براي طراحي جريان كنترلي

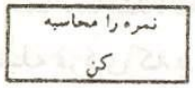
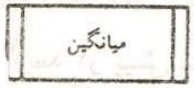
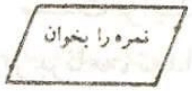
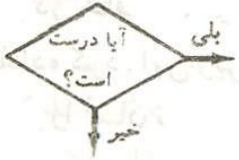
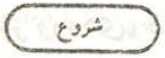
جريان كنترلي سيستم‌هاي مبتني بر نرم

افزار بكار مي‌روند و آن‌ها را هميشه به

همراه برنامه‌ها نگهداري مي‌كنند تا

ايجاد اصلاحات نرم‌افزاري در آينده با

حداقل تلاش امكان‌پذير باشد.

نماد	نام	عمل
	فرآیند	برای نشان دادن هر نوع عمل حسابی و اجرایی بکار می رود
	فرآیند ازپیش تعریف شده	برای فراخوانی یک زیر برنامه بکار می رود که معمولاً بعنوان یک فرآیند ازپیش تعریف شده در زبان اسمبلی بکار می رود
	ورودی-خروجی	برای هر عمل ورودی و خروجی بکار می رود
	تصمیم	برای پرسیدن سئوالی در یک برنامه با دو یا سه پاسخ بکار می رود
	اتصال دهنده	اجازه می دهد که روند نما بدون خطوط متقاطع رسم شود
	انتهائی	نقطه شروع یا پایانی برنامه یا فرآیند از پیش تعریف شده را نشان می دهد

نمادهای متداول در ساختن روندنما

نمادهاي روندنما

نماد فرآيند: نمادفرآيند در روندنما براي نشان دادن هر گونه فرآيند در يك برنامه بكار مي‌رود. فرآيندي كه بوسيله اين نماد مشخص مي‌شود مي‌تواند ذاتاً محاسباتي يا مرتبط با روش اجرائي باشد و هميشه به صورت يك معادله يا عبارت ساده‌اي كه آن‌را توصيف مي‌كند كه در داخل نماد نوشته مي‌شود.

فرآيند از پيش تعريف شده: اين قسمت در هنگام نوشتن نرم‌افزار بسيار با اهميت است زيرا به برنامه‌نويس امكان مي‌دهد كه نياز به زير برنامه‌ها را دربرنامه نشان دهد.

دانشگاه پيام نور

نمادهاي روندنما

نماد ورودي- خروجي: هر گاه اطلاعاتي به برنامه وارد يا از آن خارج گردد ، از نماد ورودي – خروجي استفاده مي‌شود.

نماد تصميم: از آن جائيكه قدرت يك سيستم كامپيوتري از قابليت تصميم‌گيري آن ناشي مي‌شود نماد تصميم در روندنما از اهميت زيادي برخوردار است.

اتصال دهنده: نماد اتصال دهنده براي حذف كردن خطوط متقاطع در يك روند نماي پيچيده به كار مي‌رود.

نماد انتهائي: همه برنامه‌ها از جايي شروع مي‌شوند و به نمادي نياز دارند كه نقطه شروع آن‌ها را نشان دهد.

دانشگاه پيام نور

نمادهاي روندنما

نماد ورودي- خروجي: هر گاه اطلاعاتي به برنامه وارد يا از آن خارج گردد ، از نماد ورودي – خروجي استفاده مي‌شود.

نماد تصميم: از آن جائيكه قدرت يك سيستم كامپيوتري از قابليت تصميم‌گيري آن ناشي مي‌شود نماد تصميم در روندنما از اهميت زيادي برخوردار است.

اتصال دهنده: نماد اتصال دهنده براي حذف كردن خطوط متقاطع در يك روند نماي پيچيده به كار مي‌رود.

نماد انتهائي: همه برنامه‌ها از جايي شروع مي‌شوند و به نمادي نياز دارند كه نقطه شروع آن‌ها را نشان دهد.

دانشگاه پيام نور

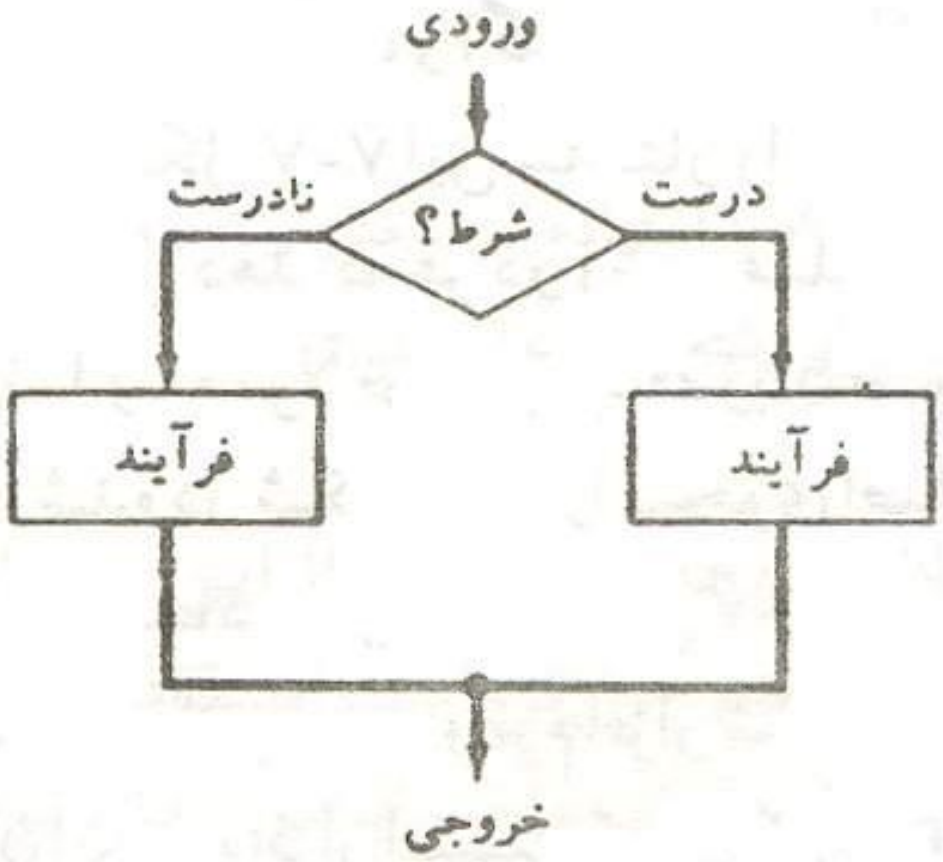
ساختارهاي اصلي

ساختار ، رشته‌اي از عمليات است كه يك ورودي يا نقطه ورود و يك خروجي يا نقطه خروج دارد.

ساختار رشته:يكي از اساسي‌ترين ساختارها مي باشد. كار به اين ترتيب انجام مي‌شود كه كنترل به آن انتقال مي‌يابد ، فرآيندي انجام مي‌شود و كنترل از آن خارج مي گردد.

ساختار IF-Then-Else

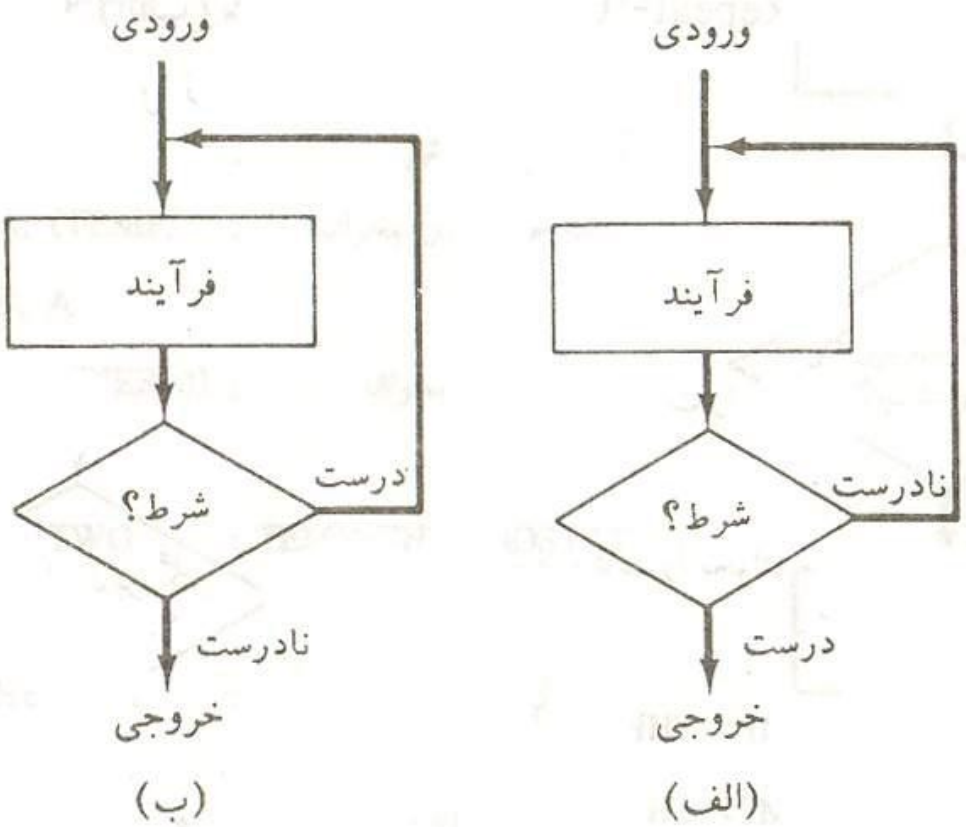
ساختار نو ، ساختار IF-Then-Else است كه اگر شرطي درست باشد (If-Then) يك رشته عمليات و اگر نادرست باشد (Else) ، رشته عمليات ديگري را با انجام مي‌رساند. اين ساختار امكان مي‌دهد كه هر دو رشته عمليات فقط با يك آزمايش اتفاق بي‌افتند و اين ساختن روندنما و معمولاً نوشتن برنامه زبان اسمبلي را آسان‌تر مي‌كند.



روندنما برای ساختار If- Then- Else

ساختار Repeat-Until

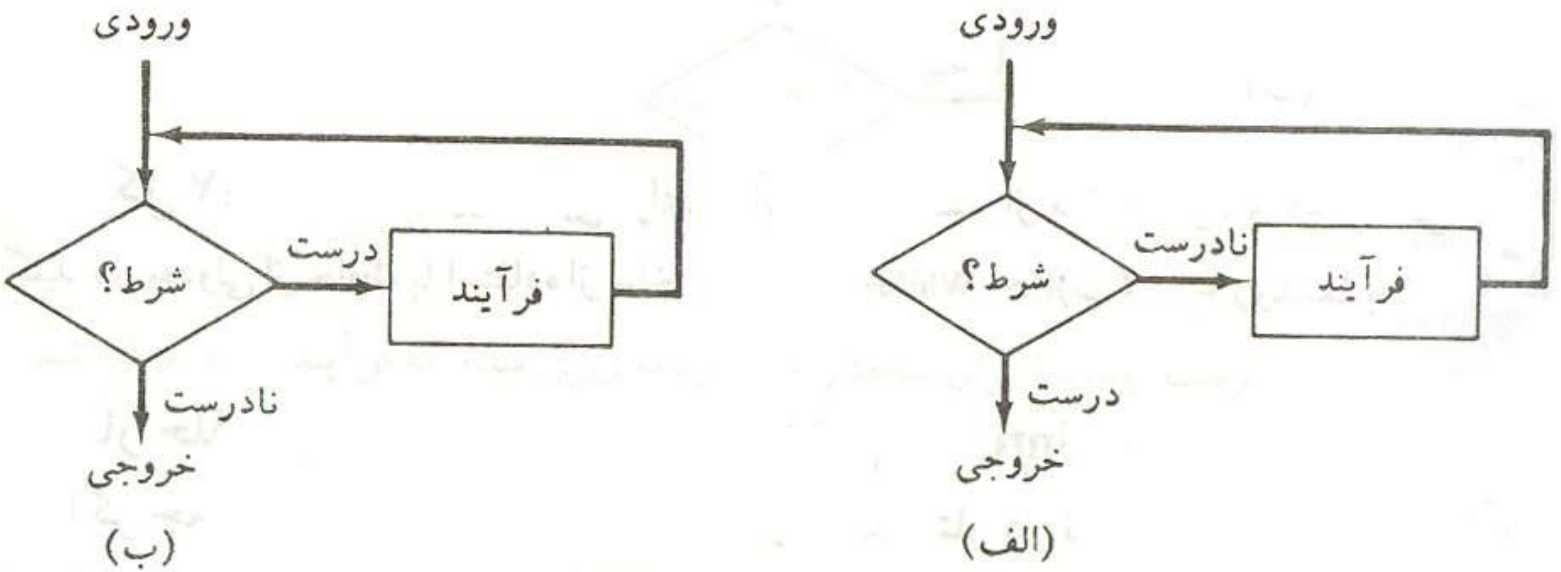
ساختار Repeat-Until اجازه مي‌دهد كه يك فرآيند تا وقوع يك عمل ، اجرا يا تكرار گردد.



ترتیب روندنما برای ساختار Repeat- Until- True ؛ (ب) ترتیب روندنما برای ساختار Repeat- Until- False.

ساختار Do-While

ساختار Repeat-Until فرآيند را پيش از آزمايش يك شرط انجام مي‌دهد در حالي‌كه ساختار Do-while شرطي را آزمايش مي‌كند و بعد ، در صورت نياز ،آن فرآيند را انجام مي‌دهد و ارزيابي شرط را تكرار مي‌كند.



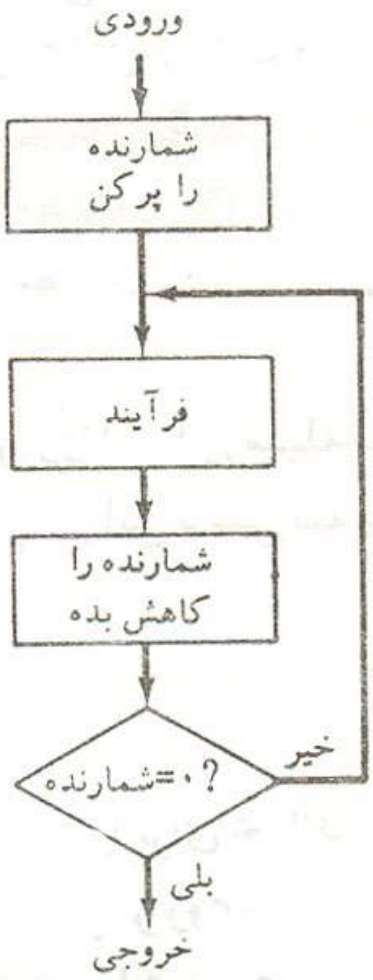
ترتيب روندنما براى ساختار Do- While- False ؛ (ب) ترتيب روندنما براى ساختار Do- While- True

ساختار حلقه برنامه ريزي شده

حالت خاصي از (Repeat-Until)

بخش اول شمارنده‌اي را با تعداد دفعات لازم براي تكرار يك فرآيند پر مي‌كند. بعد از اجرا شدن فرآيند ، بخش بعدي يك واحد از شمارنده كم مي‌كند و بالاخره آزمايشي انجام مي‌شود تا معلوم گردد كه آيا شمارنده به صفر رسيده است يا خير.

اهميت اين ساختار در اين است كه يك فرآيند به تعداد دفعاتي كه در شروع برنامه در شمارنده‌اي قرار داده مي‌شود تكرا ر مي‌گردد.



ترتیب روندنما برای ساختار حلقه برنامه ریزی شده که فرآیند را به تعداد شمارنده تکرار می کند

ریزپردازنده

فصل هشتم

جابه‌جايي اطلاعات و برنامه نويسي حسابي

جابه‌جايي اطلاعات و برنامه نويسي حسابي

اطلاعات انتقال مي‌يابند ، تعويض مي‌شوند و عمليات جمع ، تفريق ، ضرب و تقسيم بر روي آن‌ها انجام مي‌گيرد.

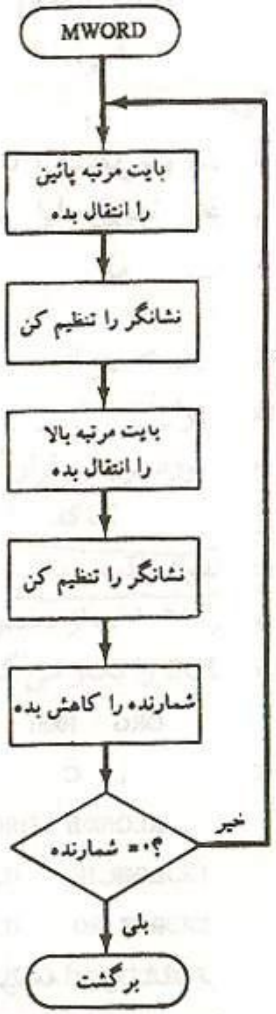
دانشگاه پیام نور

انتقال بايت‌هاي اطلاعات

ريزپردازنده Z80 داراي دستورالعملي است كه امكان انتقال قالب‌هاي اطلاعات را بوجود مي‌آورد.

LDIR يك دستورالعمل پيچيده است كه BC را به عنوان يك شمارنده ، DE را براي آدرس‌دهي مقصد و HL را براي آدرس‌دهي مبدا به كار مي‌برد.

انتقال کلمات اطلاعات



روندنمای زیر برنامه‌ای که یک فالت از کلمات را از یک قسمت به قسمت دیگری از حافظه می‌برد

انتقال کلمات را مي‌توان مانند انتقال بایت‌ها با دو برابر کردن عدد موجود در شمارنده ، پیش از عمل انتقال ، انجام داد.

تعويض قالبي كلمات

تعويض كلمات نيز مانند انتقال كلمات ، به نحو مشابهي انجام مي‌شود. تنها تفاوت بين دو روندنما اينست كه به جاي انتقال كلمه را تعويض كلمه استفاده مي‌شود.

دانشگاه پیام نور

انتقال يك رشته كاراكتري

يك گروه‌بندي از كاراكترها به رمز ASCII است كه غالباً به رمزهاي سر سطر رفتن (ODH) و تعويض سطر (OAH) در ASCII ختم مي‌شوند.

رشته‌هاي كاراكتري غالباً طولي متغير دارند و معمولاً از يك رشته خالي تا رشته‌اي با چند صد كاراكتر تغيير مي‌كنند.

دانشگاه پيام نور

انتقال‌هاي رشته‌اي

يك برنامه يا دقيق‌تر ، زير برنامه‌اي كه يك رشته كاراكتري با طول متغير را از يك بخش به بخش ديگري از حافظه انتقال مي‌دهد.

چند رشته کاراکتری به رمز ASCII

رشته	رشته به رمز ASCII
WHAT	57 49 41 54 0D 0A
ABC	41 42 43 0D 0A
I2	31 32 0D 0A
	0D 0A (null string)
to be	74 6F 20 62 65 0D 0A
4.9	34 2E 39 0D 0A

جمع و تفريق دودويي

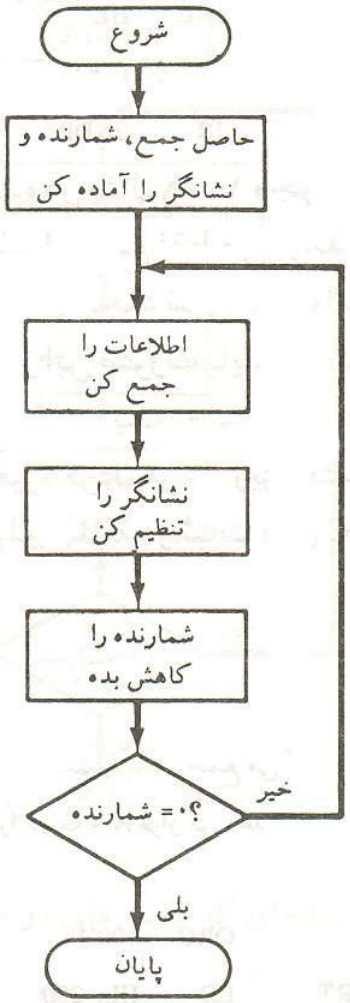
برنامه‌نويس يك مجموعه كامل از دستورالعمل‌ها را براي انجام عمليات جمع و تفريق ۸ بيتي در زيرپردازنده Z80 در اختيار دارد.

اين دستور العمل‌ها امكان اين عمليات را با استفاده از آدرس دهي بي‌واسطه ، آدرس‌دهي ثبات ، آدرس دهي غيرمستقيم ثبات و آدرس‌دهي شاخص‌دار بوجود مي‌آورند.

دانشگاه پیام نور

جمع كردن اعداد

هرگاه يك مجموعه از اطلاعات حافظه مورد پردازش قرار مي‌گيرند، از ثبات‌هاي HL، IX يا IY براي آدرس‌دهي اطلاعات استفاده مي‌شود.



روندنماي برنامه‌اي كه يك مجموعه از اطلاعات حافظه را جمع مي‌كند

تفريق دودويي

تفريق از طريق روش‌هاي آدرس‌دهي بي‌واسطه ، ثبات ، غيرمستقيم ثبات و شاخص‌دار انجام مي‌شوند.

اطلاعات حافظه فقط با به‌كار گيري HL براي آدرس‌دهي قابل تفريق است

دانشگاه پیام نور

ضرب و تقسيم دودويي

به سه شكل انجام مي‌شود: تكرار عمل جمع ، و دو روش ديگر كه از تغيير مكان و جمع استفاده مي‌كنند.

وقتي اعداد در هم ضرب مي‌شوند ، حاصل ضرب هميشه داراي طولي دو برابر است.

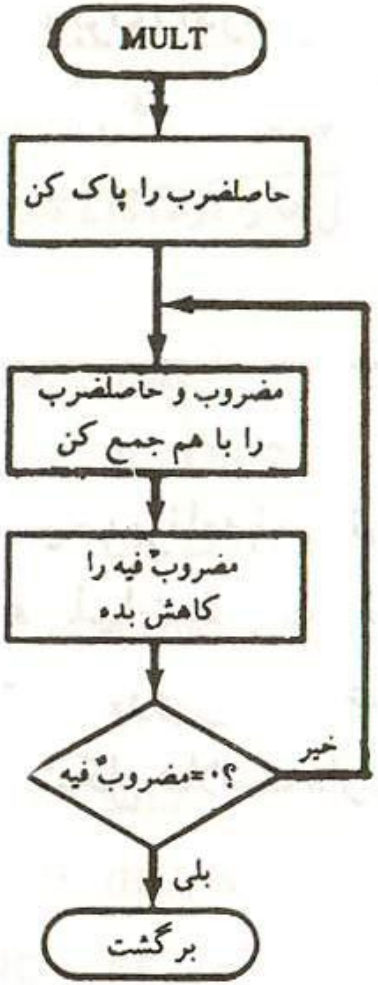
تقسيم دودويي با يكي از دو روش تغيير مكان يا تغيير مكان ، مقايسه ، تفريق و نشاندن بيت‌هاي نتيجه انجام مي‌شود.

دانشگاه پیام نور

ضرب بي‌علامت بوسيله تكرار عمل جمع

تكرار عمل جمع ساده‌ترين روش براي عمل ضرب است كه براي اعداد كوچك روشي بسيار مفيد است.

اساس اين روش در ساختار حلقه برنامه‌ريزي شده نهفته است.



روندنمايي كه دو عدد را از طريق تكرار عمل جمع در هم ضرب مي‌كند

ضرب بي‌علامت در يك ثابت

وضعيت ثبات ها در زير برنامه ضرب (مثال ۸ - ۲۰) براى اعداد ۵ و ۹

PC	بيت نقلى	A	DE	HL	دستورالعمل
0110	×	05	××09	0000	LD HL,0
0113	×	05	0009	0000	LD D,H
0114	0	05	0009	0000	OR A
0115	0	05	0009	0000	JR Z, ENDS; (0120H)
0117	1	02	0009	0000	RRA
0118	1	02	0009	0000	JR NC, LOOP; (011BH)
011A	0	02	0009	0009	ADD HL, DE
011B	0	02	0009	0009	EX DE, HL
011C	0	02	0009	0012	ADD HL, HL
011D	0	02	0012	0009	EX DE, HL
011E	0	02	0012	0009	JR LOOP; (0114H)
0114	0	02	0012	0009	OR A
0115	0	02	0012	0009	JR Z, ENDS; (0120H)
0117	0	01	0012	0009	RRA
0118	0	01	0012	0009	JR NC, LOOP; (011BH)
011B	0	01	0009	0012	EX DE, HL
011C	0	01	0009	0024	ADD HL, HL
011D	0	01	0024	0009	EX DE, HL
011E	0	01	0024	0009	JR LOOP; (0114H)
0114	0	01	0024	0009	OR A
0115	0	01	0024	0009	JR Z, ENDS; (0120H)
0117	1	00	0024	0009	RRA
0118	1	00	0024	0009	JR NC, LOOP1; (011BH)
011A	0	00	0024	002D	ADD HL, DE
011B	0	00	002D	0024	EX DE, HL
011C	0	00	002D	0048	ADD HL, HL
011D	0	00	0048	002D	EX DE, HL
011E	0	00	0048	002D	JR LOOP; (0114H)
0114	0	00	0048	002D	OR A
0115	0	00	0048	002D	JR Z, ENDS; (0120H)
0120	0	00	0048	002D	RET

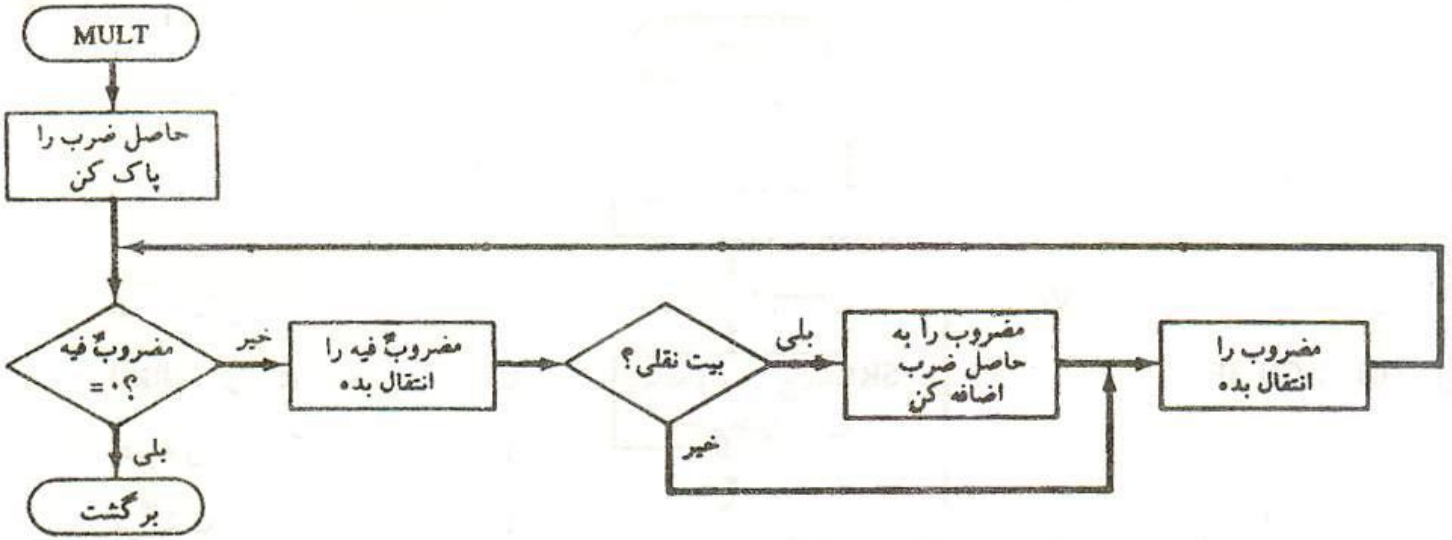
توجه: ثبات HL حاصلضرب ۵ در ۹ يا ٤٥ (002DH) را در هنگام دستورالعمل RET در بردارد

در مواردي كه از عدد ۱۰ يا عدد ثابت ديگري به عنوان مضروب فيه استفاده مي شود. در اين موارد مي‌توان به‌جاي تكرار عمل جمع ، از روش ديگري استفاده كرد كه به يك عمل ضرب بسيار سريع‌تر منجر مي‌شود.

الگوريتم ضرب

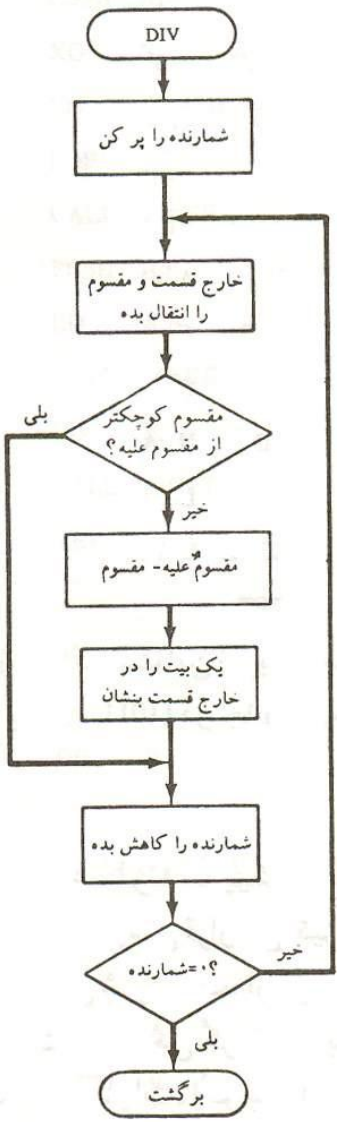
با انعطاف‌ترين روش براي عمل ضرب ، الگوريتمي است كه يك عدد را انتقال داده و جمع مي‌كند.

اين الگوريتم بر اساس همان مراحلي بوجود مي‌آيد كه در ضرب دو عدد دودويي بر روي كاغذ انجام مي‌شوند.



الگوريتمی كه ضرب دودويی را با استفاده از روش تغيير مكان و جمع نشان می دهد .

تقسيم بر يك ثابت



روندنمای الگوریتم تقسیم

روشي است براي تقسيم يك عدد بر هر تواني از ۲.

الگوريتم تقسيم: براي تقسيم يك عدد بر هر مقدار صحيح ،

معمولاً از الگوريتم تقسيم براي ايجاد يك نرم‌افزار استفاده مي‌شود.

دانشگاه پیام نور

ضرب و تقسيم علامت‌دار

براي ضرب و تقسيم علامت‌دار ، قبل از

عمليات ضرب و تقسيم ، اعداد مثبت

مي‌شوند و علامت نتيجه در صورت نياز بعد

از عمليات منفي مي‌شود.

دانشگاه پیام نور

وضعیت ثبات ها در زیربرنامه DIV برای تقسیم ۷۲ بر ۱۱

بیت نقلی	A	B	C	H	L	دستورالعمل
X	XX	8	0B	XX	48	LD B, 8
X	XX	8	0B	00	48	LD H, 0
0	XX	8	0B	00	90	ADD HL, HL
0	00	8	0B	00	90	LD A, H
1	F5	8	0B	00	90	SUB C
1	F5	8	0B	00	90	JR C, DIV2; (011BH)
1	F5	7	0B	00	90	DJNZ DIV1; (0114H)
0	F5	7	0B	01	20	ADD HL, HL
0	01	7	0B	01	20	LD A, H
1	F6	7	0B	01	20	SUB C

1	F9	5	0B	04	80	SUB C
1	F9	5	0B	04	80	JR C, DIV2; (011BH)
1	F9	4	0B	04	80	DJNZ DIV1; (0114H)
0	F9	4	0B	09	00	ADD HL, HL
0	09	4	0B	09	00	LD A, H
1	FE	4	0B	09	00	SUB C
1	FE	4	0B	09	00	JR C, DIV2; (011BH)
1	FE	3	0B	09	00	DJNZ DIV1; (0114H)
0	FE	3	0B	12	00	ADD HL, HL
0	12	3	0B	12	00	LD A, H
0	07	3	0B	12	00	SUB C
0	07	3	0B	12	00	JR C, DIV2; (011BH)
0	07	3	0B	07	00	LD H, A
0	07	3	0B	07	01	INC L

0	07	2	0B	07	01	DJNZ DIV1; (0114H)
0	07	2	0B	0E	02	ADD HL, HL
0	0E	2	0B	0E	02	LD A, H
0	03	2	0B	0E	02	SUB C
0	03	2	0B	0E	02	JR C, DIV2; (011BH)
0	03	2	0B	03	02	LD H, A
0	03	2	0B	03	03	INC L
0	03	1	0B	03	03	DJNZ DIV1; (0114H)
0	03	1	0B	06	06	ADD HL, HL
0	06	1	0B	06	06	LD A, H
1	FB	1	0B	06	06	SUB C
1	FB	1	0B	06	06	JR C, DIV2; (011BH)
1	FB	0	0B	06	06	DJNZ DIV1; (0114H)
1	FB	0	0B	06	06	RET

ریزپردازنده

فصل نهم

تبدیل رمزها ، جستجو در جدول و تاخیرهاي زماني

تبديل رمزها ، جستجو در جدول و تاخيرهاي زماني

از تبديل رمزها هنگامي استفاده مي‌شود كه بخواهيم اطلاعات از يك شكل به شكل ديگر تبديل شوند.

روش‌هاي جستجو در جدول در تبديل اطلاعات از يك شكل به شكل ديگر مفيد است.

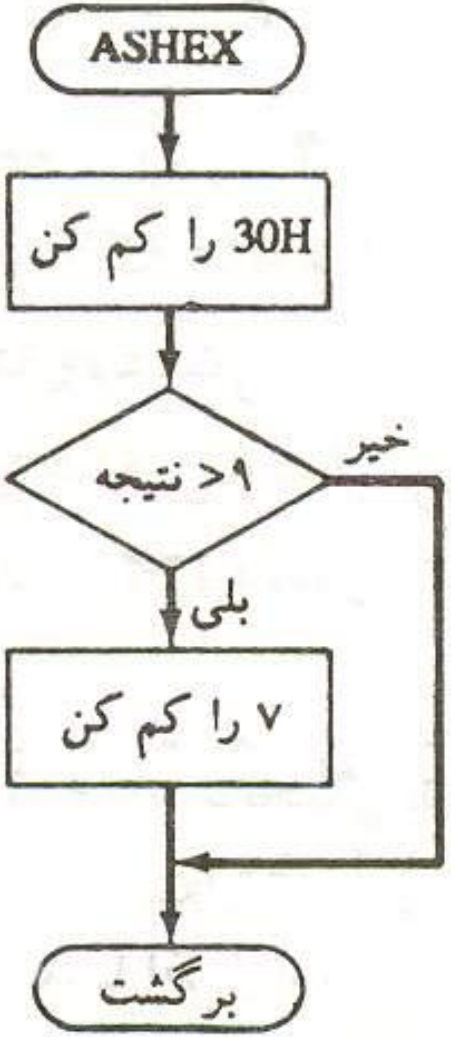
تاخيرهاي زماني دركنترل كردن وسايل يا وقايع بلادرنگ به كار مي روند.

تبدیل رمز ASCII

تبدیل اعداد BCD به رمز ASCII با اضافه کردن 30H به عدد BCD انجام مي‌شود. تبدیل ASCII به BCD با کم کردن 30H از اطلاعات ASCII انجام مي‌گیرد.

دانشگاه پیام نور

تبديل رمز ASCII به مبناي ١٦

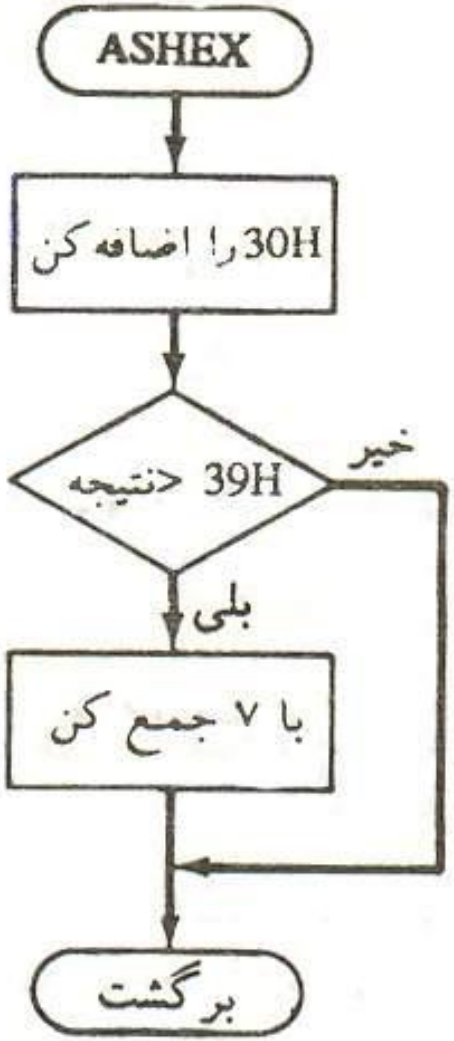


براي تبديل از ASCII به اعداد مبناي ١٦ ، 30H از آن‌ها كم مي‌شود و اگر حرف باشند 37H از آن‌ها كم مي‌گردد.

روندنما براي تبديل اطلاعات CII

ربه اطلاعات مبنا

تبديل مبناي ١٦ به رمز ASCII

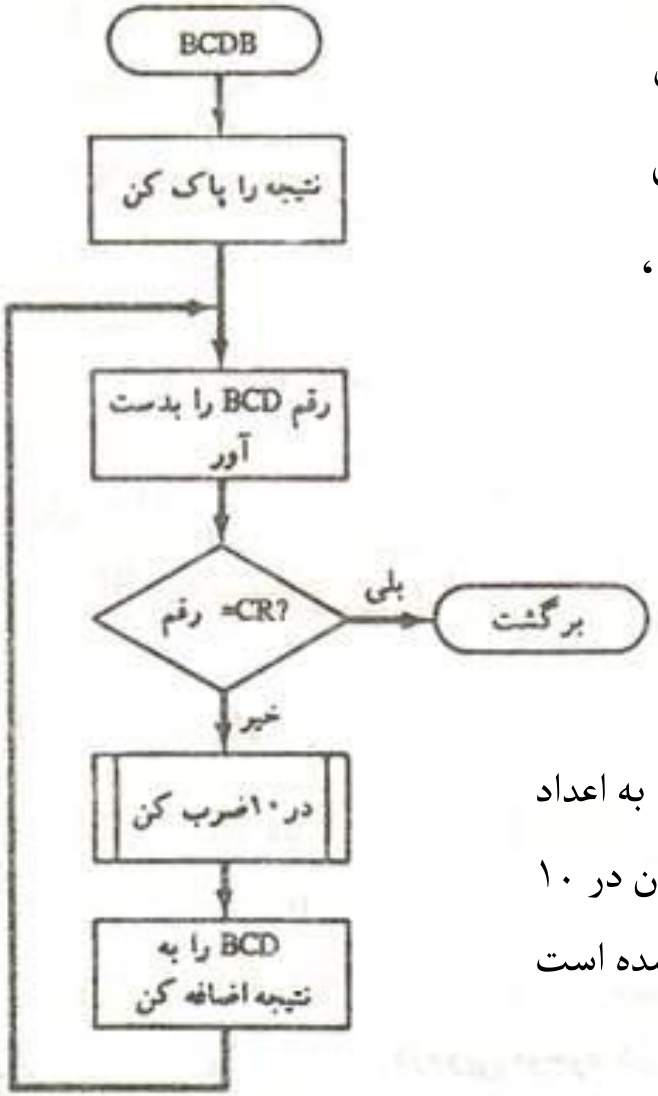


تبديل اعداد مبناي ١٦ به رمز ASCII مانند تبديل ASCII به اعداد مبناي ١٦ است. تنها تفاوت اين است كه به جاي كم كردن 30H يا 37H بايد همين مقدار را اضافه نمود.

روند استاندارد براي تبديل اطلاعت مبناي ١۶ به اطلاعت شانزده شانزدهي ASCII

تبديل BCD به دودويي

اعداد BCD و دودويي براي مقادير ۰ تا ۹ يكسان هستند و تبديلي براي آن‌ها لازم نيست. براي اعداد بزرگ‌تر از ۹ ، متداولترين روش تبديل BCD به دودويي اين است كه رقم ده‌ها در ۱۰ ضرب ، و به رقم يك‌ها اضافه شود.



روندنما براي تبديل اعداد صحيح BCD به اعداد دودويي صحيح ، روندما براي ضرب كردن در ۱۰ نشان داده نشده است

تبديل دودويي به BCD

براي تبديل دودويي به BCD ، عدد دودويي بر ۱۰ تقسيم مي‌شود و باقي‌مانده‌ها ارقام BCD را در «نتيجه» تشكيل مي‌دهند.

روندنما براي تبديل اعداد صحيح BCD به اعداد دودويي صحيح ، روندما براي ضرب كردن در ۱۰ نشان داده نشده است

دانشگاه پیام نور

جستجوي مستقيم در جدول براي تبديل اطلاعات

روش‌هاي جستجو در جدول براي تبديل اطلاعات از يك شكل به شكل ديگر به كار مي روند.

يك تبديل بسيار متداول كه از اين روش استفاده مي‌كند ، تبديل BCD يا اعداد مبناي ١٦ به رمز هفت قسمتي است كه براي نمايشگرهاي LED ، فلوروسنت يا LCD به كار مي‌رود.

دانشگاه پيام نور

تبديل اعداد مبناي ١٦ به رمز هفت قسمتي

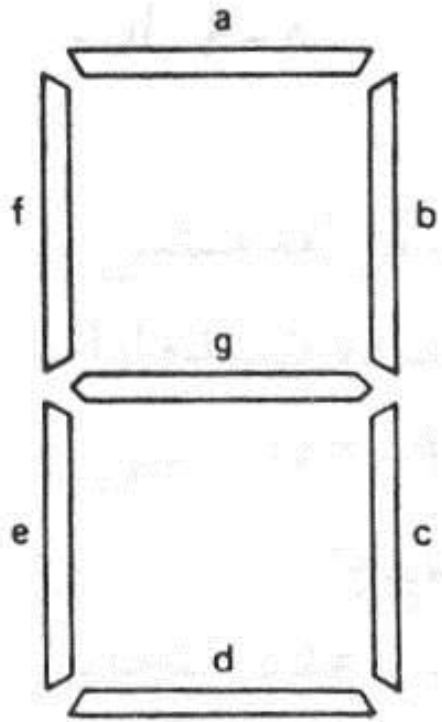
دو نوع اساسي از نمايشگرهاي هفت قسمتي LED وجود دارند. نمايشگر آند مشترك و نمايشگر كاتد مشترك.

نمايشگرهاي آند مشترك به نحوي در مدار قرار مي‌گيرند كه يك ولتاژ 5 V به همه اتصالات داخلي آندها وصل مي‌شود. براي روشن كردن هر قسمت در نمايشگرهاي آن مشترك ، لازم است يك صفر منطقي به آن قسمت داده شود.

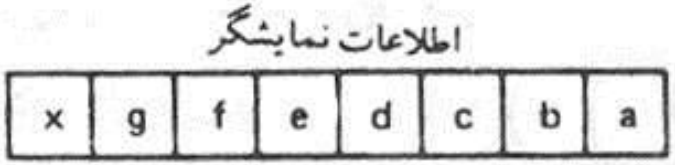
نمايشگرهاي كاتد مشترك به نحوي متصل مي‌شوند كه همه كاتدها به طور داخلي زمين شوند. براي روشن كردن هر قسمت بايستي يك ولتاژ 5 V به آن قسمت داده شود.

دانشگاه پیام نور

آرايش قسمت‌ها در يك نمايشگر هفت قسمتي



آرايش بيت‌هاي اطلاعات براي روشن كردن هر قسمت



استفاده از جستجو در جدول براي جداول پرشي

نرم افزاري كه اين فهرست را به كار مي‌گيرد يك زير برنامه پرش با جستجو در جدول است. بعد از اين‌كه عدد انتخابي وارد شد ، در انباره قرار مي‌گيرد و زير برنامه JUMP فرا خوانده مي‌شود.

دانشگاه پيام نور

تاخيرهاي زماني

نرم افزار تاخير زماني ، براي ارتباط دهي انواع گسترده‌اي از ورودي - خروجي‌ها و همچنين براي برخي برنامه‌ها مورد نياز است.

تاخيرهاي زماني كوتاه: ايجاد تاخيرهاي زماني كوتاه آسان است زيرا از يك حلقه و يك شمارنده ۸ بيتي مي‌توان براي نرم افزار آن‌ها استفاده كرد. مقدار كل تاخير زماني برابر زمان لازم براي فراخواني زير برنامه (CALL)، اجراي آن و برگشت از آن است.

تاخيرهاي زماني

تاخيرهاي زماني طولاني: در بسياري مواقع ، به تاخيرهاي طولاني‌تر از 6/1 ms نياز است. اين تاخير را مي‌توان با بكارگيري يك شمارنده ١٦ بيتي بجاي شمارنده ٨ بيتي بدست آورد.

تاخيرهاي زماني بسيار طولاني: تاخيرهاي بسيار طولاني را مي‌توان با بكارگيري زير برنامه تاخير طولاني (LDELAY) در حلقه‌هاي متداخل بوجود آورد.

دانشگاه پیام نور

ریزپردازنده

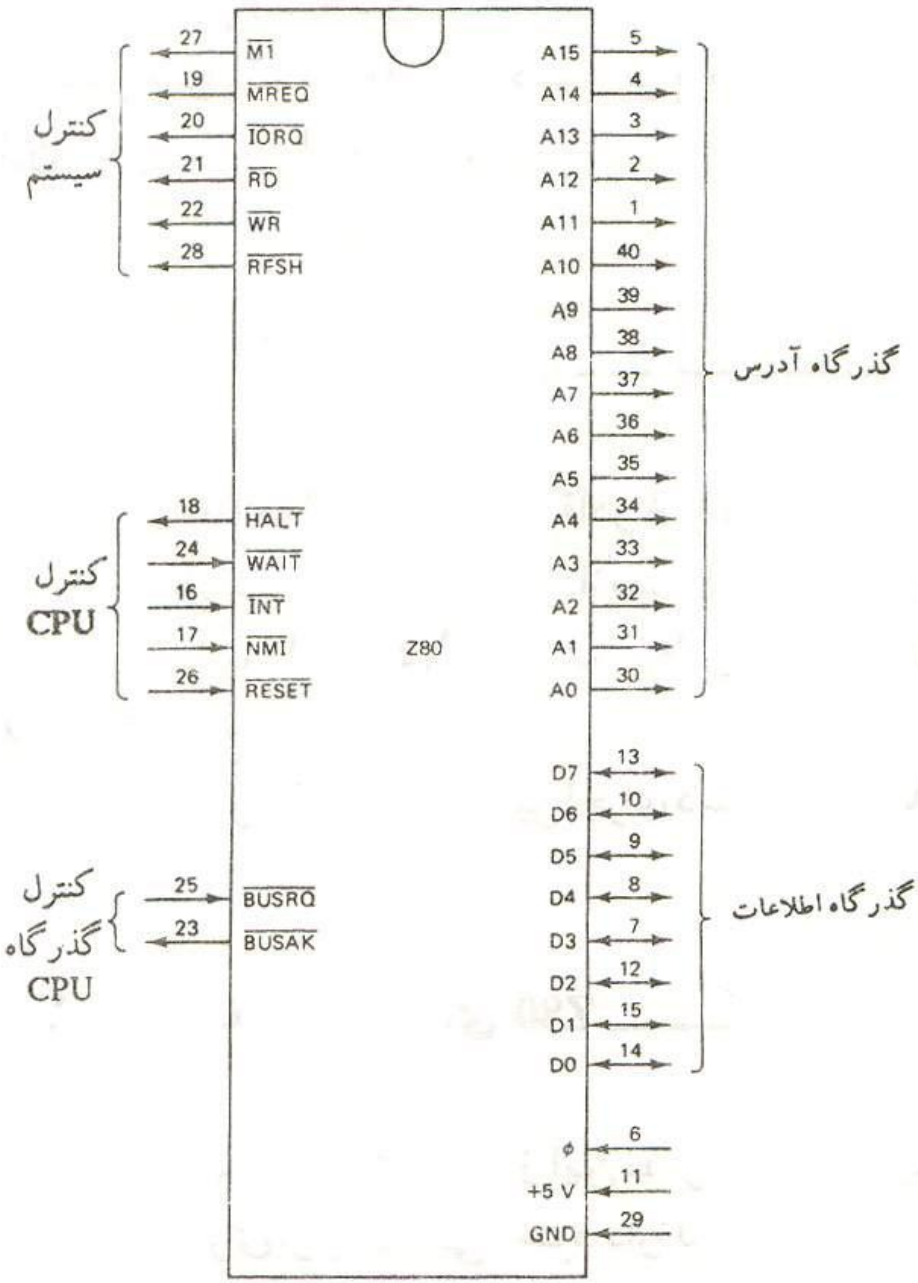
فصل دهم

آشنايي با ساختمان سيستم Z80

وضعيت پايه‌هاي Z80

وضعيت پايه‌هاي Z80 از اين نظر داراي اهميت است كه نشان مي‌دهد چه پايه‌هايي براي ارتباط‌دهي وجود دارند و همچنين عمل هر پايه چيست.

پايه‌هاي ۱۱ و ۲۹ براي اتصال به V5 و زمين (صفرولت) به كار مي‌روند. اين تركيب منحصر به فرد Z80 است زيرا اكثر مدارهاي مجتمع ٤٠ پايه‌اي از پايه‌هاي ٤٠ و ٢٠ براي منبع ولتاژDC استفاده مي‌كنند.

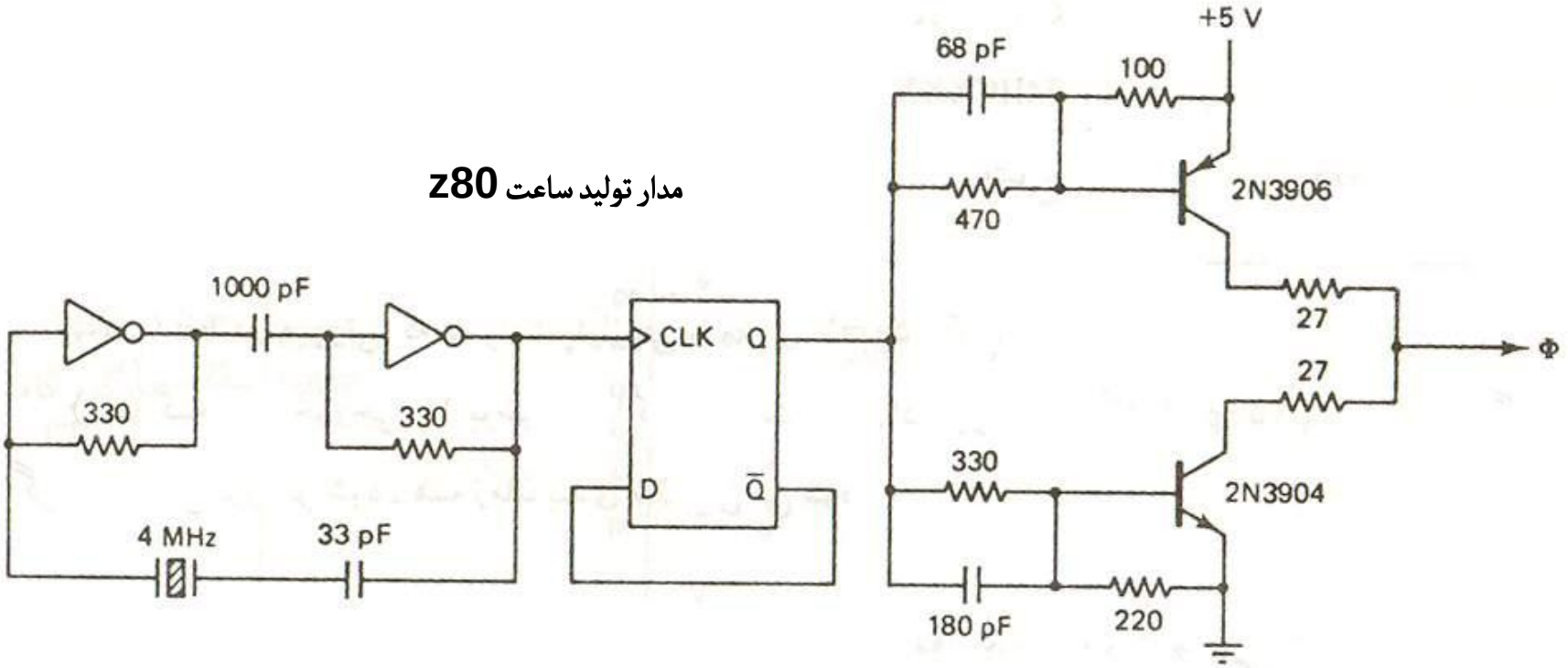


وضعيت پايه‌هاي ريزپردازنده z80

پايه ساعت

اگر پايه ورودي ساعت Z80 از طريق يك مقاومت ۳۳۰ اهمي به ولتاژ ۵V وصل شود ، با مدارهاي رقمي TTL سازگار خواهد بود. در غير اين صورت مي‌توان از هر مولد موج مربعي كه يك موج مربعي نسبتا متقارن با فركانس ۲MHz توليد كند ، استفاده كرد.

مدار توليد ساعت z80



بيت‌هاي وضعيت ماشين

تعدادي از پايه‌هاي Z80 اطلاعات كنترلي و وضعيتي را به سيستم نشان مي‌دهند.

اين پايه‌ها عبارتنداز: MI و MREQ و RFSH و HALT .در حين كار عادي ريزپردازنده اين پايه‌ها را مي‌توان آزمايش نمود تا معلوم گردد كه Z80 در حال اجراي چه نوع كاري است.

HALT- هرگاه دستورالعمل HALT اجرا شود ، اين پايه صفر منطقي مي‌شود.

MI- وقتي Z80 يك رمز عمل را از حافظه واكشي مي‌كند ، پايه MI صفر منطقي مي‌شود.

بيت‌هاي وضعيت ماشين

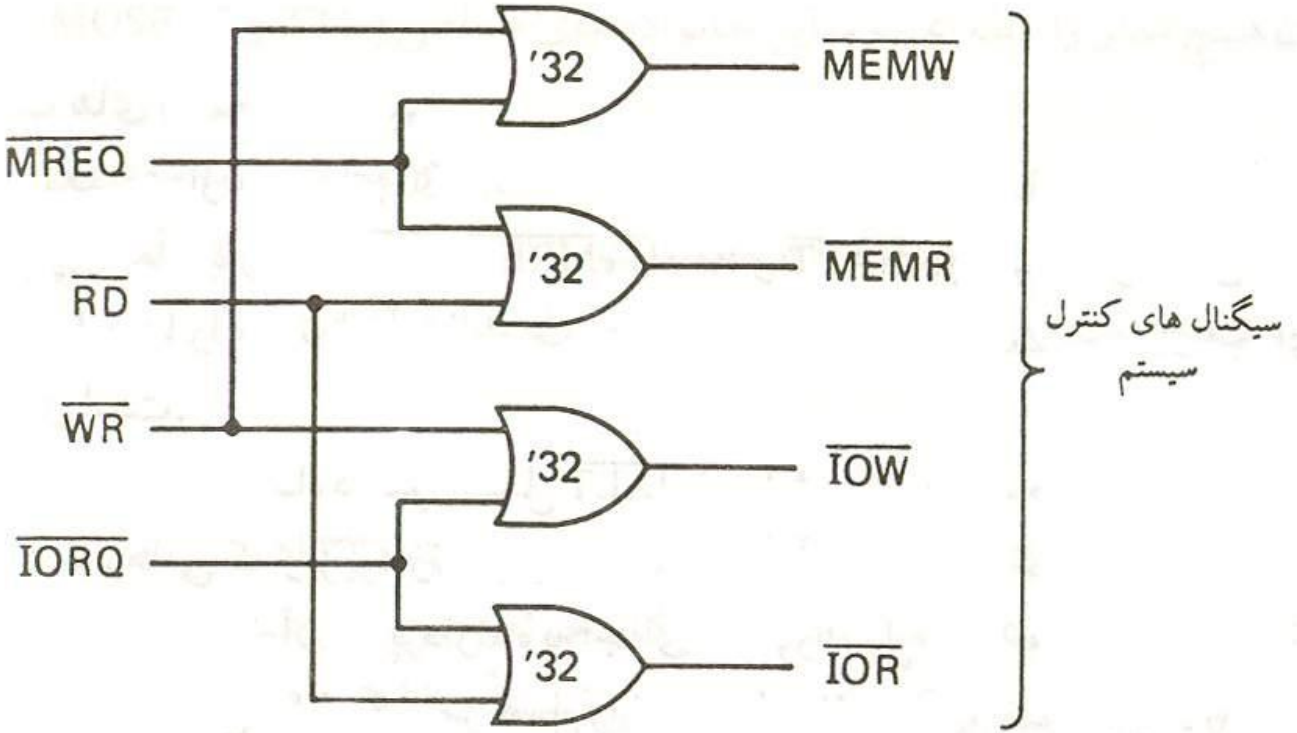
RFSH - پايه RFSH صفر منطقي مي‌شود تا نشان دهد كه ۷ بيت پايين‌تر از گذرگاه آدرس حاوي آدرسي از ثبات R براي تازه كردن است.

MREQ- سيگنال MREQ نشان مي‌دهد كه گذرگاه آدرس حاوي يك آدرس حافظه معتبر براي عمل خواندن يا نوشتن حافظه است.

IORQ- سيگنال IORQ نشان مي‌دهد كه گذرگاه آدرس حاوي يك آدرس I/O معتبر براي يك دستورالعمل IN يا OUT است.

کنترل خواندن و نوشتن

سیگنال هاي کنترلي RD (خواندن) و WR (نوشتن) با سیگنال‌هاي MREQ و IORQ براي فعال کردن حافظه یا I/O براي عملیات خواندن و نوشتن بکار مي‌روند.



تولید سیگنال های کنترلی IOR و IOW, MEMR, MEMW برای سیستم Z80.

اتصالات گذرگاه‌هاي آدرس و اطلاعات

Z80 داراي ١٦ پايه براي گذرگاه آدرس و ٨ پايه براي گذرگاه اطلاعات است.

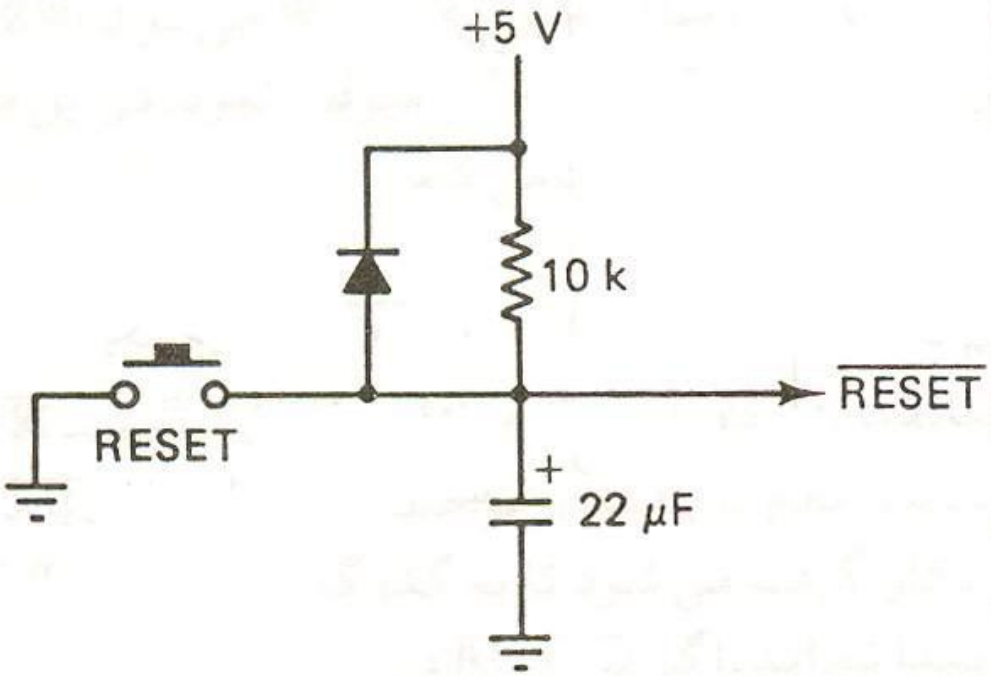
اتصالات گذرگاه آدرس: گذرگاه آدرس (A0-A15) يك گذرگاه ١٦ بيتي است كه براي سه منظور در ريزپردازنده Z80 به كار مي‌رود.

اتصالات گذرگاه اطلاعات: اتصالات گذرگاه اطلاعات (D0-D7) براي تبديل اطلاعات بين Z80 و حافظه يا I/O به كار مي‌روند.

دانشگاه پیام نور

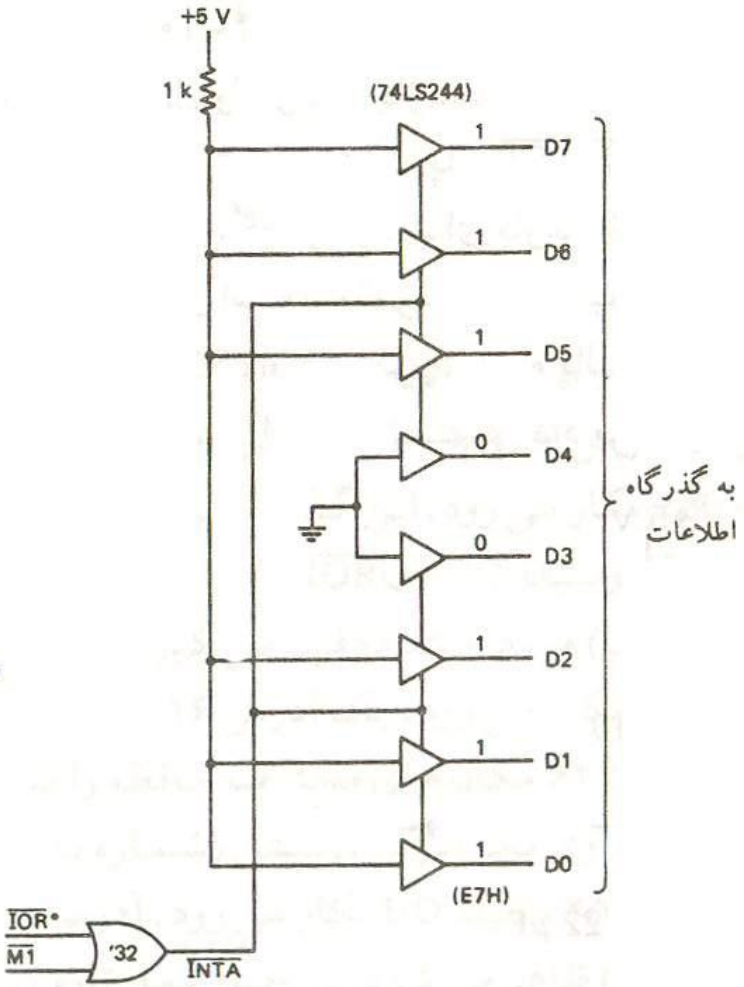
بازنشاندن Z80

وقتي Z80 بازنشانده مي‌شود ، شروع به اجراي برنامه از آدرس H.... حافظه مي‌كند زيرا شمارنده برنامه آن پاك كردن «فيليپ فلاپ فعال كننده وقفه» غيرفعال مي‌كند ، دستورالعمل NOP را در ثبات دستورالعمل قرار مي‌دهد ، ثبات R را پاك مي‌كند و حالت صفر وقفه را انتخاب مي‌كند.



بازنشاندن ريزپردازنده Z80

پايه‌هاي كنترل وقفه



سيستم Z80 داراي دو ورودي كنترل وقفه (NMI و INT) و يك خروجي پنهان شده در عمليات پايه‌هاي IORO و MI است.

وقفه يك سيگنال سخت افزاري است كه اجراي عادي نرم‌افزار را با فراخواندن يك زير برنامه سرويس وقفه قطع مي‌كند.

توليد يك سيگنال INTA كه E7H را در پاسخ به يك وقفه بر روي گذرگاه اطلاعات قرار مي‌دهد. اين عمل موجب اجراي دستورالعمل RST4 مي‌شود.

WAIT ورودي

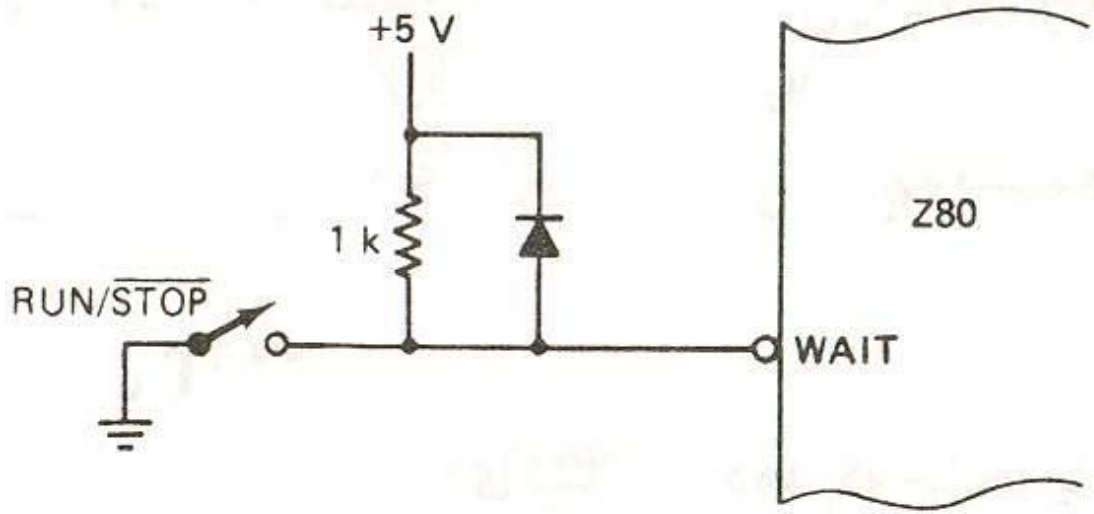
بالا بودن اين ورودي نشان مي‌دهد كه حافظه I/O خارجي آماده انتقال اطلاعات است و پائين بودن آن عدم آمادگي آن‌ها رانشان مي‌دهد.

با كنترل اين پايه مي‌توان Z80 را وادار به انتظار براي حافظه يا I/O كند نمود.

دانشگاه پیام نور

دسترسي مستقيم به حافظه(DMA)

دو پايه باقي‌مانده ريزپردازنده Z80 عبارتند از پايه‌هاي BUSRQ (در خواست گذرگاه) و BUSAK (اعلام دريافت در خواست گذرگاه) پايه BUSRQ بوسيله يك وسيله خارجي به كار گرفته مي‌شود تا به گذرگاه‌هاي آدرس ، اطلاعات و كنترل Z80 دسترسي پيدا نمايد.



عمل RUN/STOP با
استفاده از ورودی WAIT

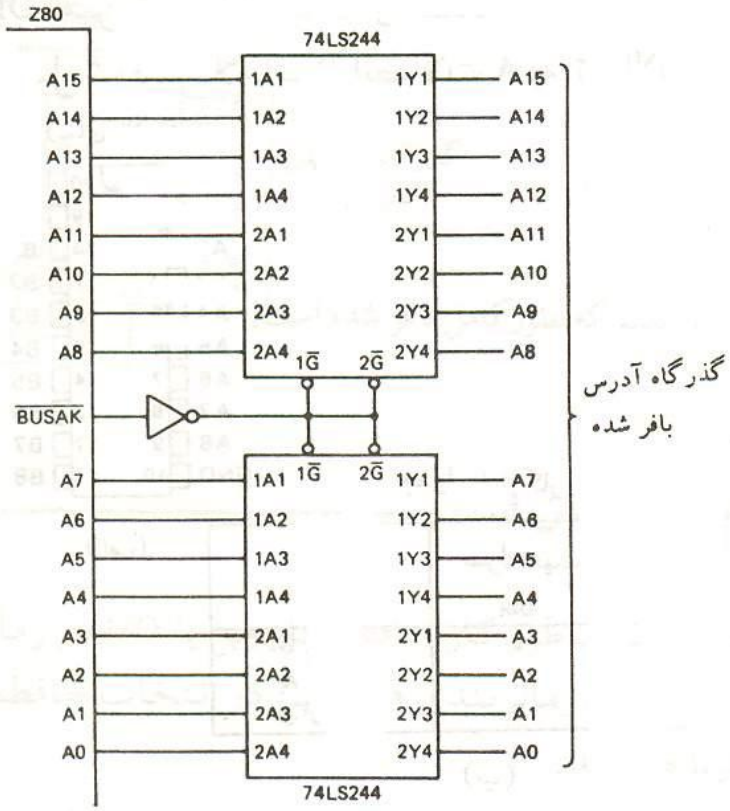
براي سيستم‌هاي بزرگ Z80 بافر كردن

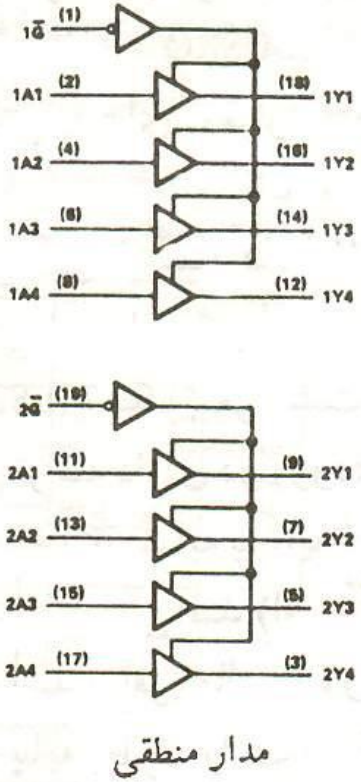
به علت قابليت راه اندازي ريزپردازنده Z80 ، معمولاً گذرگاه‌هاي آدرس و اطلاعات در يك سيستم بزرگ بافر مي‌شوند.

دانشگاه پیام نور

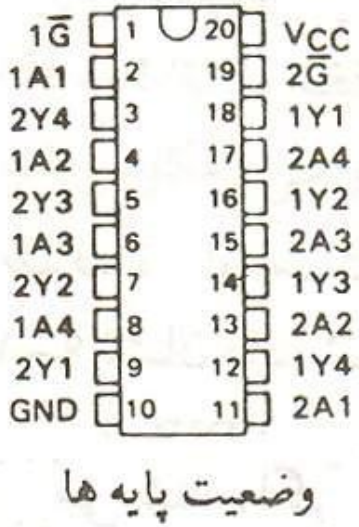
بافر کردن گذرگاه آدرس :

بافرکردن گذرگاه آدرس بسیار ساده است زیرا این گذرگاه یك طرفه است و بافرها را مي‌توان در همه مواقع به جز زماني‌که سیستم DMA در حال کار است در حالت فعال نگهداشت.





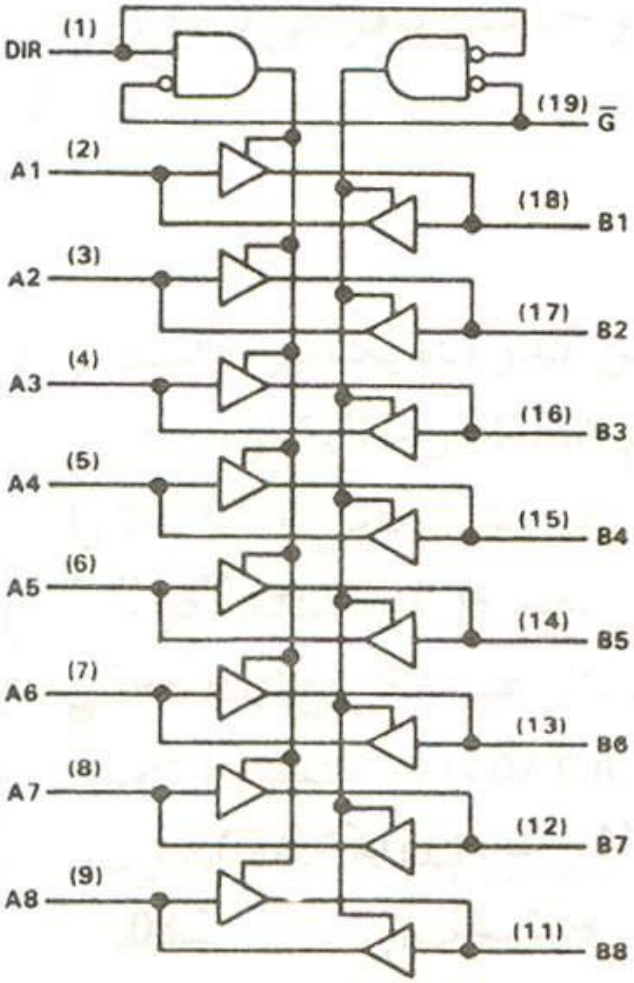
مدار منطقی



وضعیت پایه ها

بافر کردن گذرگاه اطلاعات

برای بافر کردن گذرگاه اطلاعات، به یک بافر دو طرفه نیاز است.



مدار منطقی

بافر دو طرفه 74L5245

جدول طرز کار

عمل	کنترل جهت DIR	فعال کننده $\overline{G}$
A به B	L	L
B به A	H	L
بی ارتباط	X	H

وضعیت پایه ها

(نمای بالایی)

زمان بندي خواندن و نوشتن

زمان بندي ريزپردازنده براي درك طرز كار حافظه خارجي يا I/O در زمان اجراي دستورالعمل‌هاي داراي اهميت است.

زمان‌بندي همچنين در انتخاب حافظه و اجزاء I/O سازگار نقش مهمي را ايفا مي‌كند.

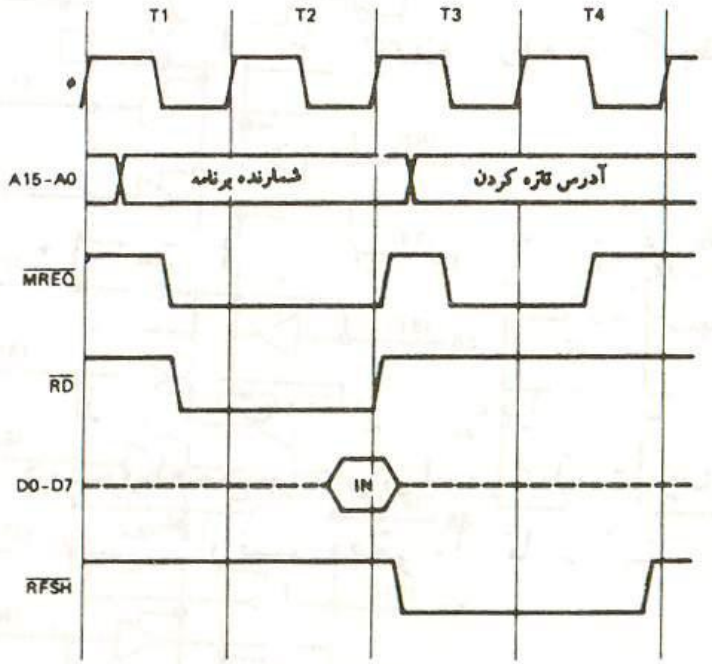
دانشگاه پیام نور

زمان‌بندي خواندن

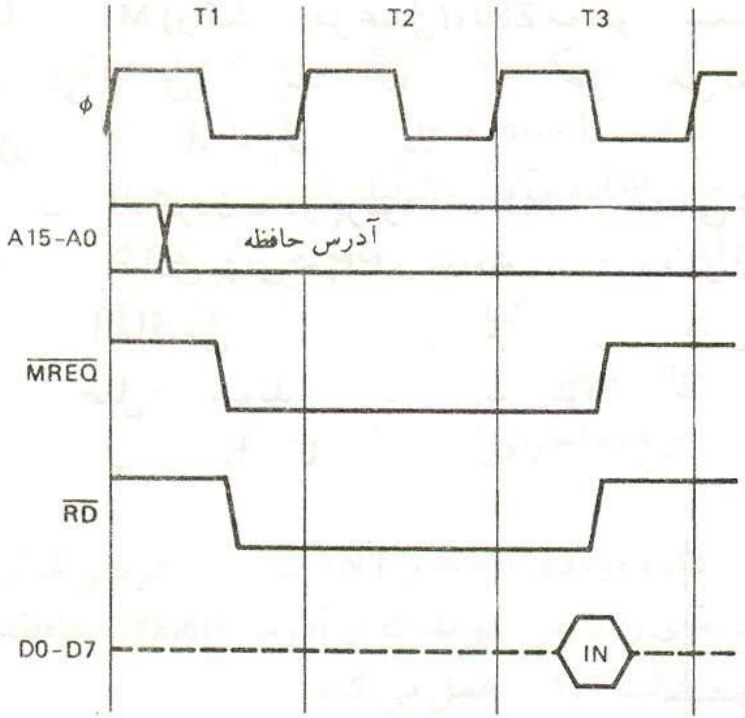
ريزپردازنده Z80 داراي دو سيكل خواندن حافظه است: (۱) واكشي رمز عمل (۲) خواندن حافظه يا I/O.

حداكثر زمان دسترسي براي Z80 از لحظه ظاهر شدن آدرس بر روي گذرگاه آدرس(تقريبا در وسط T1) تا لحظه نمونه برداري از آن به وسيله ريزپردازنده است

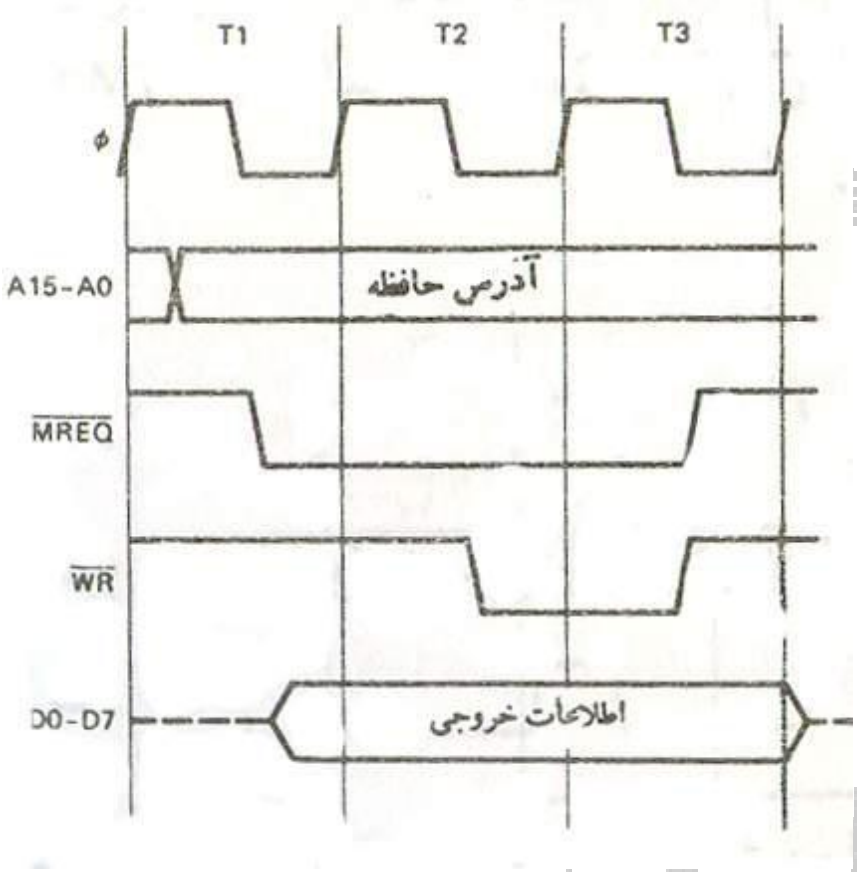
زمان‌بندي واكشي رمزعمل براي زيزپردازنده Z80



يك سيكل خواندن حافظه در سيستم Z80



زمان بندي نوشتن



زمان‌بندي سيكل نوشتن براي زيزپردازنده Z80

زمان بندي نوشتن فقط از دو جنبه با زمان بندي خواندن متفاوت است ، ريزپردازنده سيگنال WR را به جاي RD بوجود مي‌آورد و اطلاعات را به جاي خواندن از اتصالات اطلاعات بر روي آن‌ها مي‌فرستد.اطلاعات زماني به داخل حافظه يا وسيله I/O نوشته مي‌شود كه سيگنال WR به سطح منطقي ۱ برگردد.

زمان بندي تازه كردن

اين مدت از اين نظر گرفته شده است كه به توان هر RAM ديناميكي سيستم را تازه نمود. در دو پريود آخر از سيكل ماشين MI (واكشي رمز عمل)، Z80 محتواي شمارنده «تازه كردن» را بر روي ۷ بيت پايييني آدرس مي‌فرستد.

دانشگاه پیام نور

ریزپردازنده

فصل یازدهم

ارتباط دهي حافظه

ارتباط دهي حافظه

انواع حافظه‌هايي كه با ريزپردازنده مرتبط هستند ، عبارتند از:

EPROM، RAM(SRAM استاتيكي) و RAM(DRAM ديناميكي)

دانشگاه پیام نور

حافظه ROM

حافظه فقط خواندني (ROM) در انواع مختلف وجود دارد: ROM كه با پرداخت هزينه آماده‌سازي ماسك در كارخانه برنامه‌ريزي مي‌شود ، PROM كه به وسيله استفاده‌كننده برنامه‌ريزي مي‌شود ، EPROM كه بوسيله استفاده كننده برنامه ريزي و (در صورت نياز) پاك مي‌شود ، EEPROM يا NOVRAM كه به وسيله استفاده كننده بنحوه الكتريكي برنامه‌ريزي و پاك مي‌شود.

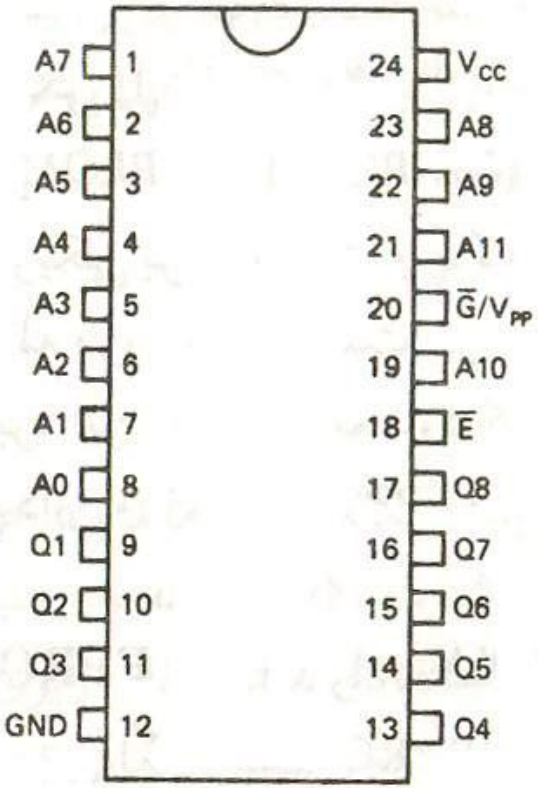
دانشگاه پیام نور

EPROMهاي خانواده27XX

امروزه اگر يك EPROM مورد نياز باشد ، در اغلب مواقع از سري XX۲۷ انتخاب مي‌شود. اين نوع EPROM داراي حافظه‌اي با پهناي ۸ بيت است.

حافظه بوسيله سازنده براساس تعداد كلمه و تعداد بايت طبقه بندي مي‌شود.

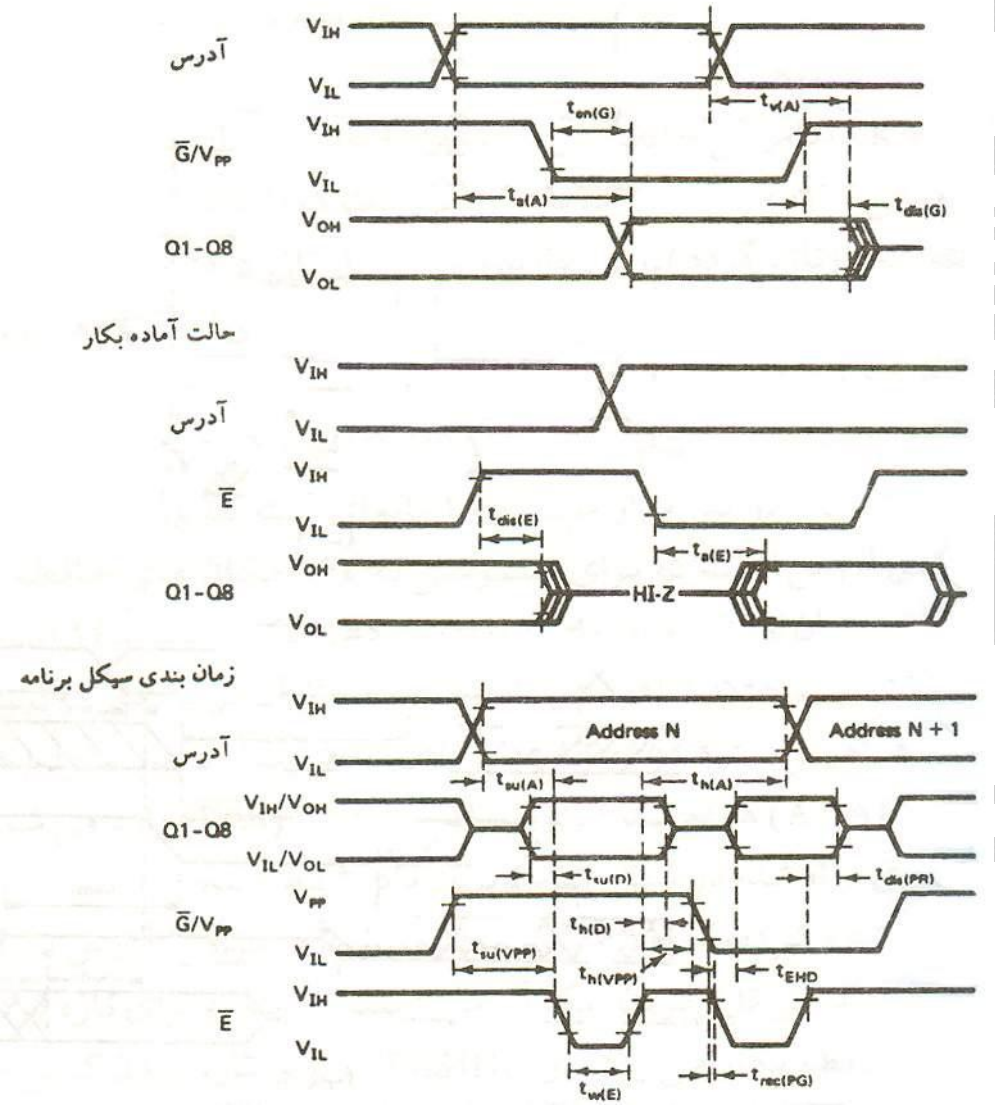
(نمای بالایی)



اسامی پایه ها	
AO.A11	آدرس ها
$\overline{E}$	فعال کننده تراشه
$\overline{G}/V_{pp}$	فعال کننده خروجی یا +۲۱V
Q1-Q8	خروجی ها
Vcc	منبع تغذیه +۵V

وضعیت پایه های TMS 2732A EPROM

EPROMهاي خانواده27XX



سطوح مرجع براي اندازه‌گيري زمان‌بندي ؛ ۰/۸ و ۲ وات براي ورودي‌ها

EPROM 2732Aزمان‌بندي

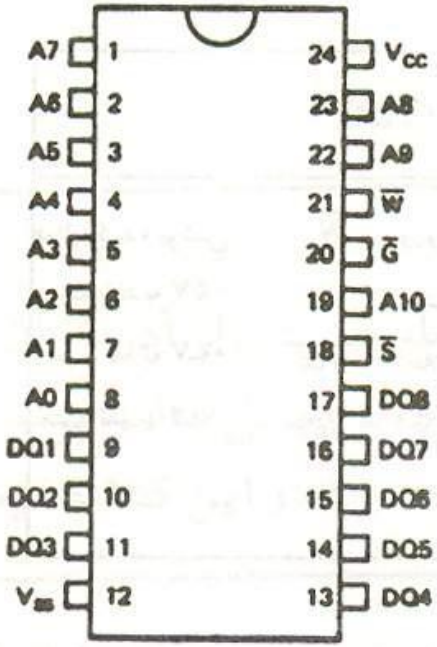
RAM استاتيكي

شكل زير وضعيت پايه‌هاي TMS4016 را نشان مي‌دهد

اين تراشه داراي ۲۰۴۸ بايت حافظه است (۸ ×2K) و بسيار متداول مي‌باشد.

حافظه‌اي كه اجازه مي‌دهد اطلاعات خوانده و نوشته شود و آن را تا زمان وصل بودن منبع تغذيه در خود حفظ مي‌كند.

TMS4016 با بسته بندی
پلاستیکی ۲۴پایه ای دو ردیفی
(نمای بالایی)

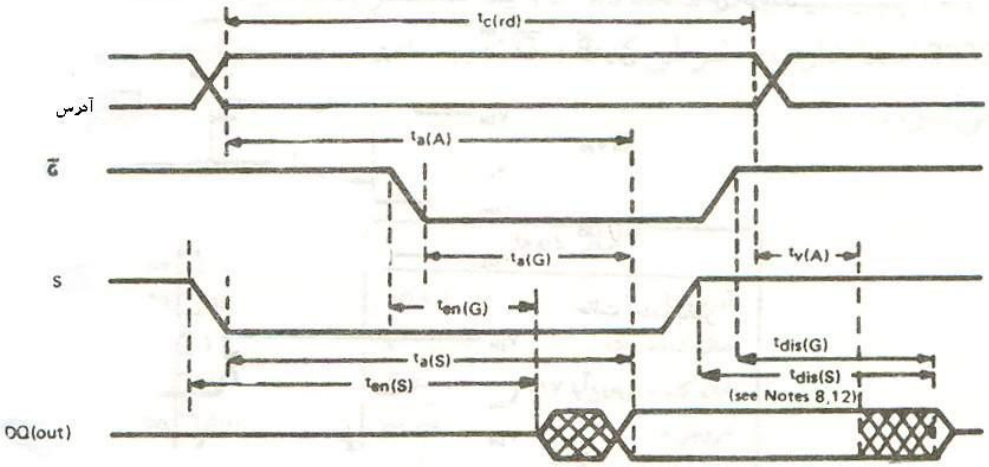


اسامی پایه ها	
آدرس ها	AO.A10
اطلاعات ورودی-خروجی	DO1.DO8
انتخاب تراشه	$\overline{S}$
فعال کننده خروجی	$\overline{G}$
فعال کننده نوشتن	$\overline{W}$
زمین	Vss
منبع +۵V	Vcc

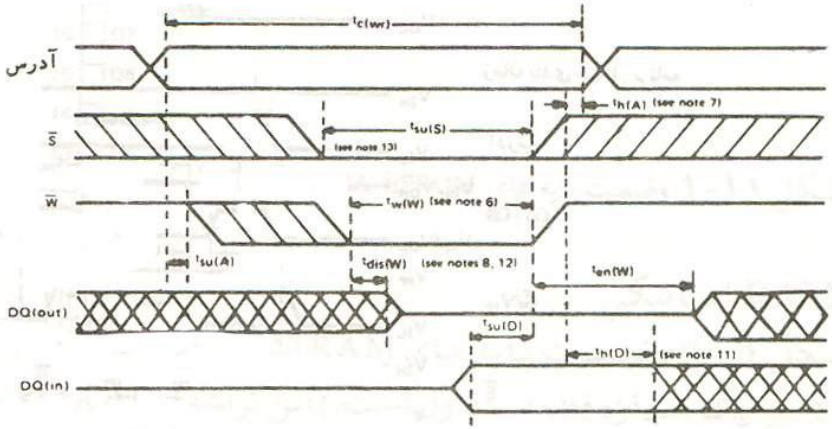
وضعیت پایه های TMS4016 SRAM

RAM استاتيكي

در زمان‌بندي TMS4016 ابتدا آدرس داده مي‌شود ، بعد S زمين مي‌شود و سپس G براي خواندن اطلاعات يا W براي نوشتن اطلاعات اعمال مي‌شود



زمان بندی سیکل خواندن برای TMS4016

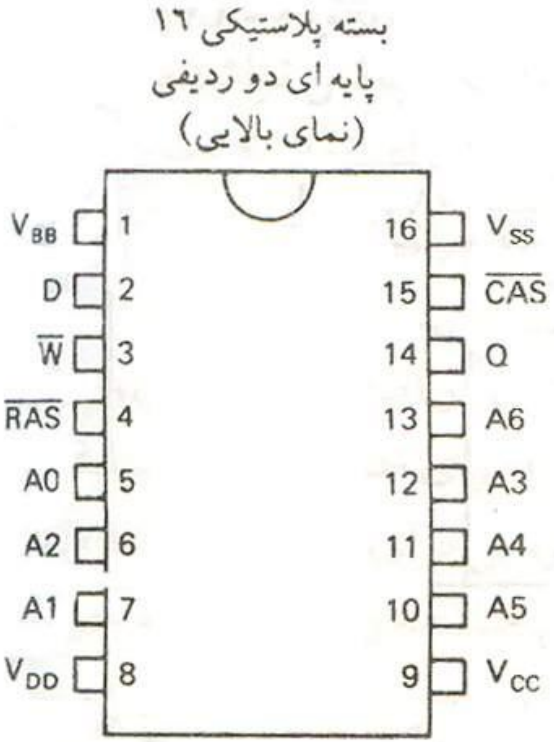


زمان بندی سیکل نوشتن

RAM ديناميكي

حافظه‌اي كه اجازه مي‌دهد اطلاعات خوانده و نوشته شود و آن را تقريباً براي ۲ms در خود نگه مي دارد.

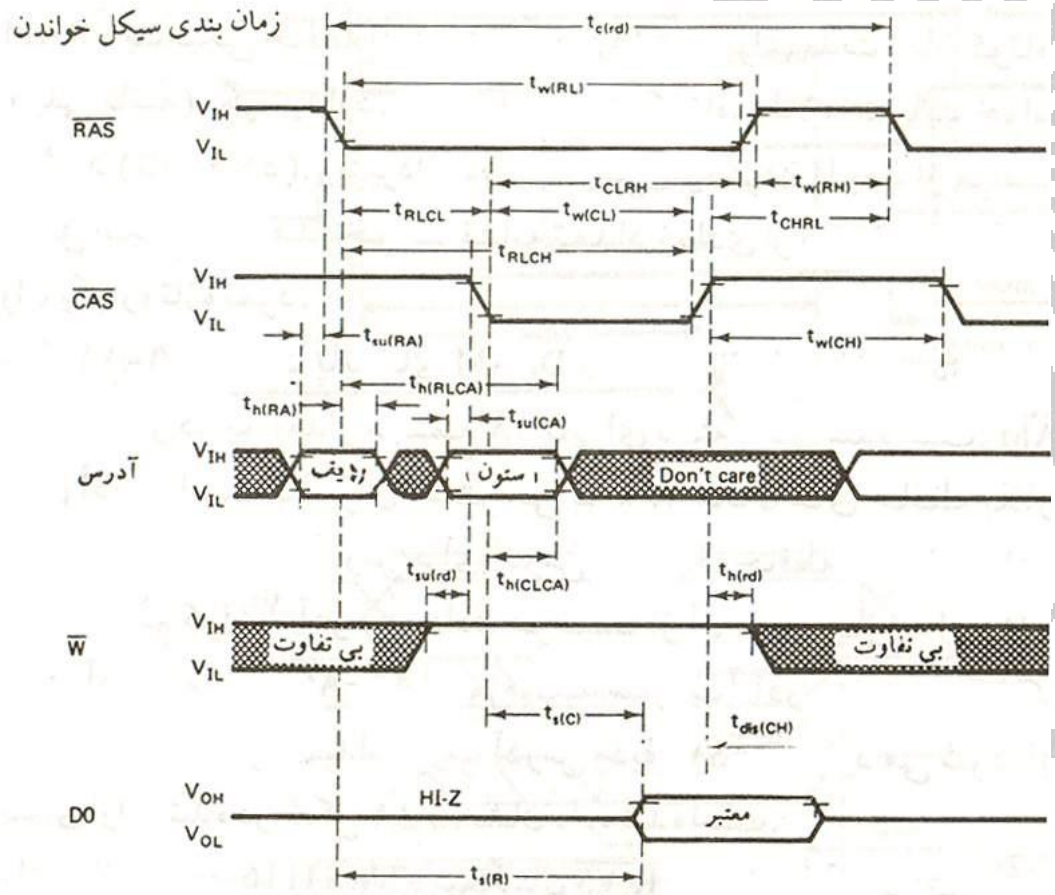
نوعي RAM است كه محتواي آن بايد متناوباً تازه گردد.عمل تازه كردن شامل خواندن اطلاعات از حافظه و نوشتن دوباره آن اطلاعات است.



اسامی پایه ها			
فعال کننده نوشتن	$\overline{W}$	ورودی های آدرس	AO-A6
منبع تغذیه ۵V-	Vss	استروب آدرس ستون	$\overline{CAS}$
منبع تغذیه ۵V+	Vcc	اطلاعات ورودی	D
منبع تغذیه ۱۲+	V_{DD}	اطلاعات خروجی	O
زمین ov	Vss	استروب آدرس ردیف	$\overline{RAS}$

وضعیت پایه های TMS4116 DRAM

RAM ديناميكي



زمان بندی سیکل خواندن برای 4116

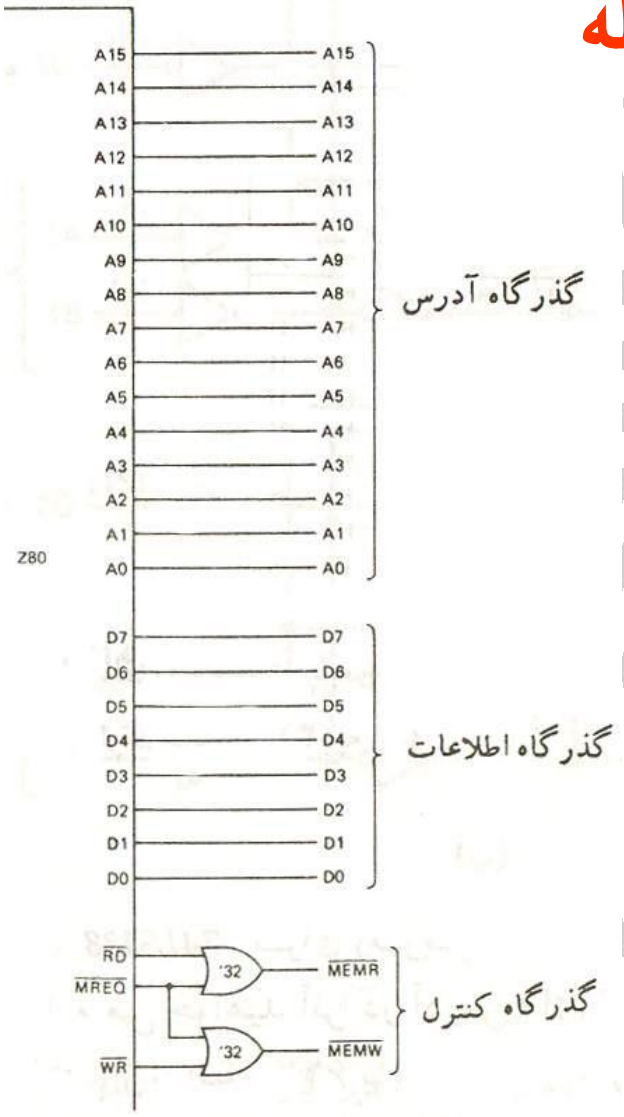
با تسهیم کردن آدرس و دادن هر نیمه از آن در هر بار به ۷ پایه آدرس مي‌توان براي آدرس‌دهي يك حافظه 16k استفاده کرد. آدرس ستون (A0-A6) همزمان با استروب آدرس ستون (CAS) و آدس ردیف (A7-A16) همزمان با استروب آدرس ردیف (RAS) وارد مي‌شود.

رمزبرداري حافظه

براي برقرار دادن يك حافظه در آدرس خاصي از حافظه سيستم ، از آدرس آن حافظه ، به صورتي كه از Z80 مي‌آيد ، بايد رمزبرداري شود.

دانشگاه پیام نور

Z80 از دید حافظه



Z80 از دید اجزاء حافظه سیستم

فقط پايه‌هاي آدرس ، اطلاعات و برخي از پايه‌هاي كنترلي نشان داده شده‌اند. علت اين است كه حافظه فقط اين پايه‌ها را بكار مي‌برد و ساير پايه‌هاي Z80 براي مقاصد ديگري بكار مي‌رود. تاجايي كه به حافظه مربوط مي‌شود ، Z80 داراي يك گذرگاه آدرس ١٦ بيتي (A0-A15) ، يك گذرگاه اطلاعات ٨ بيتي (D0-D7) و سيگنال‌هاي كنترلي MEMR و MEMW است.

رمزبرداري از آدرس

پيش از آنكه هر نوع حافظه را بتوان به Z80 متصل نمود ، بايد براي انتخاب آن از آدرس حافظه رمزبرداري نمود. براي اين كار غالباً از 74LS138 يا 74LS139 استفاده مي‌شود.

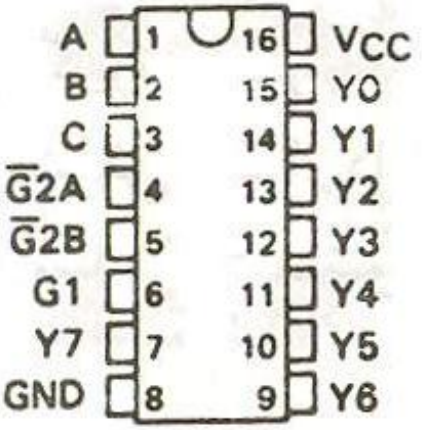
تراشه هاي 74LS138 يا 74LS139 دو رمزبردار آدرس بسيار متداول هستند. 74LS138 يك رمزبردار ۳ به ۸ است و 74LS139 يك رمزبردار ۲ به ٤ دوتايي است.

جدول طرز كار

ENABLE INPUTS		SELECT INPUTS			OUTPUTS							
G1	$\overline{G2}$*	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X		X	H	H	H	H	H	H	H	H
L	X	X	X	X	H		H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
	L	L	L	H	H	L	H	H	H	H	H	H
	L	L	H	L	H	H	L	H	H	H	H	H
	L	L	H	H	H	H	H	L	H	H	H	H
	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

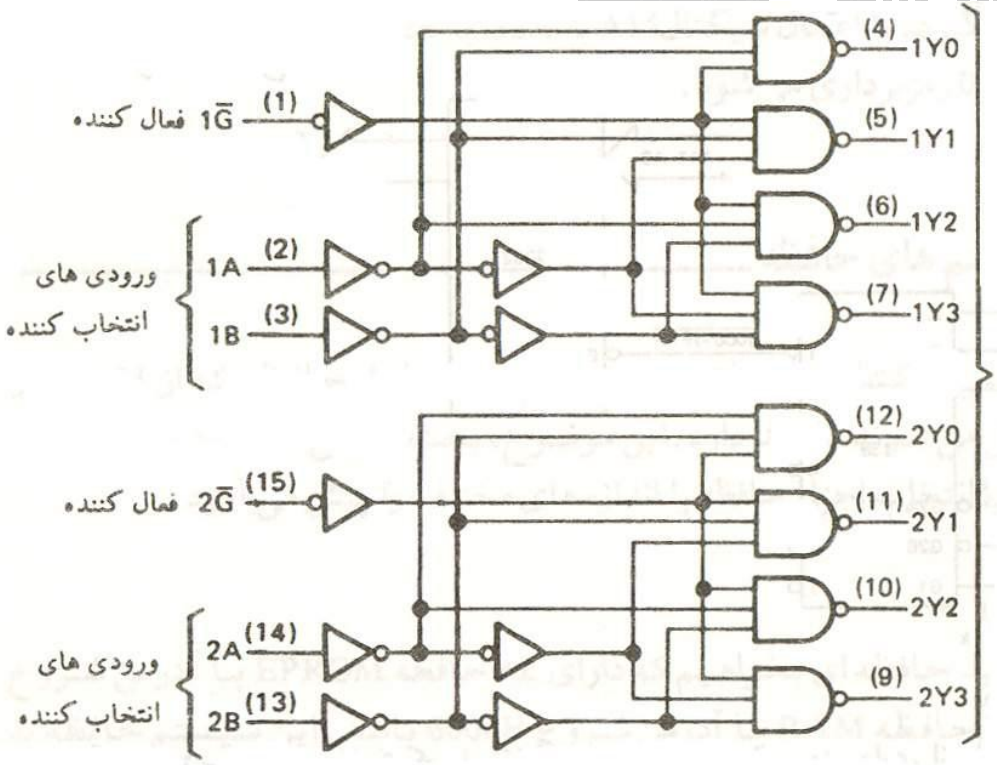
وضعيت پايه‌ها

(نماى بالايى)



رمزبرداري از آدرس

رمزبردار(۲ به ۴دوتايي) 74LS139 شبيه 74LS138 است به جز اينكه يك رمزبردار ۲ به ۴ دوتايي است. اين تراشه از دو قسمت مجزا در يك بسته تشكيل شده است

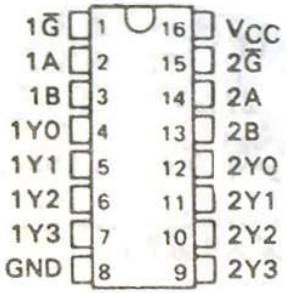


جدول طرز کار

INPUTS		OUTPUTS
ENABLE	SELECT	
G̅	B A	YO Y1 Y2 Y3
H	X X	H H H H
L	L L	L H H H
L	L H	H L H H
L	H L	H H L H
L	H H	H H H L

وضعیت پایه‌ها

(نمای بالایی)



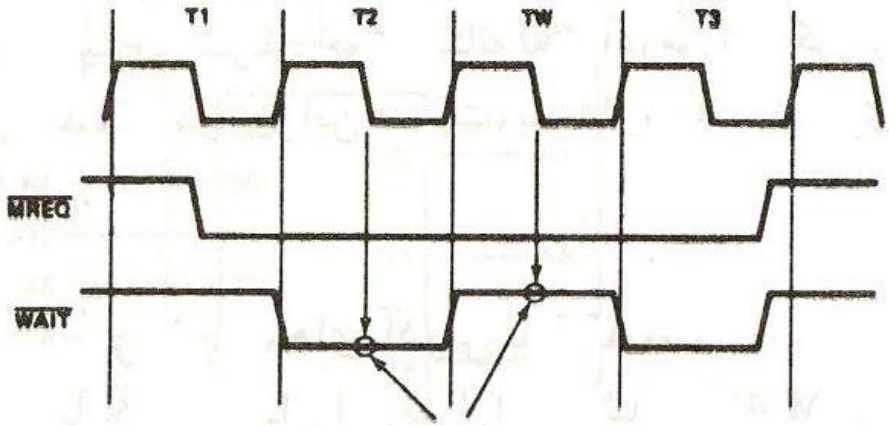
حافظه کند

برخي از حافظه‌ها (EPROM) براي دسترسي به اطلاعات به 450ns نياز دارند.

براي حل اين مسئله در حافظه‌هاي كند ، zilog يك پايه WAIT به Z80 اضافه نموده است.

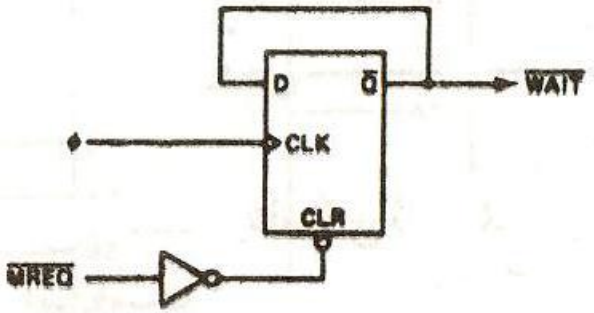
اگر WAIT در سطح منطقي صفر باشد ، ريزپردازنده منتظر حافظه كند مي‌ماند.

زمان‌بندي ايجاد شده بوسيله اين مدار



در اينجا از $\overline{WAIT}$ نمونه برداری می شود

ايجاد حالت انتظار



RAM ديناميكي

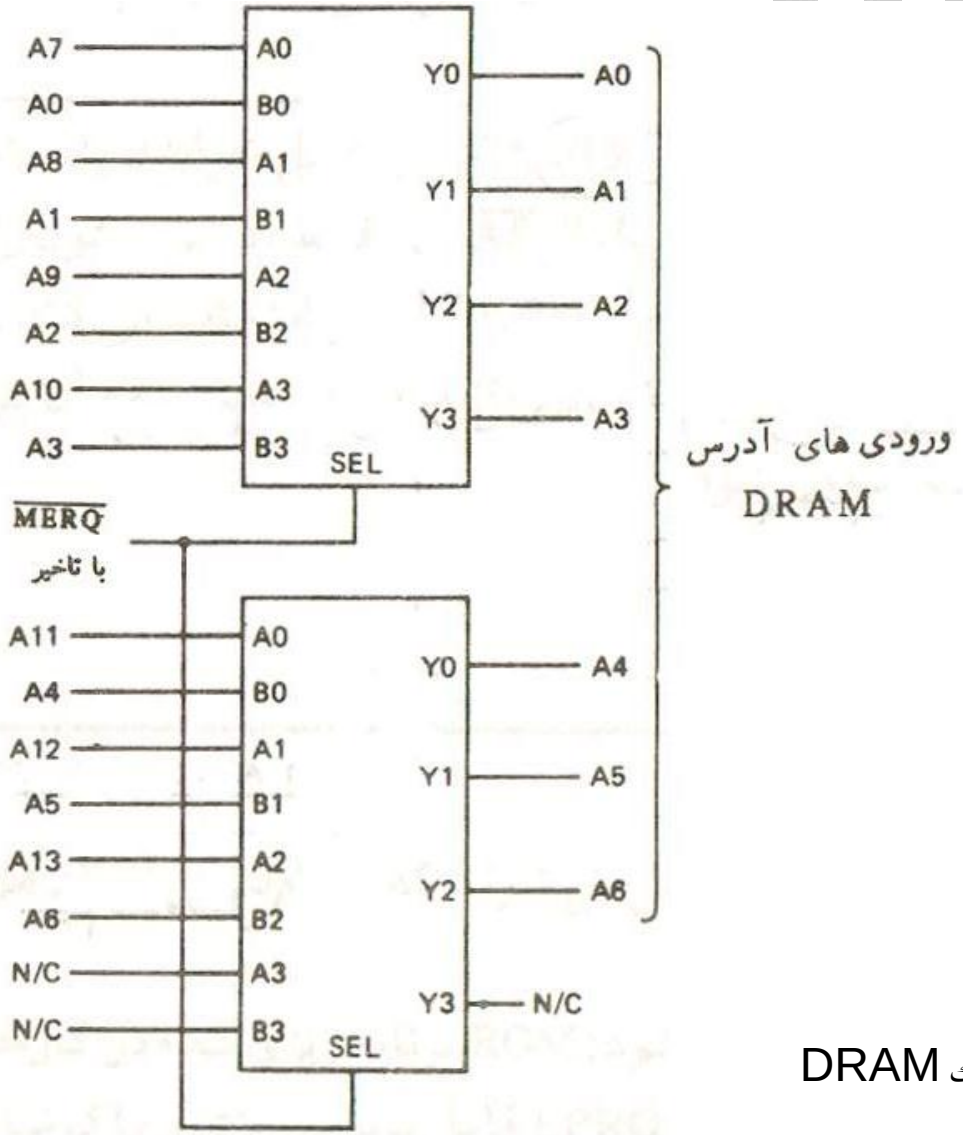
ارتباط دهي RAM به Z80كمي پيچيده‌تر از RAM استاتيكي است. علت اين است كه RAM ديناميكي بايد متناوبا تازه شود و اين به مقداري مدار اضافي نياز دارد.

Z80 آدرس تازه كردن و سيگنالي به RFSH را تامين مي‌كند.

دانشگاه پيام نور

متصل‌کردن بيت‌هاي آدرس به DRAM

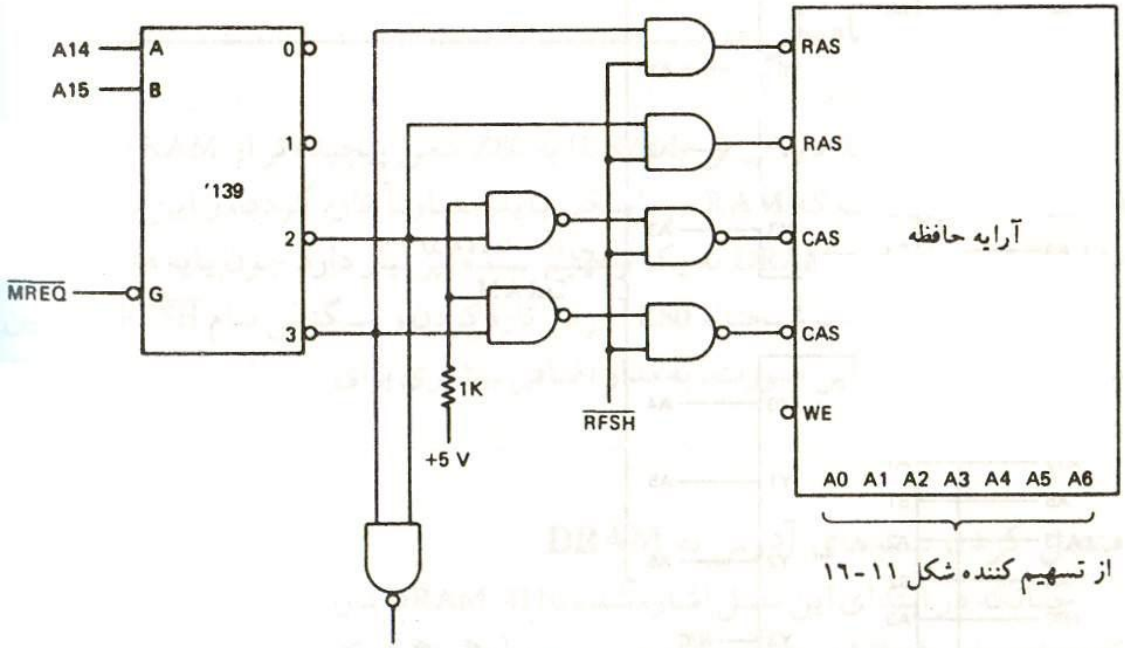
4116 DRAM داراي ورودي آدرس است که براي پذيرش ١٤ بيت آدرس و همچنين آدرس تازه کردن به کار مي‌روند. براي انتقال اين اطلاعات به ٤١١٦ در زمان مناسب ، يك تسهيم‌کننده آدرس به ٧ پايه آدرس متصل مي‌شود.



تسهيم کردن گذرگاه آدرس براي ورودي‌هاي آدرس يك DRAM

حافظه DRAM(۳۲K×۸)

شکل زیر یك سیستم کامل ERAM است که شانزده حافظه 4116 در دو دسته در زیر هم قرار داده شده‌اند به صورتي که در هر آدرس يك بايت نوشته مي‌شود

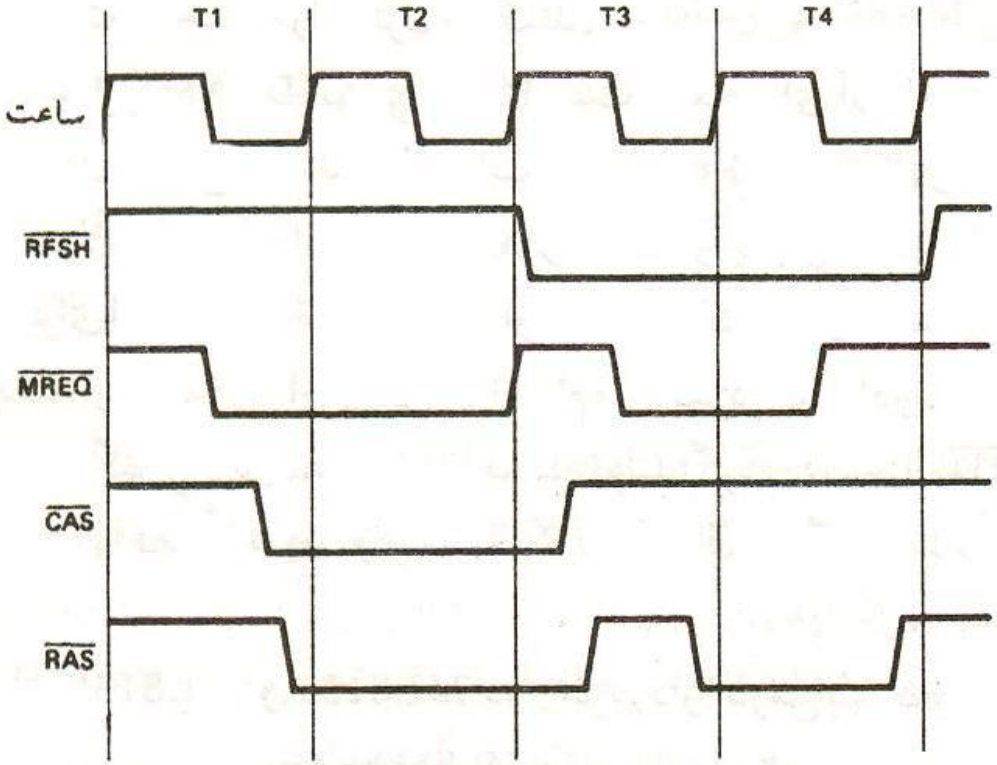


این حافظه هر بار که سیگنال MREQ یا RFSH اتفاق مي‌افتد فعال مي‌شود.

حافظه DRAM معمولاً با اعمال سیگنال CAS به بخش مناسب از حافظه انتخاب مي‌شود.

حافظه DRAM(۳۲K×۸)

شكل زير سيگنال‌هاي زمان‌بندي را نشان مي‌دهد. MREQ موجب شروع شدن يك سيكل مي‌شود. سيگنال MREQ سيگنال RAS را توليد مي‌كند كه آدرس رديف را به داخل حافظه انتقال مي‌دهد.



زمان‌بندي براي حافظه DRAM

زمان بندی برای حافظه DRAM

ریزپردازنده

فصل دوازدهم

ارتباط دهي ورودي- خروجي
با استفاده از درگاه‌هاي موازي

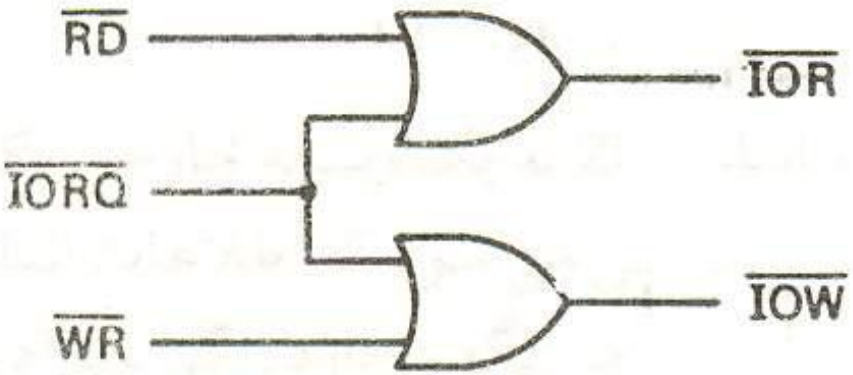
ارتباط دهي ورودي- خروجي با استفاده از درگاه‌هاي موازي

روش‌هاي اساسي طراحي در ارتباط دهي موازي اطلاعات و رمزبرداري از درگاه و رابطه موازي 8255A

دانشگاه پیام نور

درگاه ورودي-خروجي ساده

سيگنال‌هاي كنترلي و دستورالعمل‌هاي اصلي I/O: ريزپردازنده Z80 از دو دستورالعمل براي I/O استفاده مي‌كند: IN و OUT. دستورالعمل IN اطلاعات را از يك وسيله I/O خارجي كه آدرس ۸ بيتي آن بر روي بيت‌هاي A0-A7 از گذرگاه آدرس هستند به داخل انباره وارد مي‌كند.



مداری که IOR و IOW را از IORQ، RD و WR تولید می کند

درگاه ورودي ساده

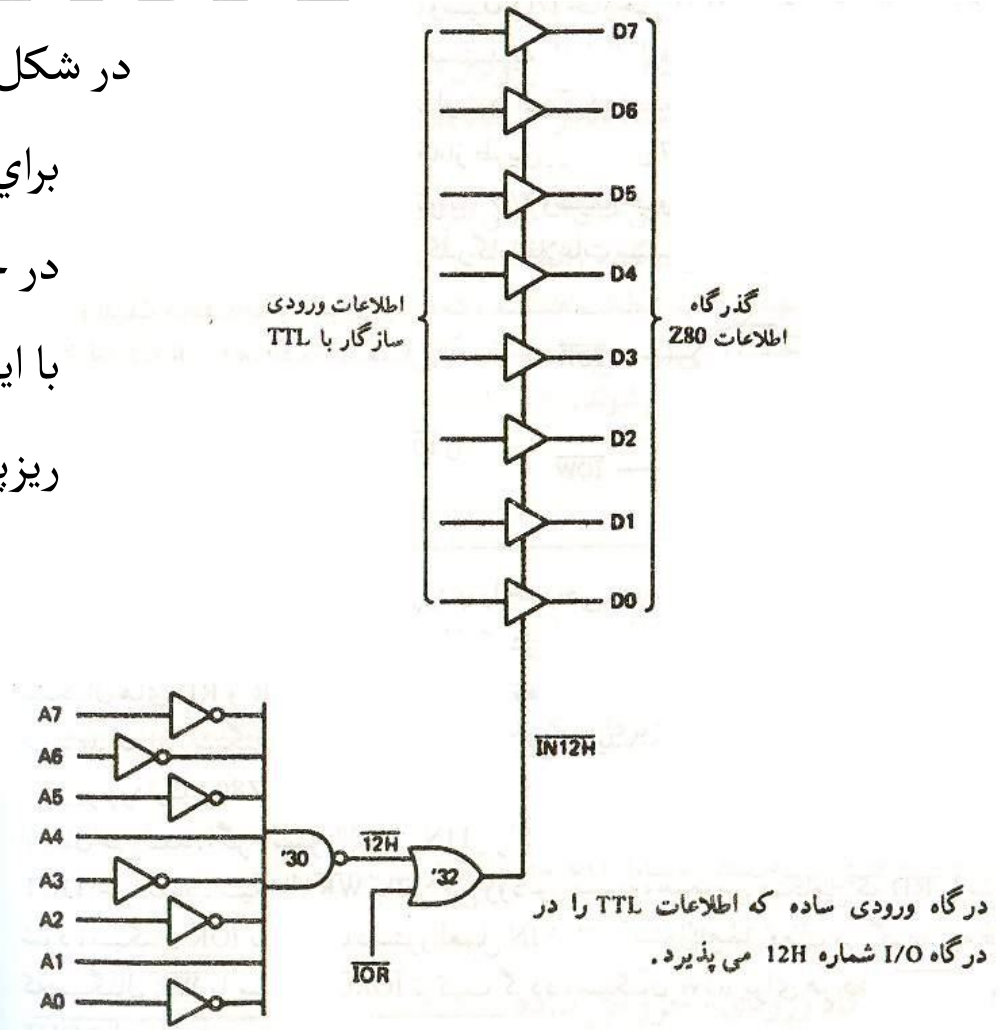
در اين مدار از بافر سه وضعيتي LS244٧٤ و براي انتقال اطلاعات ورودي به گذرگاه اطلاعات در حين دستورالعمل IN استفاده شده است.

درگاه ورودي ساده در كاربردهايي يافت مي‌شود كه در آن‌ها كليدها و يا برخي ديگر از وسايل خارجي ساده خوانده مي‌شوند.

دانشگاه پیام نور

درگاه ورودي ساده

در شكل زير از بافر سه وضعيتي LS244٧٤ براي انتقال اطلاعات ورودي به گذرگاه اطلاعات در حين دستورالعمل IN استفاده شده است. با اين مدار هر داده TTL را مي‌توان به ريزپردازنده وارد كرد.

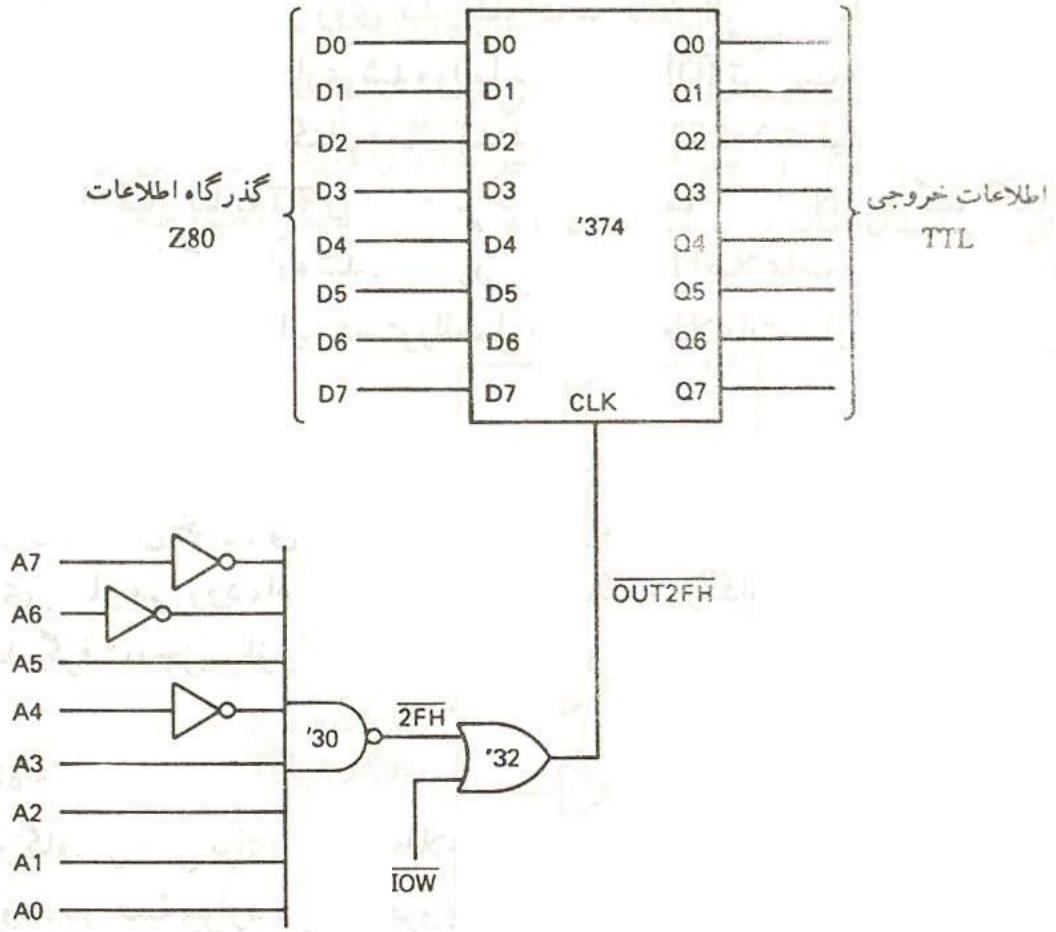


درگاه ورودی ساده که اطلاعات TTL را در درگاه I/O شماره 12H می پذیرد.

درگاه خروجي ساده

درگاه خروجي ساده براي ارسال اطلاعات از انباره Z80 به يك وسيله TTL خارجي به كار مي‌رود .

در همه موارد درگاه خروجي از يك قفل تشكيل مي‌شود كه اطلاعات انباره را از گذرگاه اطلاعات مي‌گيرد و آن‌را براي وسيله خروجي نگه مي‌دارد. اگر بخواهيم اطلاعات به صورت آنالوگ باشند ، آن‌ها را مي‌توان با مبدل ديجيتال به آنالوگ تبديل كرد.



درگاه خروجی ساده که اطلاعات را در درگاه I/O شماره 2FH نگهمیدارد

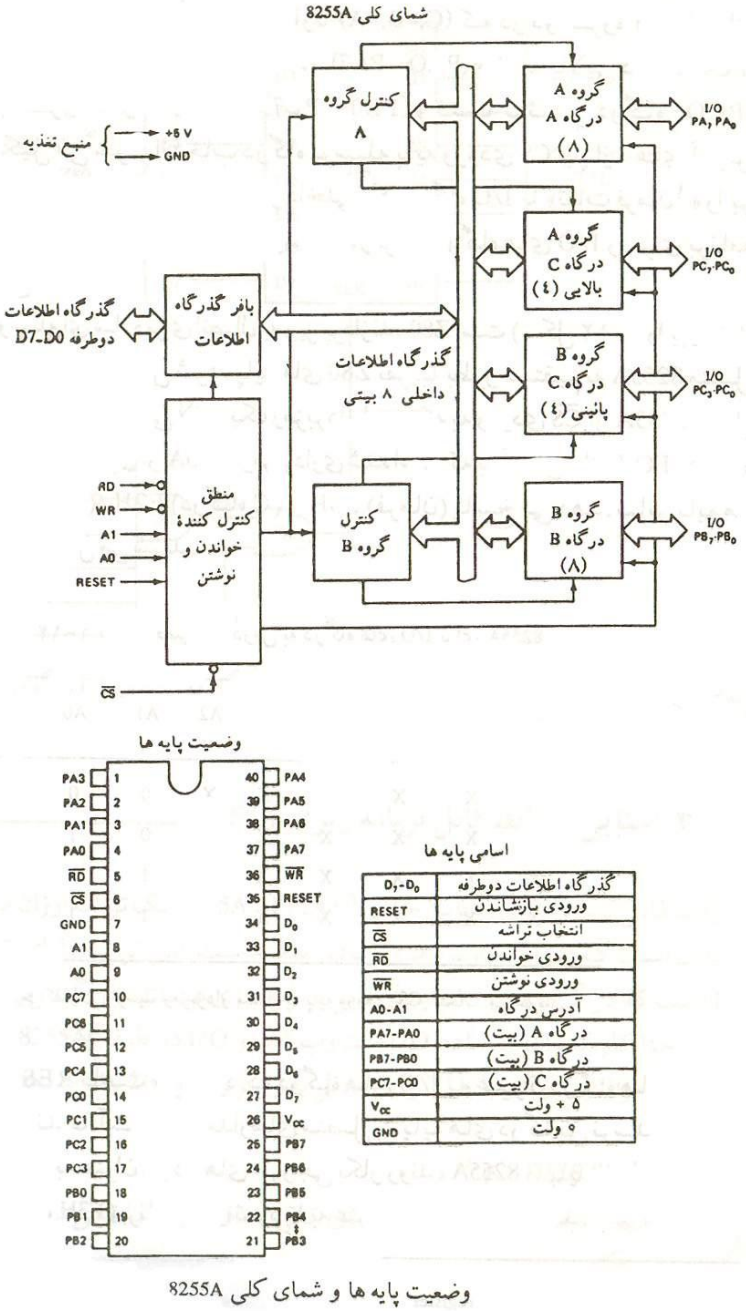
آشنايي با رابط قابل برنامه ريزي 8255A

رابط قابل برنامه‌ريزي وسايل جنبي (8255A PPIA) يك تراشه ارزان قيمت بسيار متداول است كه امروزه كاربردهاي زيادي يافته است. اين تراشه داراي ٢٤ پايه براي I/O است كه در گروه‌هاي ١٢ پايه‌اي قابل برنامه ريزي هستند. هر گروه مي‌تواند در سه حالت مجزا كار كند: I/O ساده ، I/O استروب شده و I/O دو طرفه.

دانشگاه پیام نور

توضيح كلي 8255A

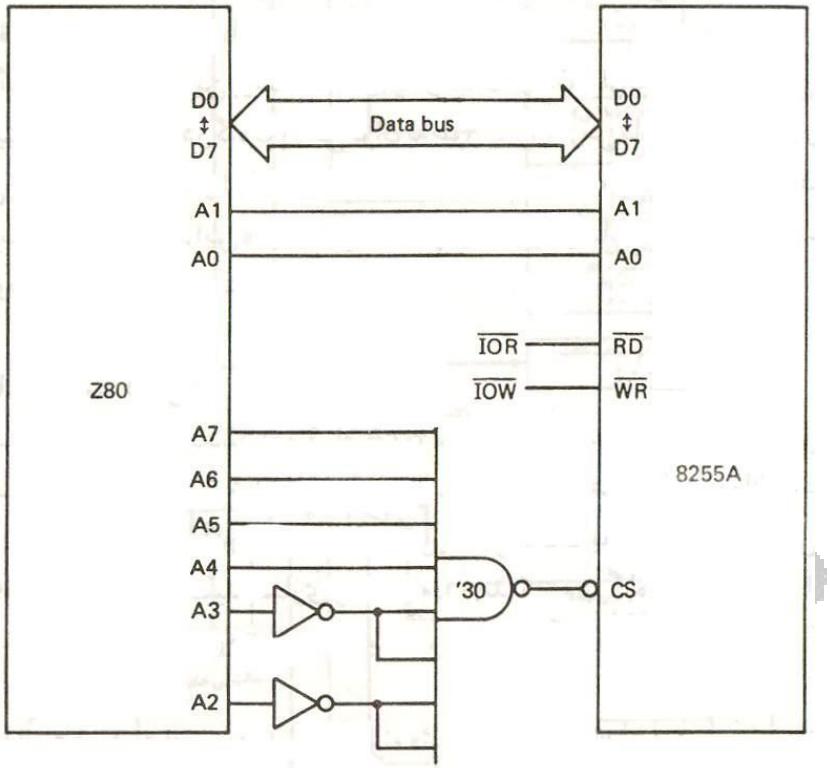
شكل زير وضعيت پايه‌ها و شماي كلي 8255A را نشان مي‌دهد. پايه‌ها نشان مي‌دهند كه 8255A سه درگاه I/O دارد (C,B,A) كه در دو گروه ۱۲ پايه‌اي برنامه‌ريزي مي‌شوند. گروه A از درگاه A (PAO- PA7) و نيمه بالايي درگاه C (PC4– PC7) و گروه B از درگاه B (PBO-PB7) و نيمه‌پايينيِ درگاه C (PCO- PC3) تشكيل مي‌شود.



وضعیت پایه ها و شمای کلی 8255A

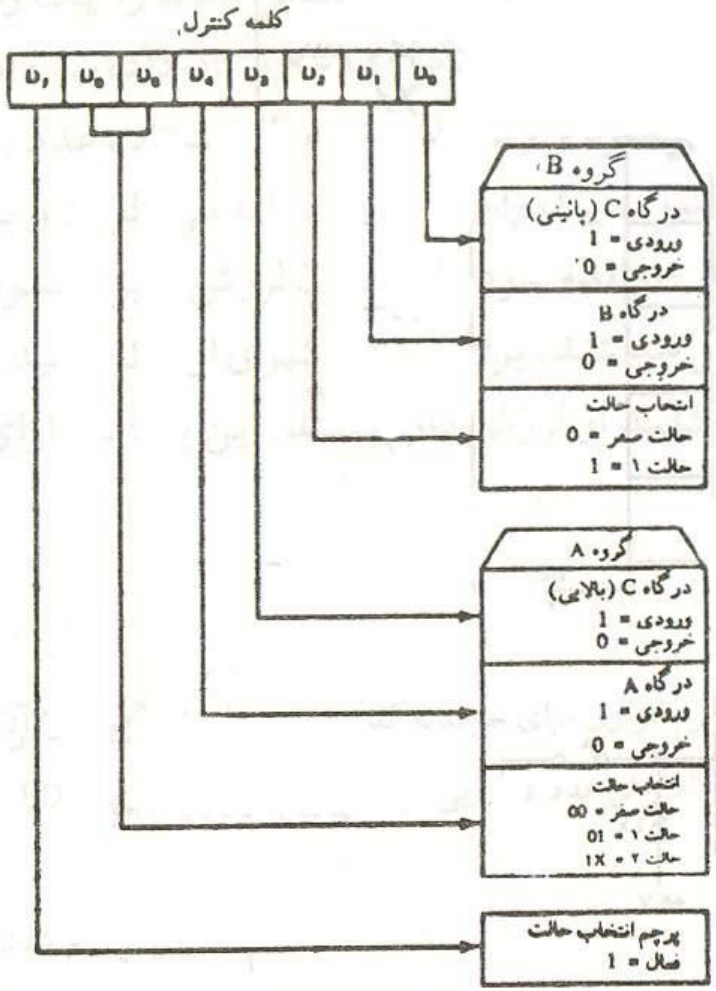
توضيح كلي 8255A

8255A وسيله‌اي ساده براي اتصال به ريزپردازنده Z80 است. چنانكه در اين شكل ديده مي‌شود ، پايه‌هاي Z80 تقريباً به طور مستقيم به 8255A متصل مي‌شوند. تنها مدار منطقي لازم ، يك رمزبردار است كه به ورودي CS از 8255A وصل مي‌شود.



Z80 كه به 8255A وصل شده است

برنامه‌ريزي 8255A



ثبات کنترل برای 8255A

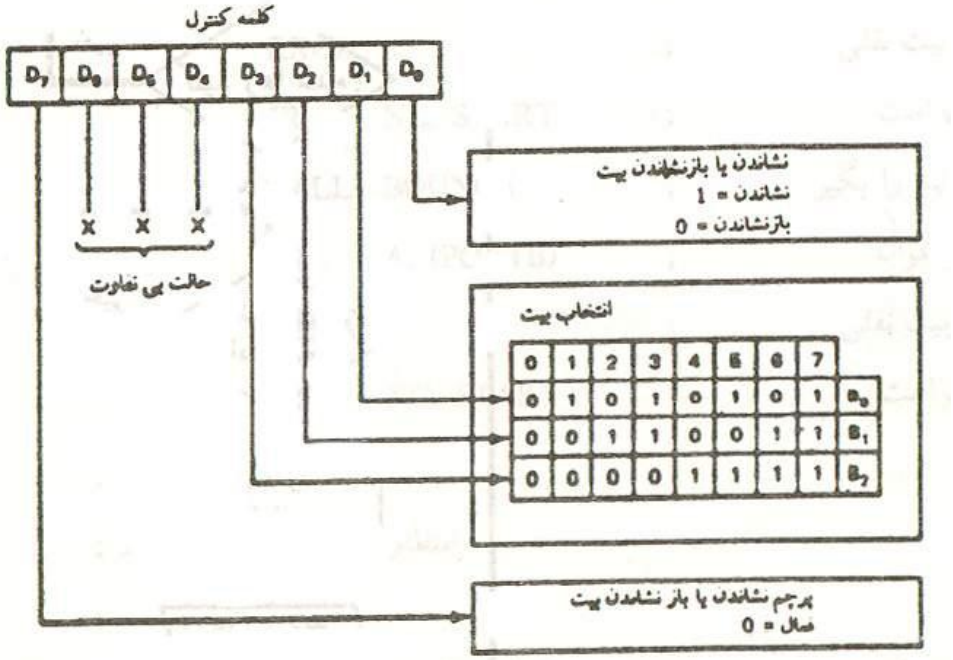
برنامه ريزي 8255A كار نسبتاً ساده‌اي است ، زيرا اين تراشه فقط داراي دو «ثبات فرمان» داخلي است كه برنامه ريزي مي‌شوند.

پايه‌هاي گروه B به عنوان پايه‌هاي ورودي و يا به عنوان پايه‌هاي خروجي قابل برنامه ريزي هستند.

پايه‌هاي گروه A به عنوان پايه‌هاي ورودي يا خروجي برنامه ريزي مي‌شوند كه در يكي از حالات ۰ ، ۱ و۲ كاركنند.

برنامه‌ريزي 8255A

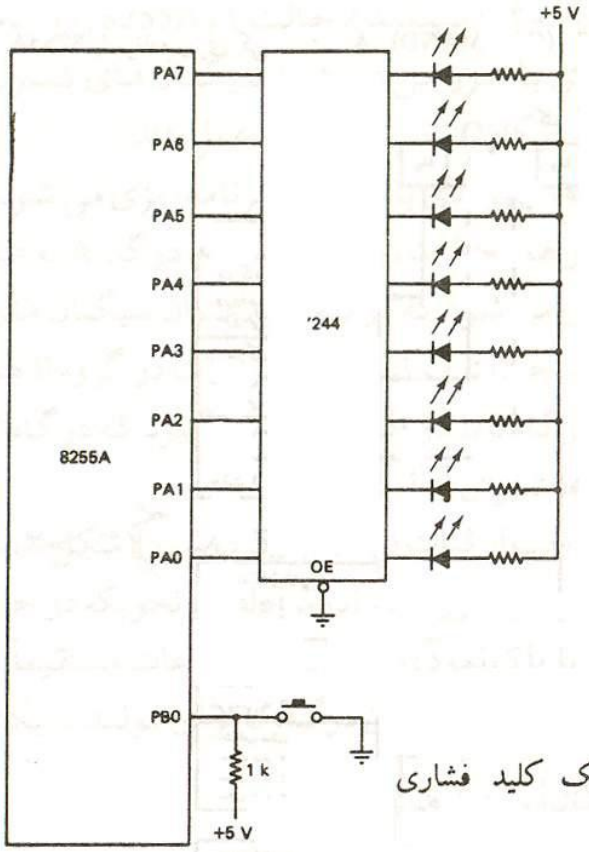
اگر يك O در آخرين بيت سمت چپ از ثبات فرمان قرار داده شود بيت‌هاي درگاه C را مي‌توان به طور مجزا آدرس داد ، به نحوي‌كه در حالات ۱ و ۲ مي‌توان هر يك از آن‌ها را نشاند و يا پاك نمود.



کلمه کنترل نشاندن و باز نشاندن بیت

عمليات حالت صفر

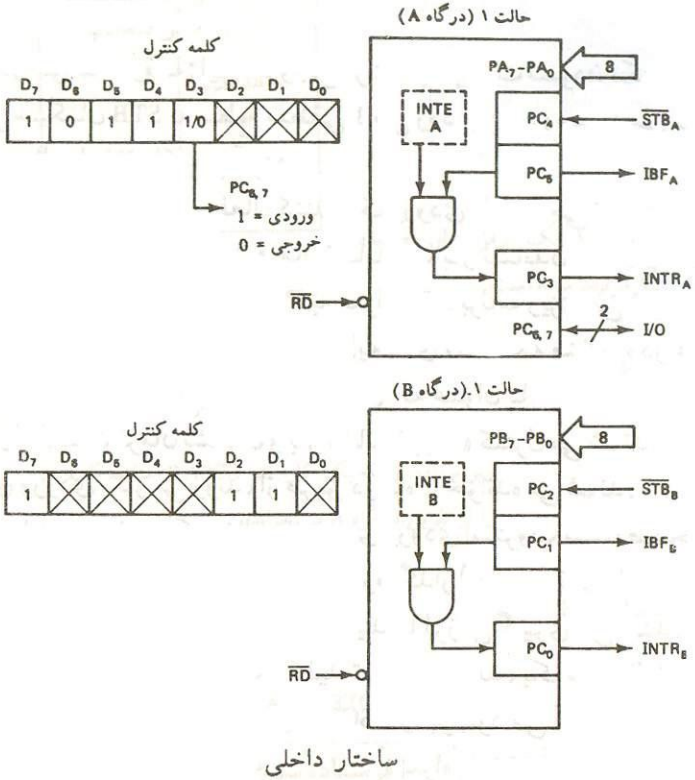
در حالت صفر ، اطلاعات را مي‌توان به درگاه A فرستاد و در آن‌جا از آن‌ها تا دستورالعمل OUT بعدي نگهداري مي‌شود. شكل زير همچنين يك كليد فشاري را نشان مي‌دهد كه به درگاه B وصل شده است. درگاه B به نحوي برنامه‌ريزي مي‌شود كه به عنوان يك درگاه ورودي ساده عمل كند(حالت صفر).



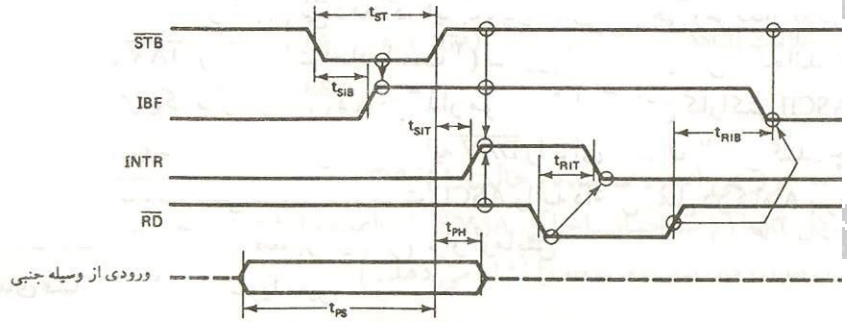
مداری که هشت نشان دهندهٔ LED و یک کلید فشاری را به 8255A ارتباط می دهد

عملیات ورودي استروب شده (حالت ۱)

حالت ۱ در 8255A با بکارگیري پایه‌هاي درگاه C به‌عنوان سیگنال‌هاي کنترل انتقال اطلاعات، عملیات دست تکاني را براي درگاه A یا B انتخاب مي‌کند.



ساختار داخلی



سیگنال های زمان بندی

تعاريف درگاه C براي ورودي استروب شده حالت ۱

STB- استروب: اين ورودي براي وارد كردن اطلاعات بداخل قفل درگاه A يا B بكار مي‌رود.

اين اطلاعات تا زماني‌كه بوسيله يك دستورالعمل IN بداخل ريزپردازنده برده شود در آن‌جا نگهداري مي‌شود.

IBF- بافر ورودي پر است: اين خروجي نشان مي‌دهد كه قفل ورودي ، اطلاعاتي براي ريزپردازنده در بردارد.

INTR- در خواست وقفه: اين خروجي براي درخواست نمودن يك وقفه بكار مي‌رود.

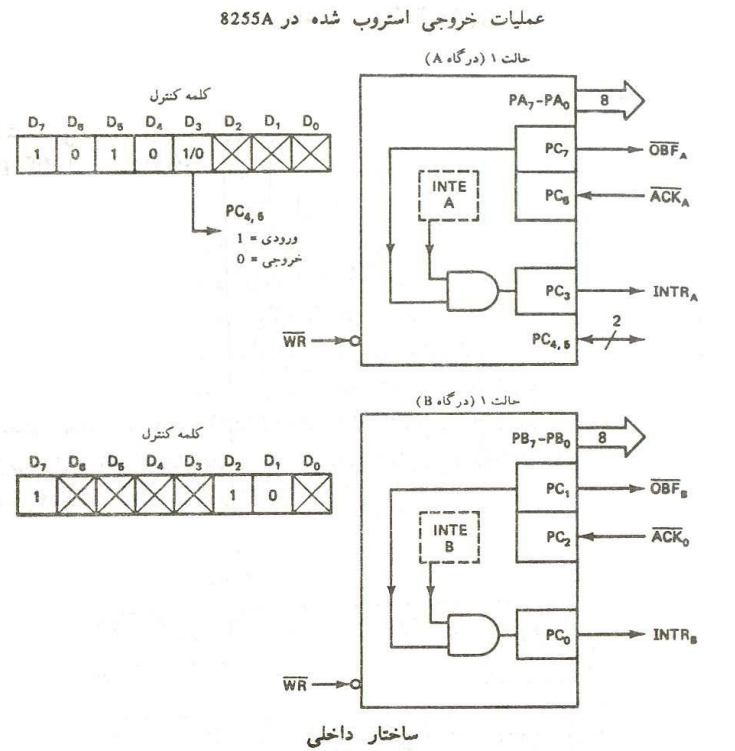
INTE- فعال كننده وقفه: اين فعال كننده يك ورودي يا خروجي نيست ، بلكه يك بيت داخلي است كه بوسيله «ثبات فرمان نشاندن يا باز نشاندن بيت» برنامه ريزي مي‌شود.

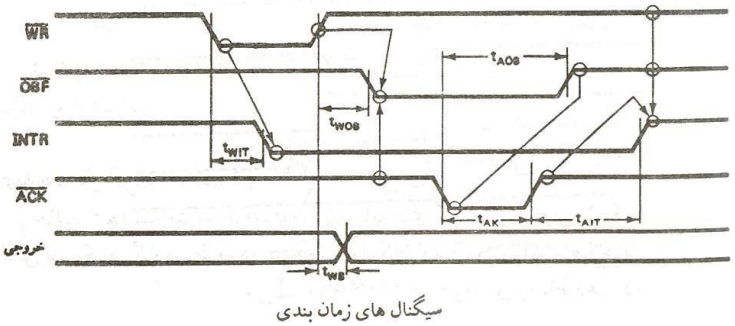
PC6 ، PC7 - پايه هاي درگاهي ٦ و٧: پايه‌هاي I/O همه منظوره در عمليات ورودي استروب شده حالت ۱.

دانشگاه پیام نور

عمليات خروجي استروب شده (حالت ۱)

شكل زير ساختار داخلي 8255A را براي عمليات خروجي استروب شده سيگنال‌هاي زمان بندي مربوط را نشان مي‌دهد.





تعاريف درگاه C براي خروجي استروب شده حالت ۱

OBF- با خروجي پر است: هرگاه اطلاعاتي به قفل درگاه A يا B فرستاده شود اين خروجي پايين مي‌رود.

اين سيگنال با برگشتن پالس ACK از يك وسيله خارجي نشانده مي‌شود و وقتي اطلاعات با يك دستورالعمل OUT در درگاه نوشته شود پاك مي‌گردد.

ACK- ورودي اعلام دريافت اطلاعات: سيگنالي كه باعث مي‌شود پايه OBF به سطح منطقي ۱ بر گردد.

INTR- درخواست وقفه: هرگاه يك وسيله خارجي ، دريافت اطلاعات خروجي را اعلام كند (ACK) ، از اين سيگنال مي‌توان براي دادن وقفه به ريزپردازنده استفاده كرد.

INTE- فعال كننده وقفه: اين فعال كننده يك ورودي يا خروجي نيست ، بلكه يك بيت داخلي است كه از طريق «ثبات فرمان نشاندن و بازنشاندن بيت» برنامه ريزي مي‌شود.

دانشگاه پیام نور

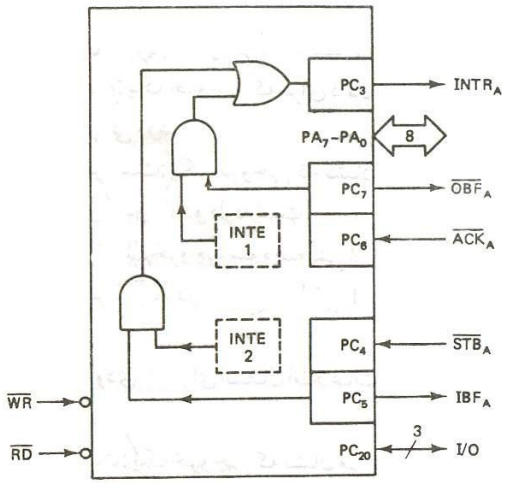
عمليات دو طرفه (حالت ۲)

حالت ۲ ، عمليات دو طرفه ، فقط براي پايه‌هاي گروه A انجام مي‌شود.

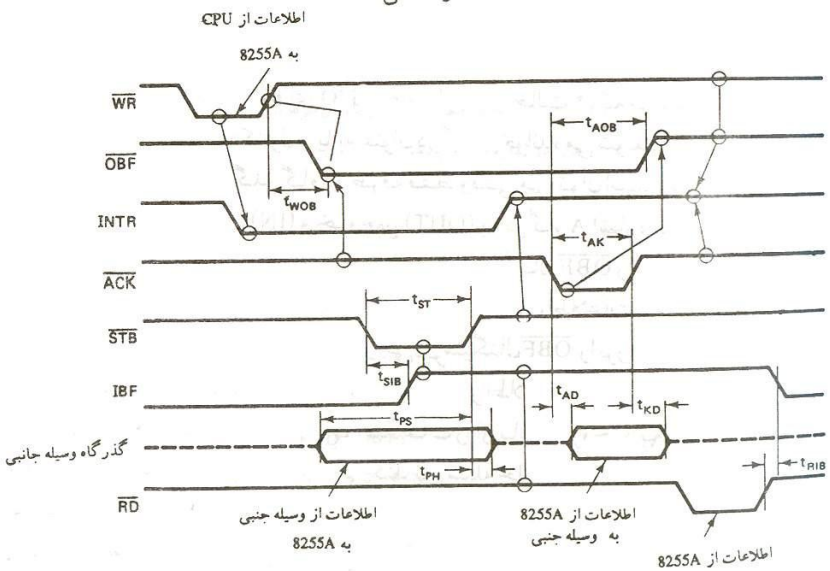
درگاه A به صورت يك درگاه دو طرفه در مي‌آيد كه امكان ارسال و دريافت اطلاعات را بر روي هشت سيم مشترك بوجود مي‌آورد.

اطلاعات دو طرفه در ارتباط دهي دو كامپيوتر مفيد است.

عمليات دو طرفه حالت ۲ در 8255A



ساختار داخلی



سیگنال های زمان بندی.

تعاريف درگاه C براي عمليات دو طرفه حالت ۲

INTR- درخواست وقفه: يك خروجي كه براي دادن وقفه به ريزپردازنده در هر دو حالت ورودي و خروجي به كار مي‌رود.

OBF- بافر خروجي پر است: يك خروجي كه نشان مي‌دهد بافر خروجي حاوي اطلاعاتي براي ريزپردازنده از گذرگاه دو طرفه است.

ACK- يك ورودي كه اتصال خروجي سه وضعيتي از گذرگاه دوطرفه را براي ارسال اطلاعات فعال مي‌كند. اگر ACK در سطح منطقي ۱ باشد، اين گذرگاه در حالت امپدانس بالا قرار دارد.

STB- استروب: يك ورودي كه براي انتقال اطلاعات از گذرگاه دو طرفه به داخل گذرگاه ورودي بكار مي‌رود.

IBF- فعال كننده وقفه: يك بيت داخلي كه به پايه INTR اجازه عمل، مي‌دهد .بوسيله بيت INTE 1 و PC6 بوسيله INTE 2 بيت PC4 كنترل مي‌شود.

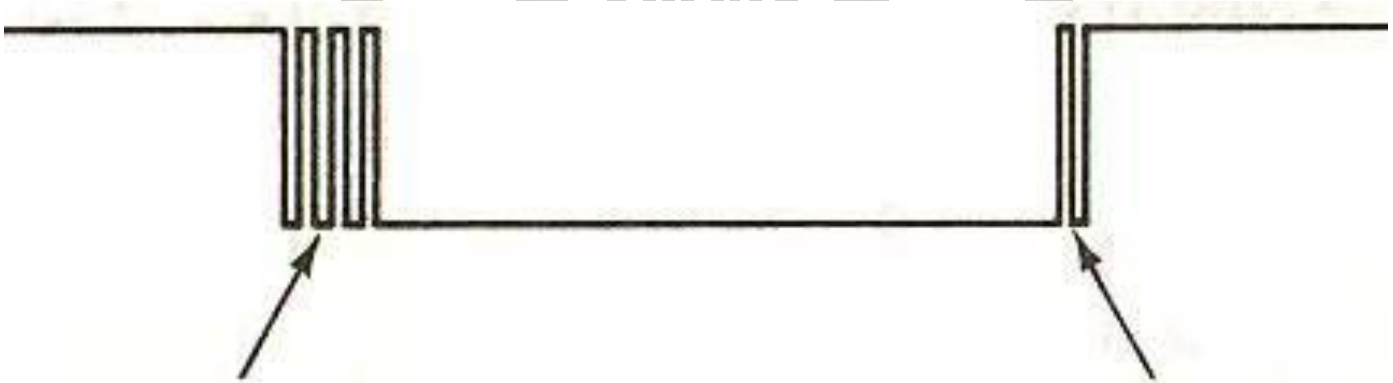
INTE- فعال كننده وقفه: يك بيت داخلي كه به پايه INTR اجازه عمل مي‌دهد.

PC2,PC1,PC0- پايه‌هاي I/O همه منظوره در حالت ۲، بوسيله «ثبات فرمان نشاندن و بازنشاندن بيت» كنترل و يا به عنوان درگاه C خوانده مي‌شوند.

صفحه کلید

يك رابط خيلي مهم براي هر سيستم كامپيوتري و بسياري از سيستم‌هاي كنترل ، صفحه كليد است.

كليدهاي صفحه كليد معمولاً كليدهاي فشاري از نوع «بطور عادي باز» هستند كه بازو بسته شدن آن‌ها با لرزش مكانيكي همراه است.



تغییرات زمانی در باز و بسته کردن یک کلید

صفحه کلید

اغلب صفحه کلیدها به صورت ماتریسي از رديف‌ها و ستون‌ها ساخته مي‌شوند. هرگاه کلیدي بسته شود (فشار داده شود)، اتصالي را بين يك رديف و يك ستون برقرار مي‌کند.

دانشگاه پیام نور

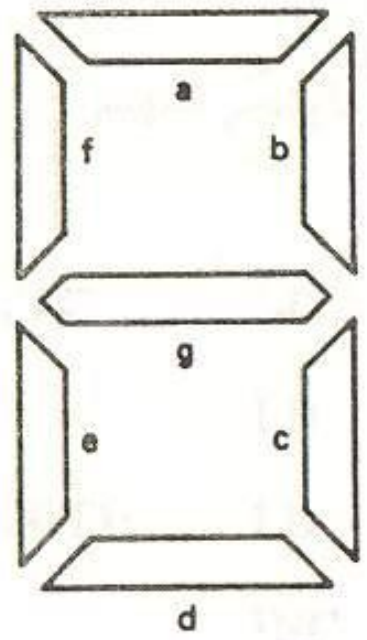
نمايشگر ۷ قسمتي LED

يك قسمت جدايي ناپذير از بسياري سيستم‌هاي مبتني بر ريزپردازنده هستند.

نمايشگرهاي هفت- قسمتي در دو نوع اساسي وجود دارند:

- نمايشگرهاي آند مشترك و كاتد مشترك

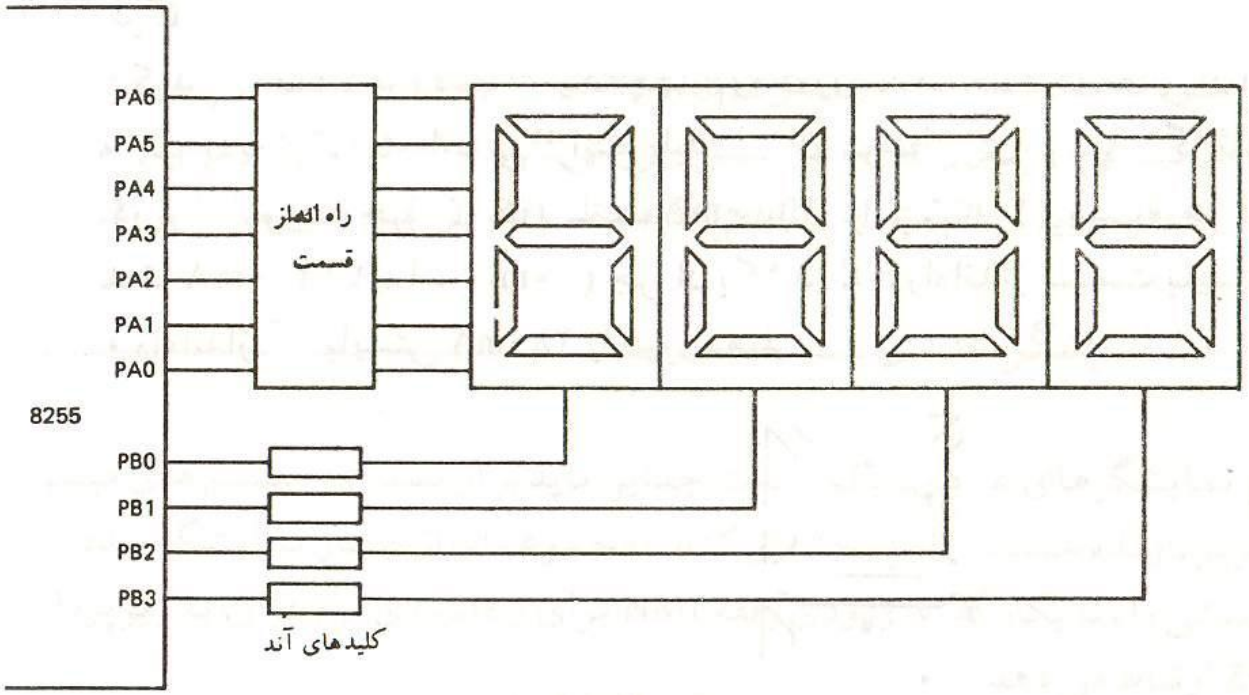
نمايشگرهاي آند مشترك به نحوي ساخته مي‌شوند كه ۵ V به آند همه LED هاي داخلي داده مي‌شود و هر كاتد از طريق يك مقاومت محدود كننده جريان به زمين وصل مي‌گردد تا باعث روشن شدن يك قسمت شود.



نمايشگر ۷- قسمتی LED

نمايشگرهاي ٤ رقمي تسهيم شده

8255Aرمز ٧- قسمتي همه رقم‌ها را از درگاه (Aعمليات خروجي ، حالت صفر) ، و الگوي بيت‌هاي انتخاب كننده يك رقم را از درگاه (Bعمليات خروجي ، حالت صفر) تامين مي‌كند. هر قسمت و هر آند (نمايشگرهاي آند مشترك) به يك مدار راه اندازي وصل مي‌شود زيرا 8255Aنمي‌تواند جريان لازم را تامين كند.

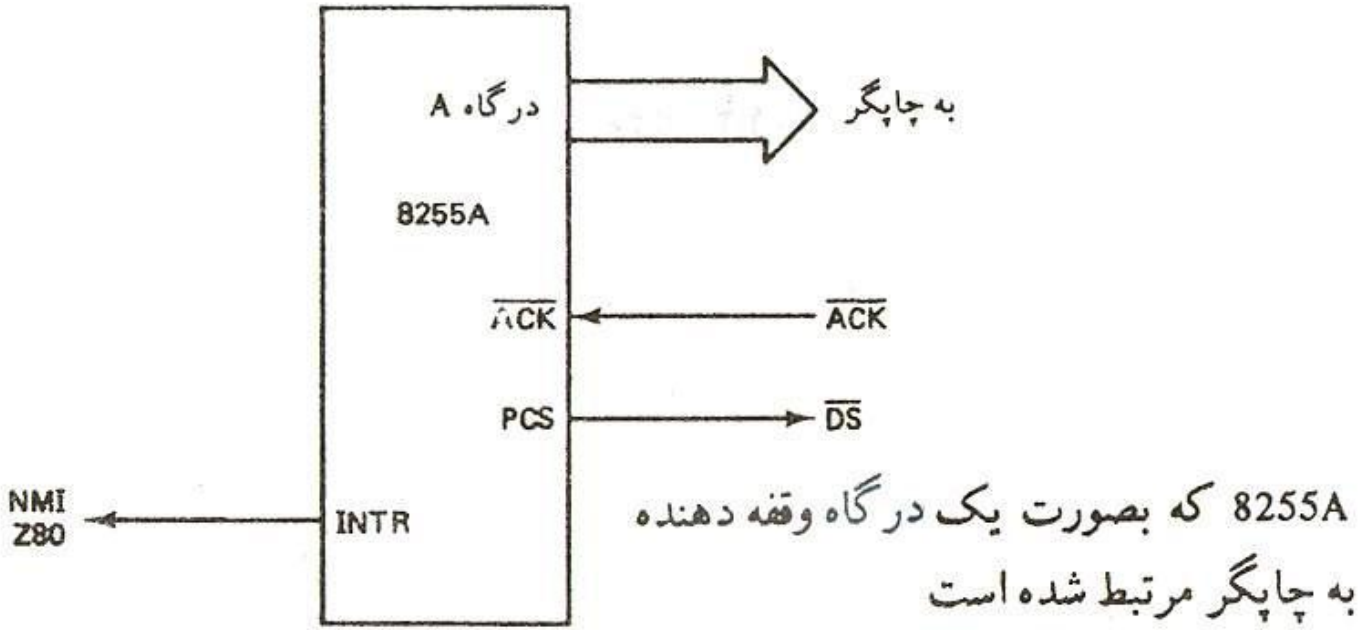


یک نمایشگر تسهیم شده

وقفه و 8255Aوسخت افزار

وقتي 8255Aدر حالت ۱ يا ۲ كار مي‌كند قادر است به Z80 وقفه دهد .

خروجي INTR براي درگاه A به ورودي NMI از Z80 وصل شده است معني اين كار اين است كه هرگاه پالس ACKاز چاپگر برگردد ، پايه INTR به سطح منطقي ۱ رفته و درخواست يك وقفه مي‌نمايد .



نرم افزار

نرم افزار براي اين رابط داراي دو قسمت است: قسمت اول ، شرايط اوليه را آماده كرده و عمل انتقال اطلاعات را شروع مي‌كند و قسمت دوم زير برنامه سرويس وقفه است.

دانشگاه پیام نور

ریزپردازنده

فصل سیزدهم

ارتباط متوالي

ارتباط متوالي

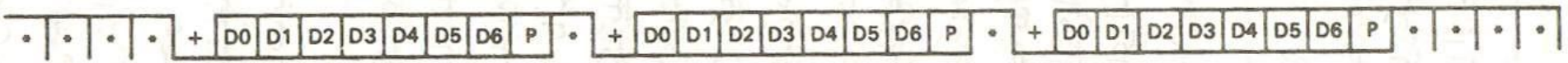
انتقال متوالي اطلاعات روشي است كه از آن براي انتقال اطلاعات از طريق خطوط تلفني و همچنين در محيط‌هاي صنعتي براي كنترل ماشين استفاده مي‌شود.

يكي از وسايلي كه غالبا براي انتقال متوالي اطلاعات به كار مي‌رود ، USART(گيرنده – فرستنده همگام- ناهمگام عمومي) است.

دانشگاه پیام نور

اطلاعات متوالي ناهمگام

اطلاعات ناهمگام اطلاعاتي هستند كه بدون پالس‌هاي ساعت فرستاده مي‌شوند. در عوض آن‌ها با يك بيت شروع و يك يا دو بيت پاياني فرستاده مي‌شوند كه براي همگامي بكار مي‌روند.



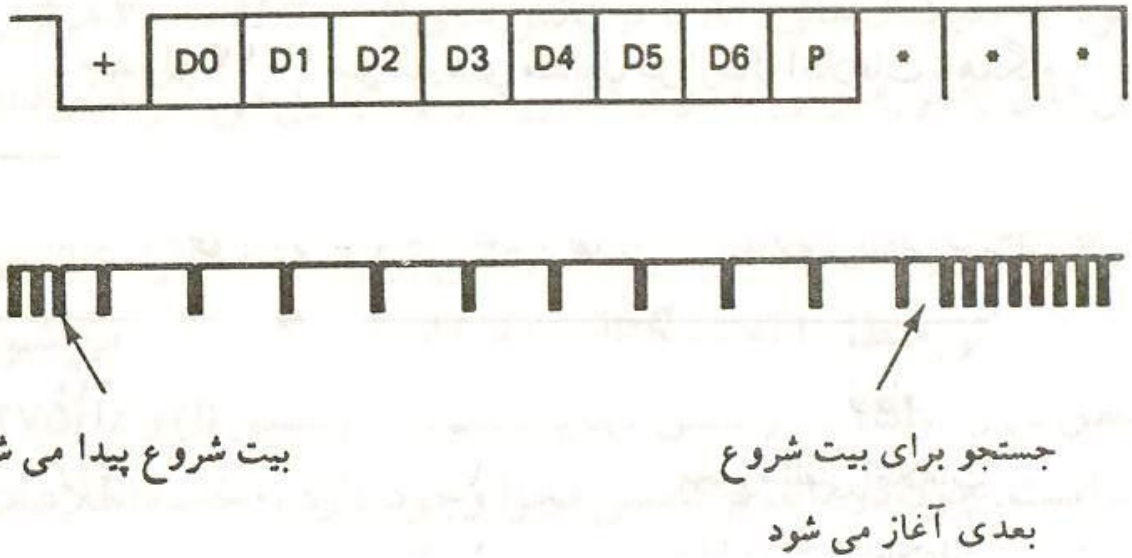
بيت هاى پايانى = •

بيت هاى شروع = +

اطلاعات متوالى ناهمگام كه سه كاراكتر ASCII را نشان مى دهد

اطلاعات متوالي ناهمگام

دريافت اطلاعات متوالي ناهمگام: چون هيچ پالسي ساعتي با اطلاعات ناهمگام فرستاده نمي‌شود ، آنها را بايستي با دقت خاصي دريافت كرد. براي انجام اين كار ، اطلاعات را با يك بيت شروع و به دنبال آن اطلاعات اصلي ، بيت توازن و در انتها بيت پاياني ، ارسال مي‌كنند. گيرنده ، خود را با جستجو براي يك بيت شروع در رشته‌اي از بيت‌هاي پاياني با اطلاعات همگام مي‌كند.

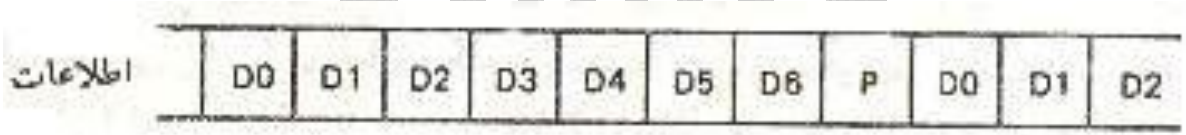


فواصل نمونه برداری از هر بیت اطلاعات

اطلاعات متوالي همگام

اطلاعات همگام ، برخلاف اطلاعات ناهمگام ، با يك پالس ساعت ارسال مي‌گردند.

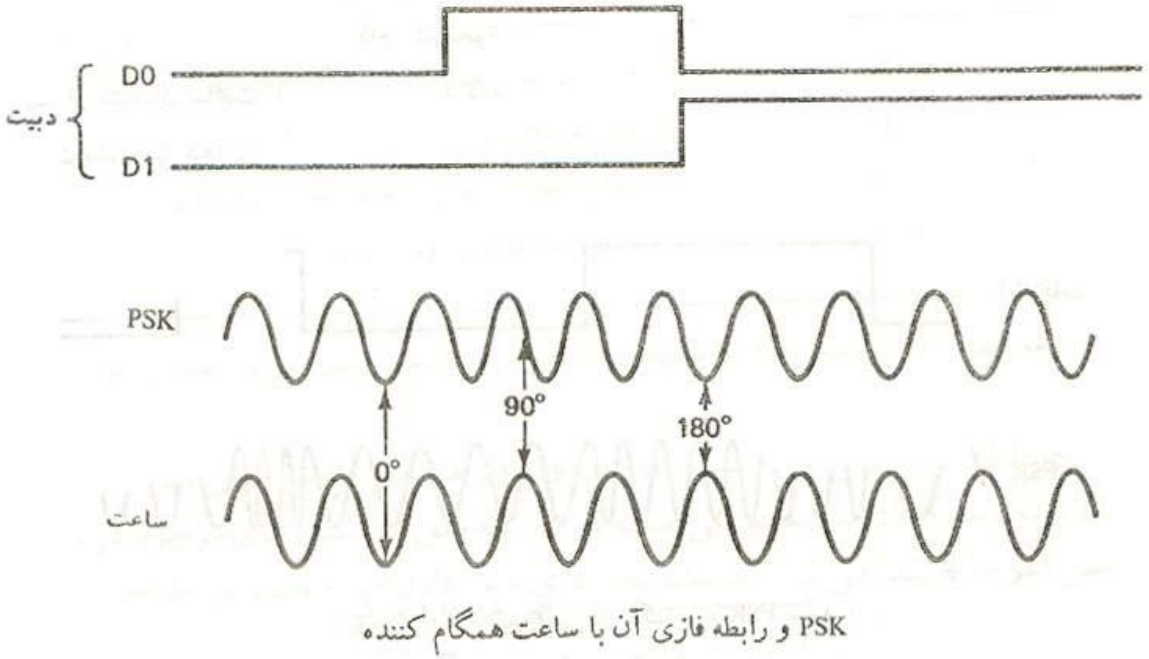
اين ويژگي نياز به بيت‌هاي شروع و پاياني را از بين مي‌برد ، و در نتيجه سرعت انتقال اطلاعات را به طور موثر افزايش مي دهد.



اطلاعات همگام که نحوهٔ استفاده از سیگنال ساعت را برای همگام کردن اطلاعات نشان می دهد

PSK

يك روش ديگر براي ارسال اطلاعات بر روي خطوط تلفني ، PSK است. از PSK به علت روشي كه براي رمزگذاري اطلاعات بكار مي‌برد معمولاً براي ارسال اطلاعات با سرعت بالاتر نسبت به FSK استفاده مي‌شود.

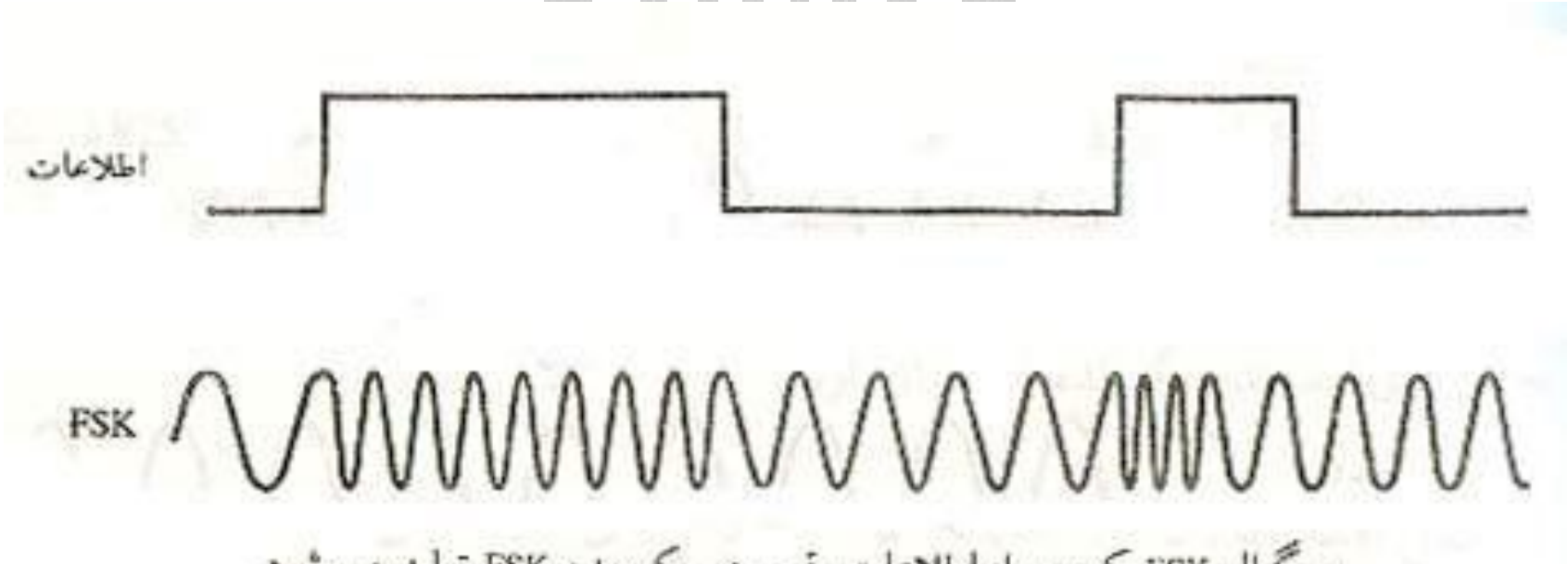


PSK و رابطه فازی آن با ساعت همگام کننده

FSK

يك روش ارسال اطلاعات بر روي سيم‌هاي تلفني ، كه معمولاً در سرعت‌هاي پايين‌تر مورد استفاده قرار مي‌گيرد ، FSK است.

FSK در حقيقت روشي است براي تبديل اطلاعات رقمي به سيگنالي كه بسادگي از سيم‌هاي تلفني عبور نمايد ، يعني نوعي از مدولاسيون فركانس.



سیگنال FSK که بوسیله اطلاعات رقمی در یک مدم FSK تولید می شود

مودم‌ها

مدم‌ها وسايلي هستند كه اطلاعات رقمي متوالي را از شكل TTL به FSK يا PSK تبديل مي‌كنند. و همچنين اطلاعات دريافتي در FSK يا PSK را به TTL بر مي‌گردانند.

واژه «مودم» مخففي از مدولاتور-دي مدولاتور است.

دانشگاه پیام نور

8251A-USART

8251A ، كه يك فرستنده-گيرنده همگام- ناهمگام عمومي (USART) است ، اطلاعات رقمي موازي از Z80 را به اطلاعات رقمي متوالي TTL تبديل مي‌كند.

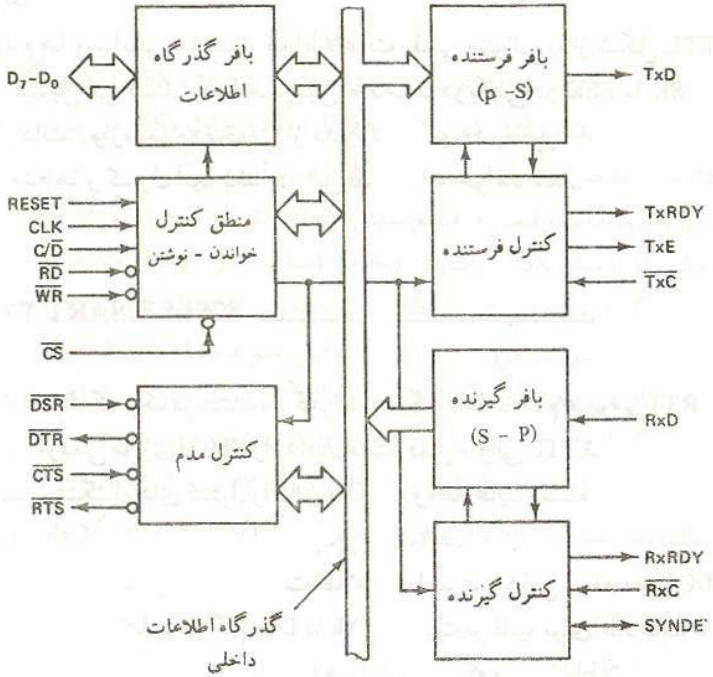
اين وسيله همچنين سيگنال‌هاي كنترل را براي يك مدم و اطلاعات دست تكاني را براي Z80 تامين مي‌كند و آشكار سازي خطا را امكان‌پذير مي‌نمايد.

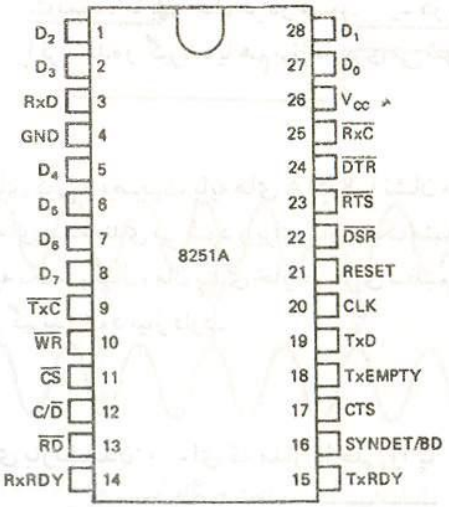
دانشگاه پیام نور

توصيف 8251A

8251A در يك مدار مجتمع ۲۸ پايه‌اي بسته بندي مي‌شود و براي كار به يك منبع تغذيه ۵V + نياز دارد.

همچنين اين تراشه به يك سيگنال زمان بندي خارجي براي تنظيم «ميزان بيت انتقالي» در بخش‌هاي فرستنده و گيرنده خود نياز دارد.





وضعيت پايه ها و شماى كلى رابط مخابراتى 8251A

عمل پايه‌ها

RESET- ورودي بازنشاندن: پايه‌اي كه مدار داخلي را پاك مي‌كند و معمولاً به همان مداري وصل مي‌شود كه Z80 را باز مي‌نشاند.

CLK- ورودي ساعت: پايه‌اي كه به منبع ساعت Z80 وصل مي‌شود و سيگنال زمان‌بندي داخلي 8251 Aرا تامين مي‌كند. اين پايه به هيچ وجه به ميزان بيت انتقالي ارتباطي ندارد.

WR- ورودي نوشتن: پايه‌اي كه براي فرستادن اطلاعات بداخل «ثبات فرمان» داخلي در حين برنامه‌ريزي و يا بداخل «ثبات اطلاعات» داخلي براي ارسال بكار مي رود.

RD- ورويدي خواندن: پايه‌اي كه براي خواندن «كلمه وضعيت» يا خواندن «ثبات اطلاعات» داخلي به كار مي‌رود.

عمل پايه‌ها

C/D- ورودي فرمان يا اطلاعات: پايه‌اي كه براي انتخاب اطلاعات يا فرمان بكار مي‌رود. اگر اين ورودي در سطح منطقي ۱ باشد ، اطلاعات بداخل «ثبات فرمان» داخلي نوشته و يا از «ثبات وضعيت» داخلي خوانده مي‌شوند و اگر در سطح منطقي صفر باشد ، اطلاعات بوسيله USART ارسال يا دريافت مي‌شوند.

CS- ورودي انتخاب تراشه: يك ورودي با حالت فعال پايين كه A۸۲۵۱ را براي برنامه ريزي يا انتقال اطلاعات انتخاب مي‌كند.

DSR- ورودي آمادگي دستگاه اطلاعات: يك بيت معكوس شوندهكه از آن براي بررسي وضعيت دستگاه اطلاعات (مدم) استفاده مي‌شود.

دانشگاه پيام نور

عمل پايه‌ها

DTR- خروجي آمادگي پايانه اطلاعات: يك خروجي كه با برنامه ريزي آن مي‌توان نشان دادن كه پايانه اطلاعات (Z80 و A۸۲۵۱) در حال كار است.

RTS- خروجي درخواست ارسال: يك خروجي كه در حالت نيمه دو طرفه بكار مي‌رود تا از مدم بخواهد براي ارسال اطلاعات آماده شود.

CTS- ورودي آماده براي ارسال: به 8251A نشان مي‌دهد كه مدم براي فرستادن اطلاعات آماده است.

D0-D7- گذرگاه اطلاعات: مجموعه‌اي از پايه‌ها كه به گذرگاه اطلاعات Z80 وصل مي‌شوند.

TxD- خروجي اطلاعات ارسالي- پايه اطلاعات متوالي خروجي از USART.

دانشگاه پیام نور

عمل پايه‌ها

TxRDY- خروجي آمادگي فرستنده: پايه‌اي كه نشان مي‌دهد بخش فرستنده A۸۲۵۱ آماده دريافت بايت ديگري براي تبديل به شكل متوالي است.

TxEMPTY- خروجي خالي بودن فرستنده: نشان مي‌دهد كه بخش فرستنده A۸۲۵۱ كاملاً خالي است.

TxC- ورودي ساعت فرستنده: يك ورودي كه سيگنال زمان‌بندي فرستنده را تامين مي‌كند.

RxD- ورودي اطلاعات دريافتي: ورودي اطلاعات متوالي به USART

RxRDY- خروجي آمادگي گيرنده: سيگنالي كه نشان مي‌دهد بخش گيرنده A۸۲۵۱ يك بايت اطلاعات را دريافت كرده است.

دانشگاه پیام نور

عمل پايه‌ها

RxC- ورودي ساعت گيرنده: يك ورودي كه سيگنال زمان بندي گيرنده را تامين مي‌كند.

SYNDET/BD- خروجي آشكار شدن Sync در عمليات همگام و يا كاراكتر Break در عمليات ناهمگام آشكار شده‌اند. كاراكتر Break از دو قالب كامل بيت‌هاي شروع تشكيل مي شود.

دانشگاه پیام نور

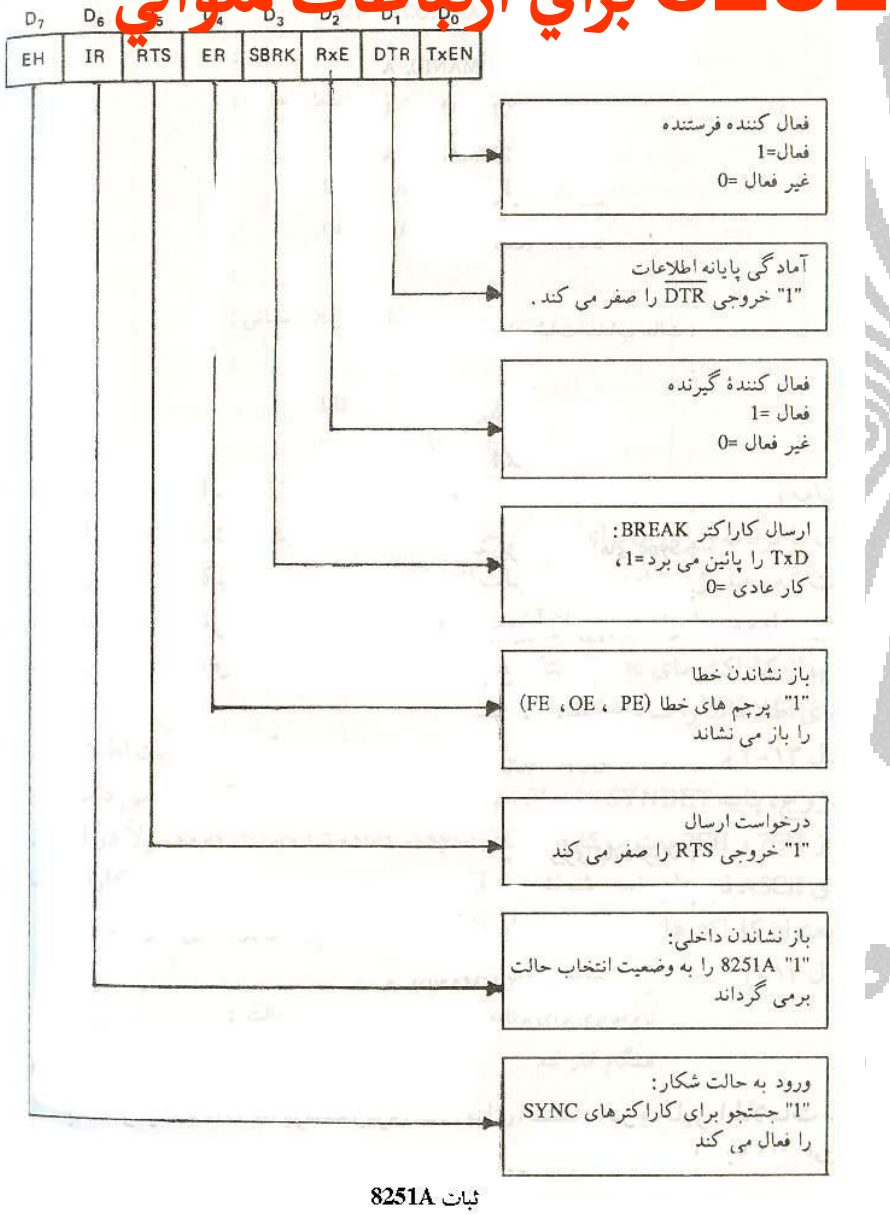
برنامه‌ريزي 8251A

برنامه ريزي 8251A نسبتاً ساده است و در دو مرحله كامل مي‌گردد: برنامه ريزي «ثبات انتخاب حالت» و برنامه ريزي «ثبات فرمان»

ثبات انتخاب حالت ، 8251A را در حالت اوليه دلخواه قرار مي‌دهد و ثبات فرمان براي كنترل كردن عمليات 8251A بعد از آماده شدن آن بكار مي‌رود.

در برنامه‌ريزي «ثبات انتخاب حالت » براي عمليات ناهمگام ، يك بايت و براي عمليات همگام ، دو يا سه بايت به آن فرستاده مي‌شود. براي كار در حالت همگام ، كاراكترهاي sync (يك يا دو كاراكتر) بايد بلافاصله بعد از برنامه‌ريزي «ثبات انتخاب حالت» به 8251A فرستاده شوند.

بکارگیري 8251A براي ارتباطات متوالي



ثبات 8251A

ثبات وضعیت ، شامل پایه کنترل مدم(DSR) ، شرایط فرستنده و گیرنده از طریق بیت‌هاي TxRDY ،RxRDY و TxEMPTY

خطاهاي اتفاق افتاده از طریق بیت‌هاي FE، OE ، و PE و سطح منطقي پایه SYNDET/BD مي‌شود.

بكارگيري 8251A براي ارتباطات متوالي

نرم‌افزار فرستنده: اگر پايه CTS در سطح منطقي صفر وبيت فعال‌كننده فرستنده در ثبات فرمان فعال باشد ، مي‌توان از فرستنده استفاده كرد.

نرم‌افزار گيرنده: نرم‌افزاري كه دريافت اطلاعات از 8251A را كنترل مي كد خيلي شبيه نرم‌افزار فرستنده است. تنها تفاوت عمده اين است كه گيرنده مي‌توند شرايط سه نوع خطا را آشكار كند: خطاهاي توازن(PE) ، خطاي اضافه رانش(OE) و خطاي قالب‌بندي(FE)

دانشگاه پیام نور

استانداردهاي واسطه‌اي

حلقه جريان 20 mA: حلقه جريان ۲۰ ميلي آمپري براي انتقال اطلاعات متوالي در سرعت‌هاي پايين بكار مي‌رود.و معمولاً حداكثر سرعت انتقال براي اين نوع واسطه ۲۴۰۰ بيت بر ثانيه است.

RS-232C: استاندارد واسطه‌اي RS-232C غالباً براي ارتباط دهي تجهيزات پايانه اطلاعات (DTE)، يعني كامپيوتر ، به دستگاه اطلاعات يا تجهيزات مخابره اطلاعات (DEC)، يعني مدم ، بكار مي‌رود.

دانشگاه پیام نور

ریزپردازنده

فصل چهاردهم

زمان سنج قابل برنامه ريزي 8254

زمان سنج قابل برنامه ريزي 8254

اين شمارنده يا زمان سنج مدولي قابل برنامه ريزي ١٦ بيتي است. يك شمارنده مدولي قابل برنامه ريزي شمارنده‌اي است كه عمل شمردن را در يك ترتيب معين ، مرتباً تكرار مي‌كند.

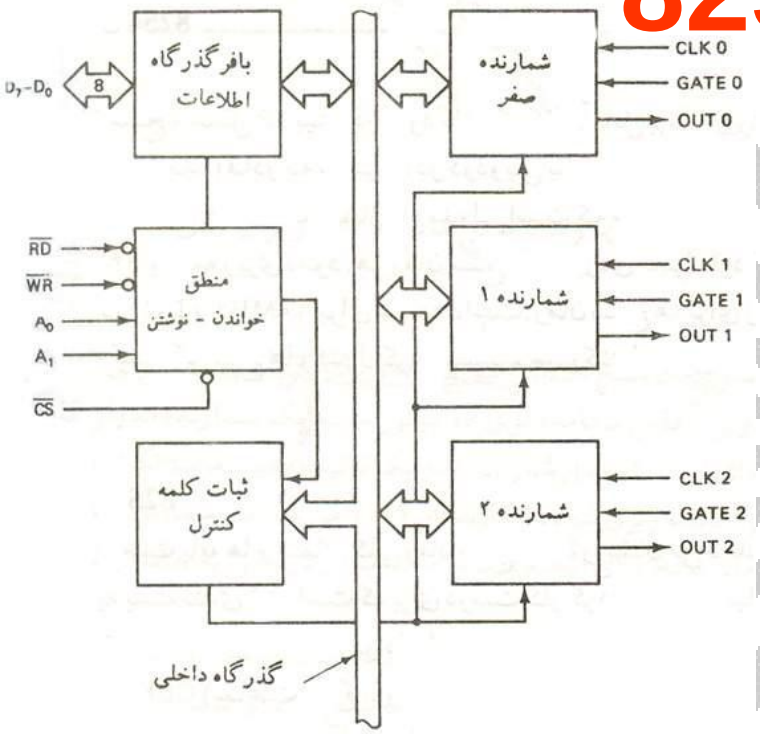
دانشگاه پیام نور

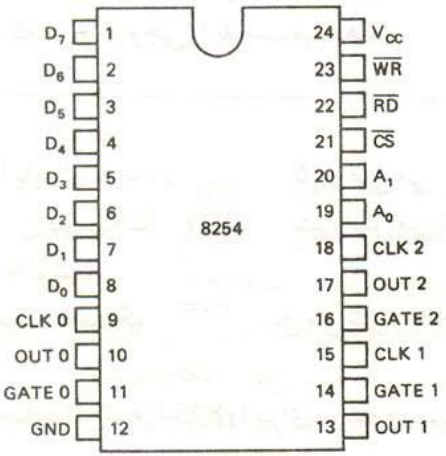
ساختمان 8254

۸۲۵٤ سه زمان سنج مستقل ١٦ بيتي در خود دارد كه كاملاً قابل برنامه ريزي هستند. هر زمان سنج (شمارنده) قادر به شمردن در دودويي يا اعشاري به رمز دودويي (BCD) است.

دانشگاه پیام نور

وضعيت پايه‌هاي 8254





شماى كلى و وضعيت پايه هاى زمان سنج 8254

۸۲۵٤ در يك DIP با ٢٤ پايه بسته بندي شده است كه براي درست كاركردن به ٥V + نياز دارد. در شماي كلي سه زمان سنج در داخل ۸۲۵٤ وجود دارند. هر يك از اين زمان سنج‌ها يك ورودي CLK (ساعت) ، يك ورودي GATE و يك OUT (خروجي) دارد.

توضيح پايه‌ها

V cc- منبع تغذيه: پايه‌اي كه به منبع تغذيه ٥V+ وصل مي‌شود.

WR- ورودي نوشتن: به سيگنال IOW سيستم وصل مي‌شود تا بتواند اطلاعات را براي برنامه ريزي در ٨٢٥٤ نوشت.

RD- ورودي خواندن: به سيگنال IOR وصل مي‌شود تا اطلاعات از ٨٢٥٤ خوانده شود.

CS- ورودي انتخاب تراشه: ٨٢٥٤ را براي برنامه ريزي يا خواندن محتواي شمارنده انتخاب مي‌كند.

توضیح پایه‌ها

A1-A0 - ورودي آدرس- براي انتخاب زمان سنج ۱ ، ۲ يا ۳ و يا انتخاب «ثبات كنترل» بكار مي‌رود.

CLK0، CLK1 و -CLK2 ورودي‌هاي ساعت

OUT0، OUT1 و OUT2 – خروجي‌ها

-GATE0 ، GATE1 ، GATE2 ورودي‌هاي گيت

GND- زمين: به اتصال زمين سيستم وصل مي‌شود.

برنامه ريزي 8254

برنامه ريزي ٨٢٥٤ كار نسبتاً ساده‌اي است زيرا زمان سنج‌ها از يكديگر جدا هستند و به طور مستقل برنامه‌ريزي مي‌شوند.

براي برنامه ريزي هر زمان سنج ، يك كلمه كنترل و به دنبال آن مقدار شمارش اوليه براي زمان سنج در ثبات كنترل نوشته مي‌شود.

دانشگاه پیام نور

ثبات کنترل

ثبات کنترل به برنامه نویس اجازه مي‌دهد كه يك زمان سنج را انتخاب كند ، حالت كار آن را برگزيند و نوع عمليات (خواندن يا نوشتن) را برنامه ريزي كند. همچنين برنامه نويس مي‌تواند عمليات دودويي يا BCD را از طريق يك بيت در ثبات كنترل انتخاب كند.

D7	D6	D5	D4	D3	D2	D1	D0
SC1	SC0	RW1	RW0	M2	M1	M0	BCD

M (حالت):

	M2	M1	M0
حالت ٠	0	0	0
حالت ١	0	0	1
حالت ٢	X	1	0
حالت ٣	X	1	1
حالت ٤	1	0	0
حالت ٥	1	0	1

SC (انتخاب شمارنده):

SC1	SC0	
0	0	شمارنده صفر را انتخاب كن
0	1	شمارنده يک را انتخاب كن
1	0	شمارنده دو را انتخاب كن
1	1	فرمان بازخوانی (عمليات خواندن را ببينيد)

BCD:

شمارنده دودويی ١٦ بيتی	0
شمارنده اعشاری به رمز دودويی (BCD) (٤ دهی)	1

RW (خواندن- نوشتن):

WR1	RW0	
0	0	فرمان قفل شمارنده (عمليات خواندن را ببينيد)
1	1	فقط خواندن يا نوشتن بايت كم‌ارزش‌تر
1	0	فقط خواندن يا نوشتن بايت پرارزش‌تر
1	1	خواندن يا نوشتن بايت كم ارزش تر و بعد بايت پر ارزش تر

حالت‌هاي كار زمان سنج

براي هر زمان سنج موجود در داخل ۸۲۵٤ شش حالت كار مختلف وجود دارد.

حالت صفر: كار در حالت صفر باعث مي‌شود كه زمان سنج يك شمارنده وقايع عمل كند.

حالت ۱: كار در حالت ۱ باعث مي‌شود كه زمان سنج به صورت يك مولتي ويبراتوريك حالته (تك-ضربه‌اي) با قابليت تريگر شدن مجدد عمل كند.

حالت ۲: اين حالت باعث ايجاد يك رشته پالس‌هاي پيوسته در پايه OUT مي‌شود.

حالت ۳: اين حالت براي توليد يك موج مربعي پيوسته در پايه OUT بكار مي‌رود.

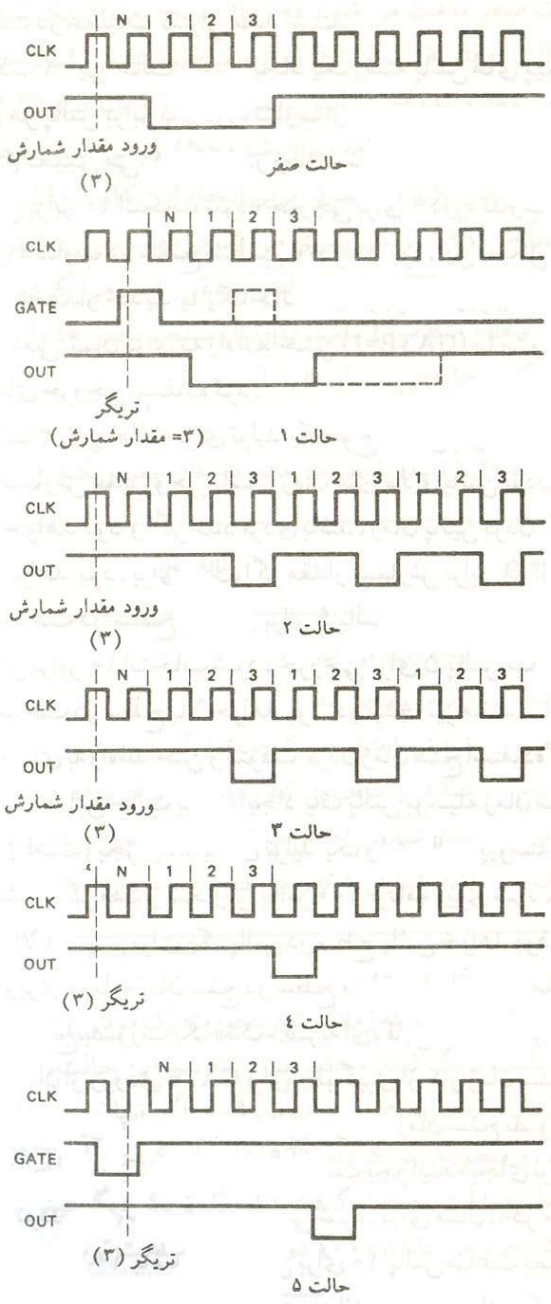
دانشگاه پیام نور

حالت‌هاي كار زمان سنج

حالت ٤: اين حالت باعث ايجاد يك پالس بوسيله زمان سنج مي‌شود. اين حالت شبيه حالت ٢ است ، بجز اين‌كه به جاي توليد يك رشته پالس پيوسته فقط يك پالس توليد مي‌كند.

حالت ٥: اين حالت نيز باعث مي‌شود كه زمان سنج به صورت يك «تك ضربه‌اي» كار كند. اين حالت شبيه حالت ٤ است بجز اين‌كه بجاي نرم افزار از ورودي GATE براي تريگر كردن زمان سنج استفاده مي‌شود.

حالت‌هاي كار زمان سنج



دانشگاه پیام نور

خواندن يك شمارنده

هر زمان سنج داخلي يك قفل دارد كه با عمل خواندن شمارنده خوانده مي‌شود.

اين قفل‌ها در شرايط عادي عمل شمارش را دنبال مي‌كنند.

A1 A0=11; CS=0; RD=1; WR=0

D7	D6	D5	D4	D3	D2	D1	D0
SC1	SC0	0	0	X	X	X	X

SC1, SC0- شمارنده ای را که باید قفل شود مشخص می کنند

SC1	SC0	شمارنده
0	0	0
0	1	1
1	0	2
1	1	فرمان بازخوانی

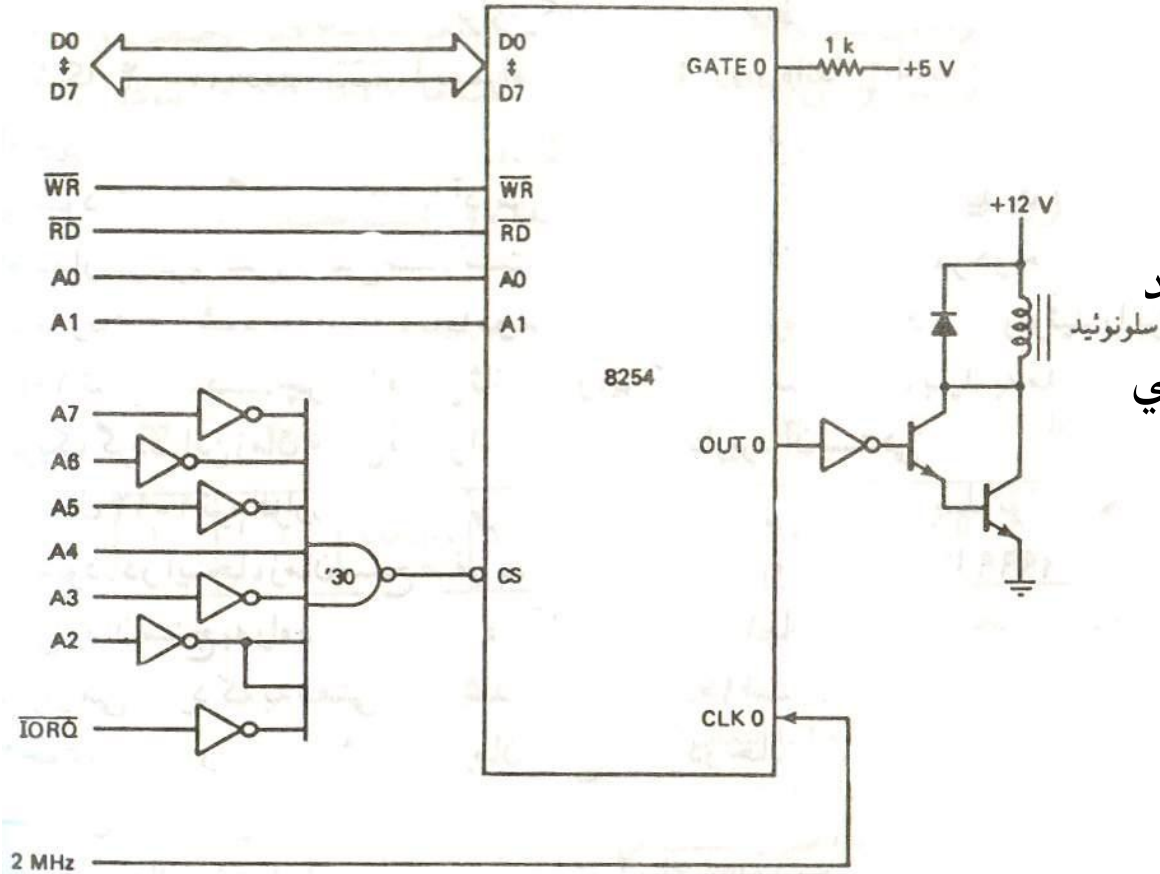
D5D4=00: فرمان قفل شمارنده را مشخص می کند

X: حالت بی تفاوت

توجه: بیت های بی تفاوت (X) بایستی صفر باشند تا سازگاری با تولید آینده اینتل تضمین گردد

کلمه کنترل قفل شمارنده

بكارگيري زمان سنج بعنوان راه انداز سلونوئيد



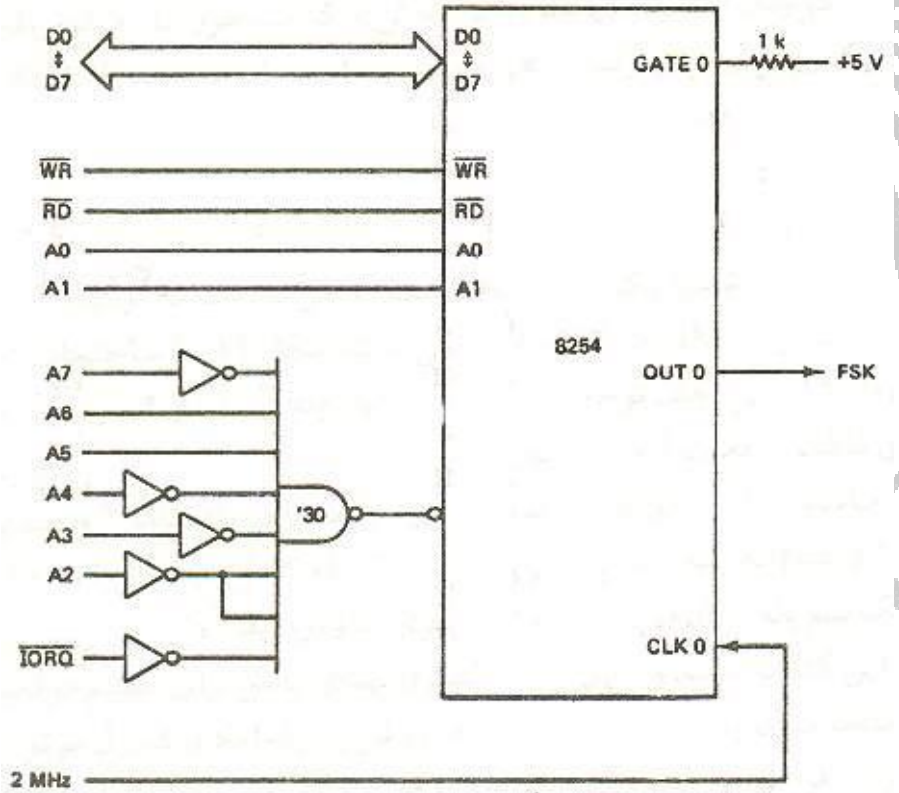
راه اندازی یک سلونوئید با زمان سنج 8254

سلونوئيدها در بسياري از سيستم‌هاي كنترل بكار گرفته مي‌شوند. سلونوئيد يك وسيله الكترومكانيكي است كه بايد براي يك مدت معين به آن انرژي داد تا كار انجام دهد.

بکارگیري 8254 براي توليد FSK

زمان سنج را مي‌توان با برنامه ريزي آن در حالت ۳ ، كه امواج مربعي پيوسته توليد مي‌كند ، براي توليد FSK با استفاده از Hz 2225 (منطق ۰) و Hz 2225 (منطق ۱) توليد شود.

در شكل زير ۸۲۵٤ به نحوي به Z80 مرتبط شده است كه در درگاه‌هاي I/O با آدرس‌هاي H60 تا H 63 كار كند.



بکار گیری 8254 برای تولید FSK

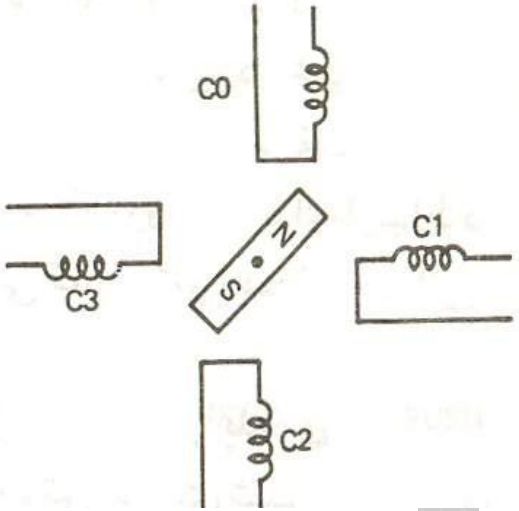
كنترل كردن يك موتور پله‌اي

بسياري از كاربردهاي كنترلي به نوعي موتور براي تنظيم سمت يا موقعيت وسايل نياز دارد.

از ٨٢٥٤ براي تنظيم زماني كار موتور استفاده مي‌شود تا به موقعيت بعدي گام نهد.

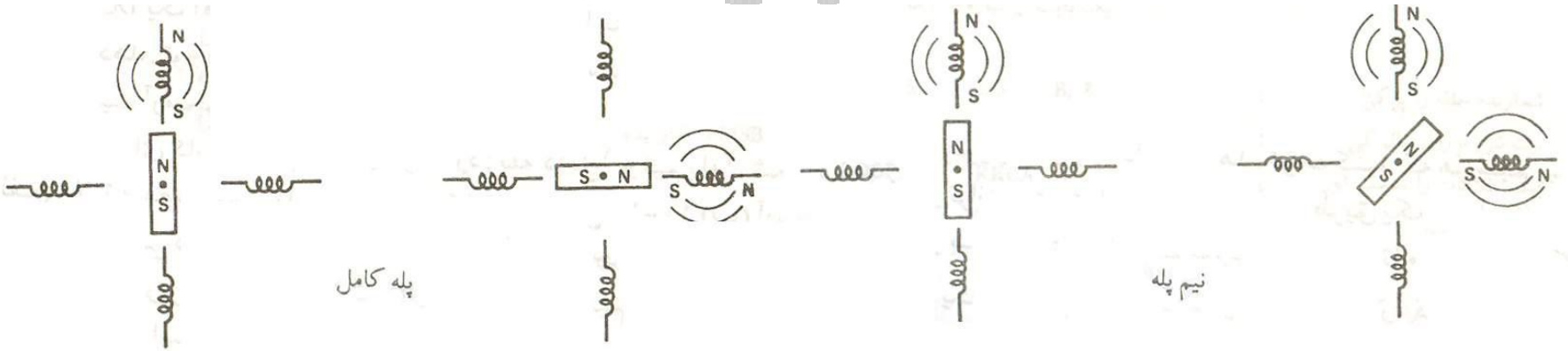
دانشگاه پیام نور

طرز كار موتور پله‌اي



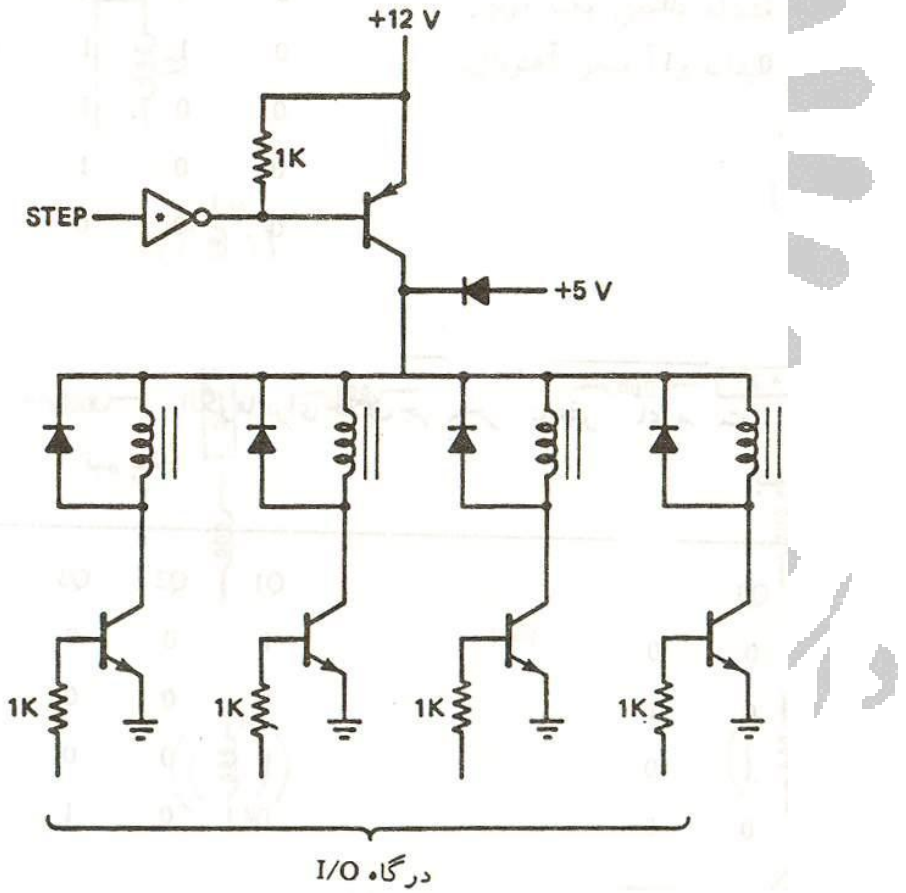
موتور پله‌اي شبيه يك موتور DC است با اين تفاوت كه آرميچر موتور پله‌اي بجاي ميدان موتور DC يك آهنرباي دائمي است.

دو حالت اصلي براي اين كار موتور پله‌اي وجود دارد: پله كامل و نيم پله.



رابط موتور پله‌اي

در شكل زير يك رابط موتور پله‌اي نشان داده شده است. هر سيم‌پيچ ميدان داراي يك راه‌انداز ترانزيستوري است كه بيس آن از طريق يك درگاه I/O به Z80 وصل مي‌شود.



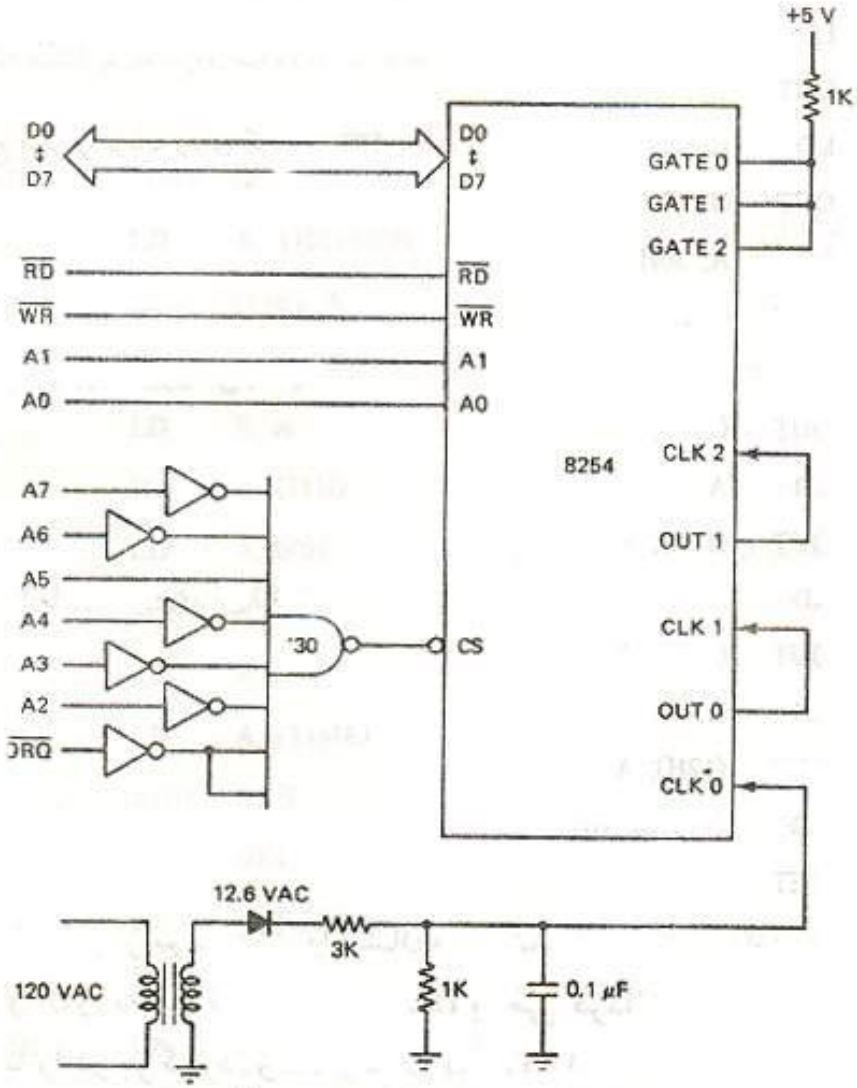
رابط موتور پله ای

ساعت وقت واقعي

۸۲۵٤ تراشه‌اي ايده‌ال براي ساختن يك ساعت يا وقت واقعي است. ساعت «وقت واقعي» وسيله‌اي است كه زمان را برحسب دقيقه و ساعت يا واحد ديگر نگهداري مي‌كند.

دانشگاه پیام نور

ارتباط دهي



مدار ساعتی که «وقت واقعی» را نگهميدارد

شكل زير زمان‌سنج ٨٢٥٤ را نشان مي‌دهد كه در درگاه‌هاي ورودي-خروجي H١٠ تا H١٣ به Z80 وصل شده است. هر سه زمان‌سنج در اين ساعت به‌كار گرفته مي‌شوند.

زمان‌سنج صفر سيگنال HZ٦٠ حاصل از برق AC را بر ٣٦٠٠ تقسيم مي‌كند تا براي زمان‌سنج ١ پالس‌هاي يك دقيقه‌اي توليد كند.

نرم افزار

زيربرنامه‌اي را براي برنامه ريزي ٨٢٥٤ نشان مي‌دهد تا به عنوان يك ساعت «وقت واقعي»كاركند.

H تعداد صحيح ساعات و L تعداد صحيح دقايق را براي جايگزيني در زمان سنج‌هاي ١ و ٢ در بر مي‌گيرند.

دانشگاه پیام نور

ریزپردازنده

فصل پانزدهم

تبدیل‌هاي آنالوگ به دیجیتال و دیجیتال به آنالوگ

تبديل‌هاي آنالوگ به ديجيتال و ديجيتال به آنالوگ

اطلاعات انتقال مي‌يابند ، تعويض مي‌شوند و عمليات جمع ، تفريق ، ضرب و تقسيم بر روي آن‌ها انجام مي‌گيرد.

دانشگاه پیام نور

DAC

مبدل ديجيتال به آنالوگ DAC 0830 يا ريزپردازنده سازگار است و به سهولت به ريزپردازنده Z80 مرتبط مي‌شود.

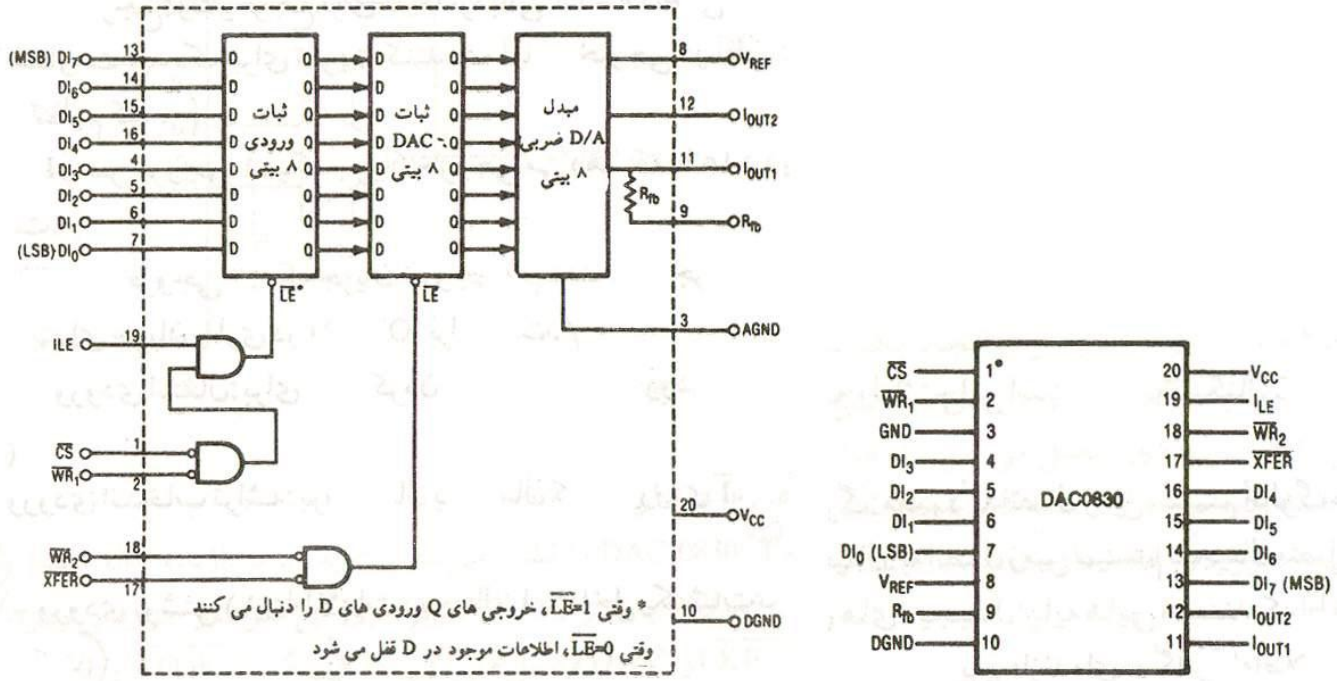
اين وسيله با ريزپردازنده سازگار است و به سهولت به ريزپردازنده Z80 مرتبط مي‌شود.

DAC 0830 يك مبدل ۸ بيتي سازگار با ريزپردازنده است. مبدل ديجيتال به آنالوگ براي تبديل كردن اطلاعات ديجيتال (رقمي) ريزپردازنده و به ولتاژآنالوگ به منظور كنترل كردن سيستم‌هايي مانند موتورهاي DC بكار مي‌رود.

دانشگاه پیام نور

DAC 0830وضعيت پايه‌اي

DAC 0830 يك مبدل ديجيتال به آنالوگ ۸ بيتي است كه با بهره‌گيري از يك منبع تغذيه يگانه با ولتاژي در محدوده ۵V + تا ۱۵V + كار مي‌كند. اين مبدل براي مرتبط شدن با ريزپردازنده طراحي شده است و سيگنال را در ۱μs به سيگنال آنالوگ تبديل مي‌كند.



وضعيت پايه ها و شماي عملياتي مبدل ديجيتال به آنالوگ ۸ بيتي DAC0830

کار پایه‌ها

VCC- ورودي منبع ولتاژ: جايي است كه يك سيگنال DC از ۵+ تا ۱۵+ ولت به آن اعمال مي‌شود.

AGND- زمين آنالوگ: معمولاً به اتصال زمين سيستم آنالوگ متصل مي‌شود.

ADGND- زمين ديجيتال: به اتصال زمين زمين سيستم ديجيتال متصل مي‌گردد.

D10-D17- ورودي‌هاي ديجيتال: پايه‌هايي هستند كه اطلاعات ديجيتال به آن‌ها اعمال مي‌شوند و در يك سيستم ريزپردازنده‌اي به گذرگاه اطلاعات متصل مي‌گردند.

Vref- ولتاژ مرجع: مرجع براي شبكه نردباني R-2R داخلي

دانشگاه پیام نور

کار پایه‌ها

Rfb- مقاومت فیدبك: براي تقويت كننده عملياتي خارجي در نظر گرفته شده است تا بهره آن را تنظيم كند.

IOUT(1)- سرخروجي ۱: يك جريان خروجي مي‌دهد كه با عدد ديجيتال ورودي متناسب است.

IOUT(2)- سرخروجي۲: يك جريان خروجي مي‌دهد كه با جريان توليد شده بوسيله ولتاژ مرجع منهاي جريان جاري در IOUT(1) برابر است.

XFER- ورودي انتقال: براي فعال كردن يا اعمال كردن ورودي WR2 به DAC بكار مي‌رود.

دانشگاه پیام نور

کار پایه‌ها

CS- ورودي انتخاب تراشه: براي فعال كردن يا اعمال كردن ورودي WRI به DAC بكار مي‌رود.

WR1- ورود نوشتن (۱): اطلاعات ديجيتال را به داخل يك ثبات نگهدارنده داخلي استروب مي‌كند.

WR2 -ورودي نوشتن (۲): اطلاعات را از قفل داخلي براي تبديل كردن به داخل مبدل ديجيتال به آنالوت استروب مي‌كند.

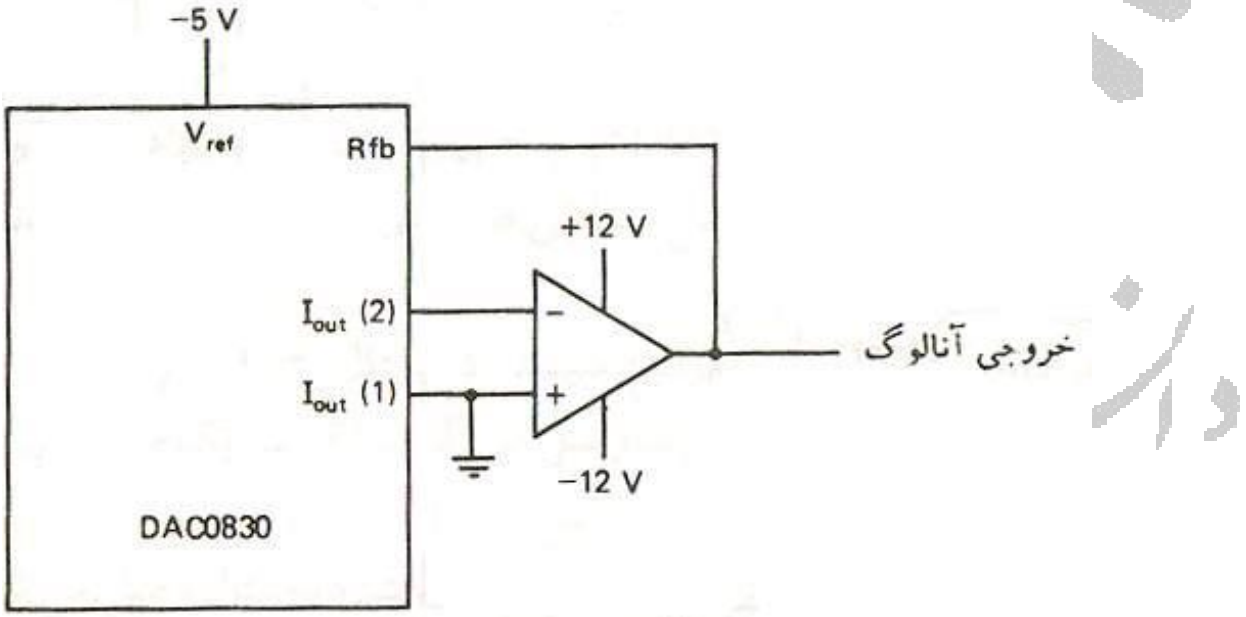
ILE- فعال كننده قفل داخلي: به ورودي WRI اجازه مي‌دهد تا اطلاعات را به داخل ثبات نگهدارنده داخلي استروب كند.

دانشگاه پیام نور

طرز كار خروجي آنالوگ DAC 0830

چهار پايه ، ولتاژ خروجي نهايي DAC 0830 را تعيين مي‌كنند: Rb ، IOUT(1) ، IOUT (2)و Verf ، ولتاژ مرجع را براي شبكه نبردباني R-2R داخلي تنظيم مي‌كند و اگر بخواهيم خروجي مثبت باشد اين يك ولتاژ منفي است.

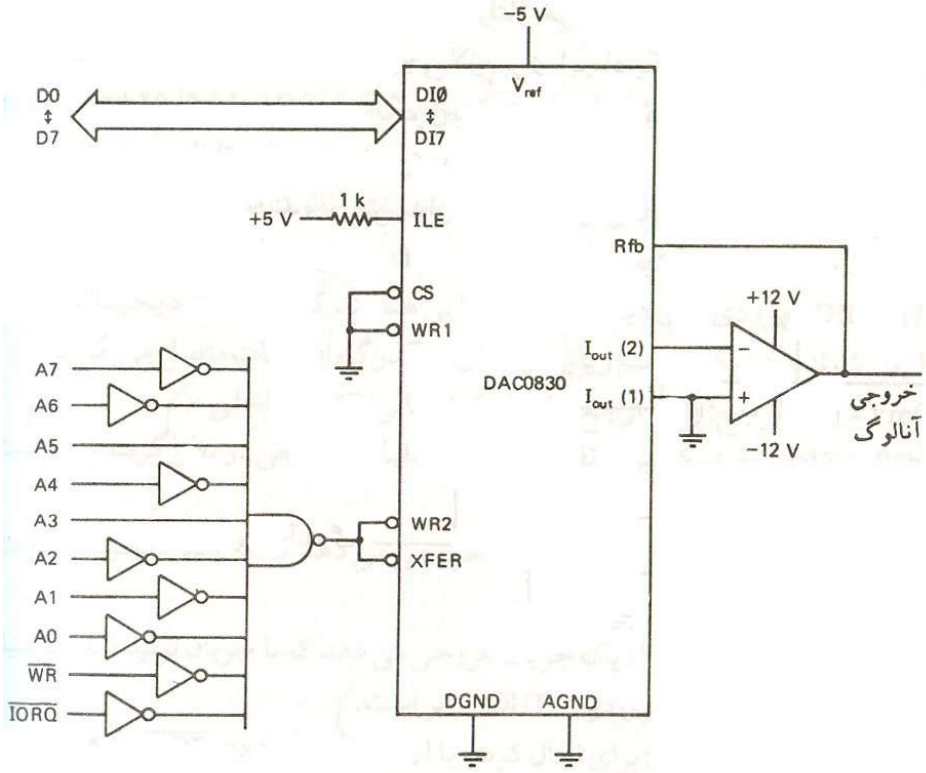
شكل زير مدار خروجي لازم براي ايجاد يك سيگنال صفر تا ٥+ ولت را در ٢٥٥ پله ، كه متناسب با الگوي بيتي ورودي ديجيتال است نشان مي‌دهد.



شبكه خروجي DAC 0830

ارتباط دهي به ريزپردازنده

شكل زير DAC 0830 را نشان مي‌دهد كه به ريزپردازنده Z80 متصل شده است. در اين مدار درگاه I/O به عنوان H۲۸رمزبرداري مي‌شود ، و خروجي رمزبردار درگاه به ورودي XFER از DAC وصل مي‌گردد.



DAC0830 كه به ريزپردازنده Z80 متصل شده است

سيگنال IOW از Z80 به ورودي WR2 متصل مي‌شود. WR1 و CS در منطق ۰ هستند؛ ILE در سطح منطقي يك قرارداد تا خروجي‌هاي ثبات نگهداري كننده داخلي ، اطلاعات وارد شده از گذرگاه اطلاعات Z80 را دنبال كنند.

نرم افزاري كه باعث كاركردن مبدل مي‌شود يك دستورالعمل OUT ساده است.

ADC

امروزه مبدل آنالوگ به ديجيتال (ADC) غالبا به شكل يك مدار و مجتمع يافت مي‌شود. اكثر مبدل‌هايي كه به صورت مدار مجتمع هستند با ريزپردازنده‌ها سازگاري دارند و با سهولت نسبي به ريزپردازنده Z80 مرتبط مي‌شوند.

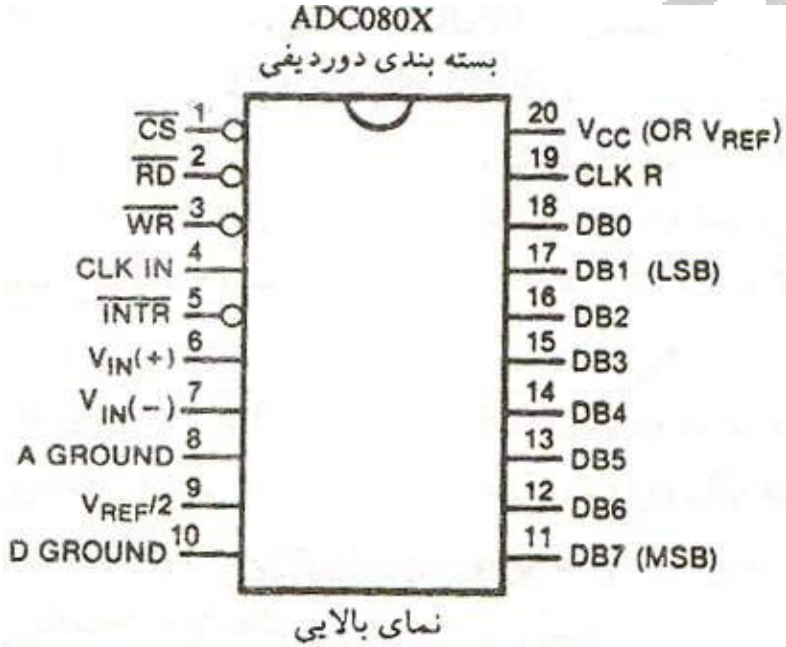
دانشگاه پیام نور

وضعيت پايه‌هاي ADC 0805

شكل زير وضعيت پايه‌هاي مبدل آنالوگ به ديجيتال ADC 0805 را نشان مي‌دهد ADC 0805 يك مبدل سازگار با ريزپردازنده ۸ بيتي است كه ولتاژ ورودي آنالوگ را فقط در 100 µs به ولتاژ خروجي ديجيتال تبديل مي‌كند.

ADC 0805 عمل تبديل آنالوگ به ديجيتال را با فعال شدن ورودي WR ، در حالي‌كه ورودي CS در سطح منطقي ۰ قرار دارد شروع مي‌كند.

پايه خروجي INTR نشان مي‌دهد كه مبدل ، بعد از حداكثر 100 µs ميكرو ثانيه ورودي را به عدد ديجيتال موجود در پايه‌هاي خروجي (DB0-DB7) تبديل كرده است.



کارپایه‌ها

DB0-DB7- اتصالات گذرگاه اطلاعات: پايه‌هايي هستند كه اطلاعات ديجيتال را هرگاه ورودي‌هاي CS وRD در سطح منطقي صفر باشند به ريزپردازنده انتقال مي‌دهند.

DGND- زمين ديجيتال: به گذرگاه زمين سيستم ديجيتال متصل مي‌شود.

AGND- زمين آنالوگ: به زمين آنالوگ وصل مي‌گردد ؛كه در يك سيستم ،غالباً آن را از زمين ديجيتال جدا مي‌كنند.

VCC- ورودي منبع تغذيه: به منبع تغذيه ٥ ولتي سيستم ديجيتال وصل مي‌شود.

دانشگاه پیام نور

کارپایه‌ها

Vref/2- ولتاژ مرجع: معمولاً به جايي متصل نمي‌گردد.

VIN (+) - ورودي آنالوگ (+) به سيگنال ورودي آنالوگ وصل مي‌شود.

VIN- ورودي آنالوگ (-): غالباً به زمين يا ولتاژ مرجع ديگري در سيستم وصل مي‌گردد.

CLK IN- ورودي ساعت: به يك ساعت خارجي با سطح TTL وصل مي‌شود و يا همراه با پايه CLK R براي توليد پالس‌هاي ساعت بكار مي‌رود.

دانشگاه پیام نور

کارپایه‌ها

CS- انتخاب تراشه: هر دو پایه RD و WR در ADC را فعال مي‌كند.

RD- ورودي خواندن ، به شرطي كه پايه CS هم فعال باشد ، براي فعال كردن اتصالات خروجي گذرگاه اطلاعات بكار مي‌رود.

WR- ورودي نوشتن: به شرطي كه پايه CS فعال باشد ، باعث براه افتادن فرآيند تبديل آنالوگ به ديجيتال در لبه منفي خود مي‌شود.

INTR- خروجي درخواست وقفه: وقتي INTR صفر منطقي مي‌شود نشان مي‌دهد كه ADC فرآيند تبديل را كامل كرده است.

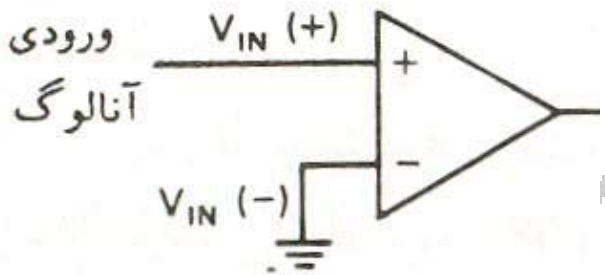
دانشگاه پیام نور

ورودي هاي آنالوگ

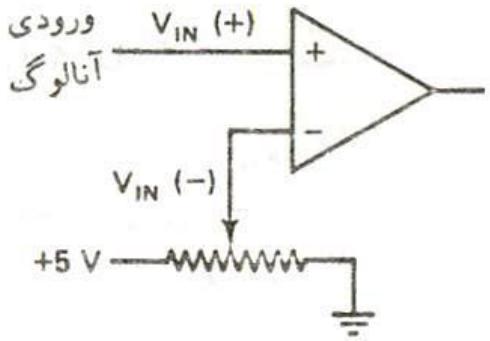
دو ورودي آنالوگ بر روي ADC 0805 وجود دارند: VIN(-) و VIN(+).

اين پايه‌ها ، ورودي‌هاي تفاضلي يك تقويت كننده عملياتي داخلي هستند. ورودي‌هاي تفاضلي ورودي‌هايي هستند كه ولتاژهاي آن‌ها با هم جمع مي‌شوند تا يك ولتاژ داخلي را براي آنالوگ به ديجيتال ايجاد كنند.

در موارد خاصي لازم است يك انحراف در ولتاژ ورودي ايجاد شود. اين كار را مي‌توان به صورت شكل زير با بالابردن ولتاژ سر VIN(-) نسبت به زمين انجام داد.



ورودی آنالوگ به ADC0805

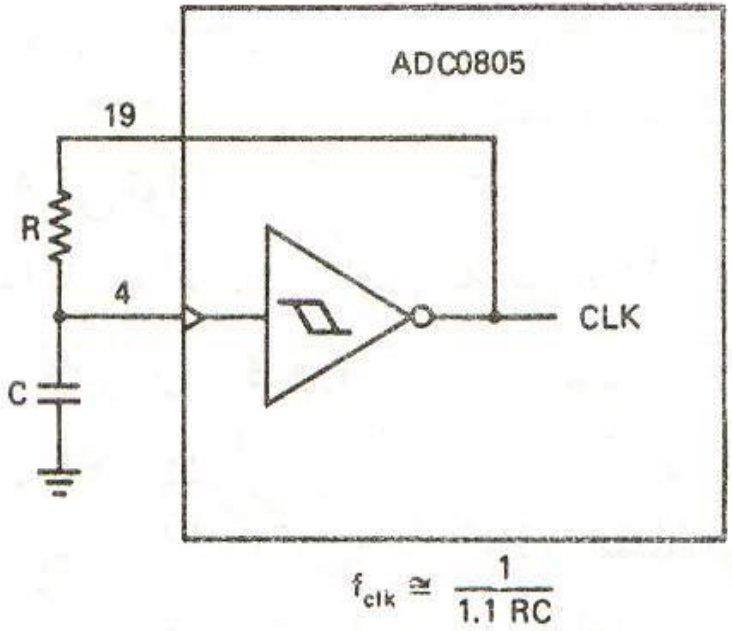


بالا بردن مرجع آنالوگ نسبت به زمين

توليد كردن ساعت

ADC 0805 مي‌توان با يك ساعت خارجي كار كند ، و يا پالس‌هاي ساعت مربوط به خود را توليد نمايد. هنگامي كه اين مبدل با يك ساعت خارجي كار مي‌كند ، محدوده مجاز فركانس‌هاي ورودي به پايه CLK IN از KHz100 تا KHz1460 است.

شكل زير اين مدار RC را نشان مي‌دهد كه به پايه‌هاي CLK IN و CLK R در ADC متصل شده است.



توليد كردن CLK در ADC0805

کنترل کردن ADC 0805

ADC 0805براي كار با ريزپردازنده طراحي شده و به آساني به Z80 قابل اتصال است. چهار پايهCS) ، RD ، WR ، INTR)به همراه اتصالات سه وضعيتي گذرگاه اطلاعات (DB0-DB7) براي اين ارتباط دهي بكار مي‌روند.

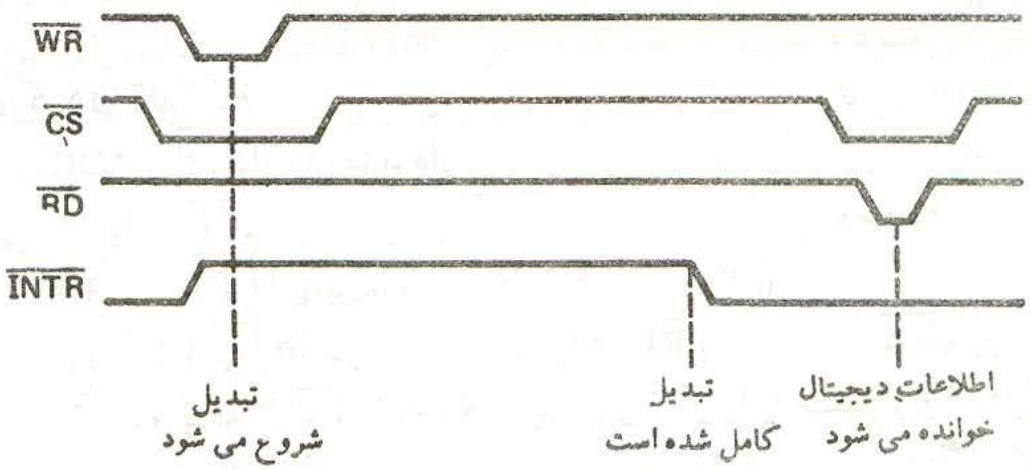
ورودي CS به رمزبردار درگاه I/O ، ورودي RD به سيگنال IOR ورودي WRبه سيگنال

ADC 0805 کنترل کردن

IOWو پايه INTR يا به يك ورودي وقفه و يا به بيتي از يك درگاه ورودي وصل مي‌شود .

اگر اتصال به اين نحو انجام شود ، عمل نوشتن در درگاه ADC فرآيند تبديل را شروع مي‌كند و INTR (اگر وصل شده باشد) باعث فراخواني يك زيربرنامه سرويس وقفه مي‌شود كه اطلاعات را ازADC مي‌خواند .

شكل زير سيگنال‌هاي زمان‌بندي را براي ADC 0805 نشان مي‌دهد .



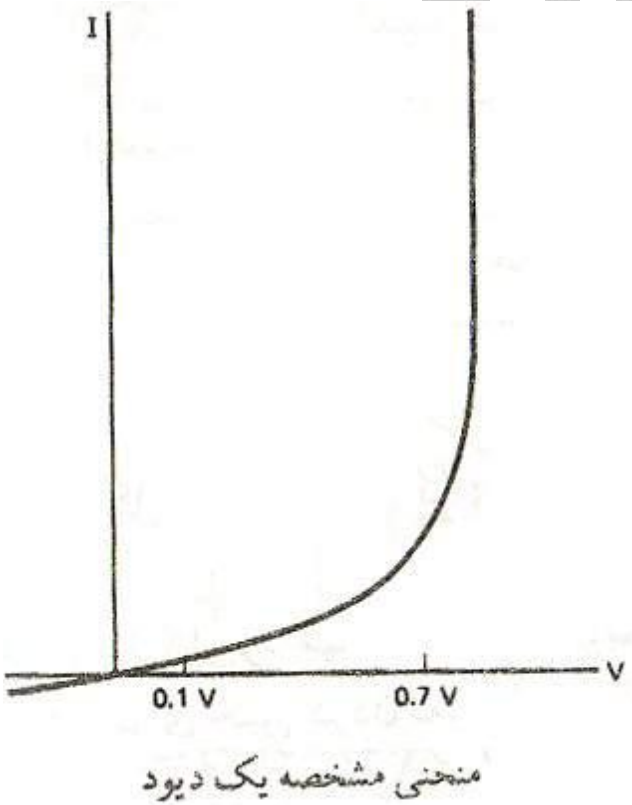
سیگنال های زمان بندی ADC0805

بكارگيري ADC براي اندازه‌گيري درجه حرارت

مثالي از كاربرد مبدل آنالوگ به ديجيتال ، دماسنج ديجيتال است. روش‌هاي متعددي براي حس كردن تغييرات درجه حرارت وجود دارد. برخي سيستم‌ها يك ترميستور (مقاومتي كه مقدارش با درجه حرارت تغييرمي‌كند) را بكار مي‌برند. برخي ديگر از يك ترانزيستور يا ديود استفاده مي‌كنند كه درست در نقطه هدايت بايا‌س شده‌اند.

دانشگاه پیام نور

پروب درجه حرارت



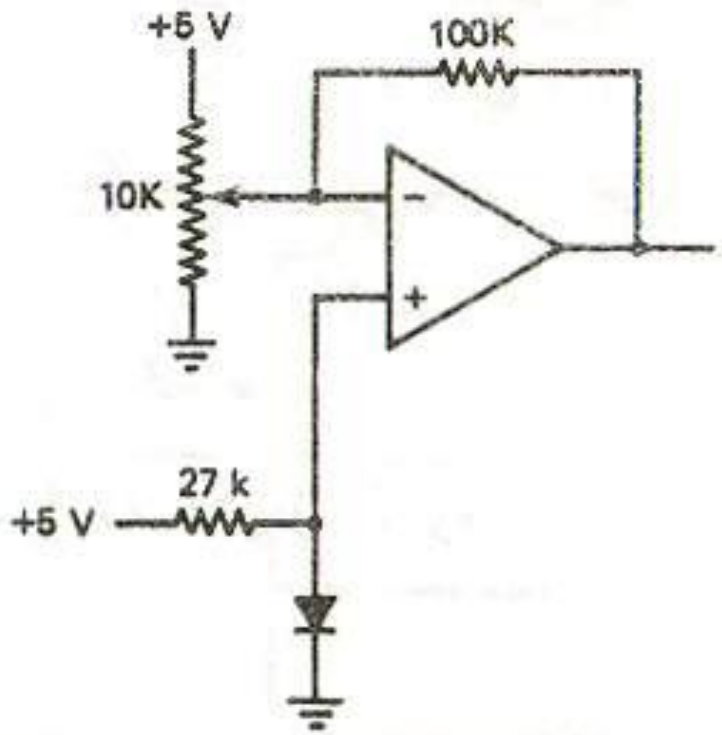
منحنی مشخصه یک دیود

نوعي از پروب درجه حرارت كه غالباً از آن استفاده مي‌شود از يك ديود يا ترانزيستور تشكيل مي‌شود. اگر يك ترانزيستور يا ديود در كمي پايين تر از «ولتاژ بایاس مستقیم» بایاس گردد ، مي‌تواند به عنوان يك حس كننده درجه حرارت عمل كند.

ارتباط دهي به Z80

شكل زير ديودي را نشان مي‌دهد كه به ورودي (+) تقويت كننده عملياتي وصل شده است. در اين مدار يك پتانسيومتر به ورودي (-) تقويت كننده عملياتي متصل گرديده كه با تنظيم آن مي‌توان حداكثر تغييرات را در خروجي تقويت كننده بدست آورد.

خروجي تقويت كننده به ADC وصل مي‌شود به طوري كه مي‌توان از ولتاژ آن بوسيله ريزپردازنده نمونه‌برداري كرد.



تقويت كردن خروجي ديود حس كنندهٔ دما

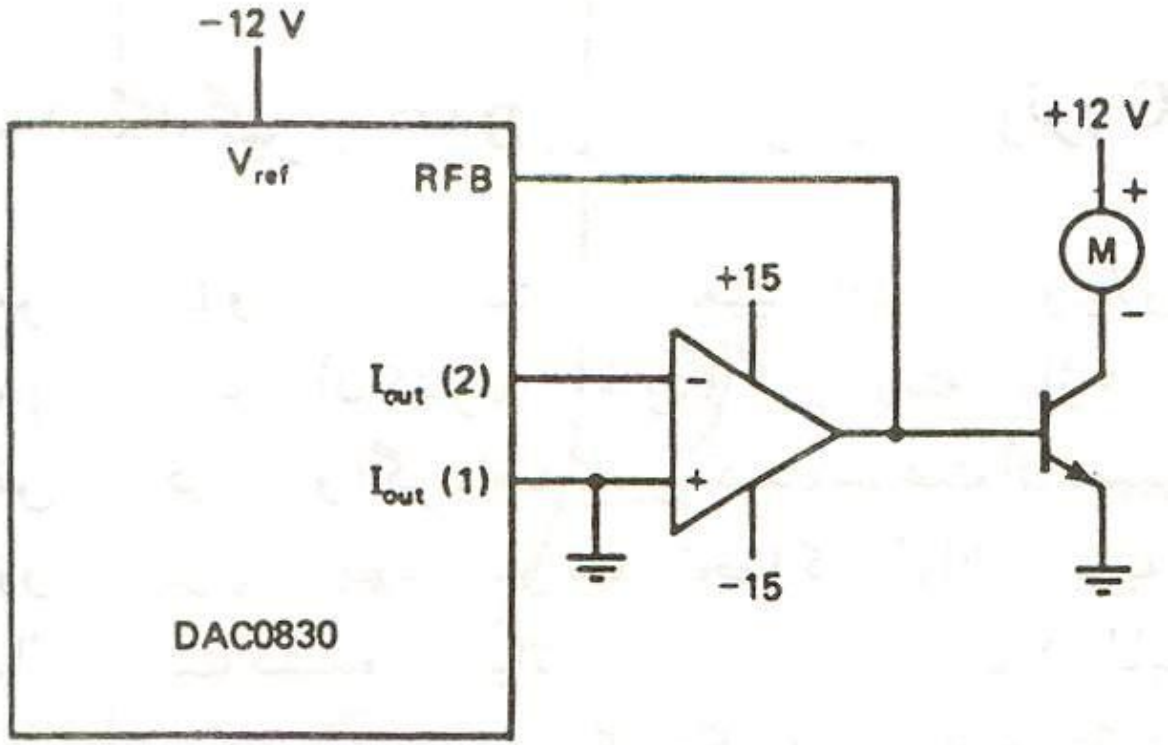
بكارگيري DAC براي كنترل يك موتور DC

موتورDC وسيله‌اي است كه با تغيير دادن دامنه و پلاريته ولتاژDC اعمال شده به سيم پيچ آرميچر آن كنترل مي‌شود. اگر پلاريته ولتاژ عوض شود ، جهت چرخش آن عوض مي‌گردد و اگر دامنه تغيير كند ، سرعت آن تغيير مي‌كند.

دانشگاه پیام نور

راه انداز ترانزيستوري

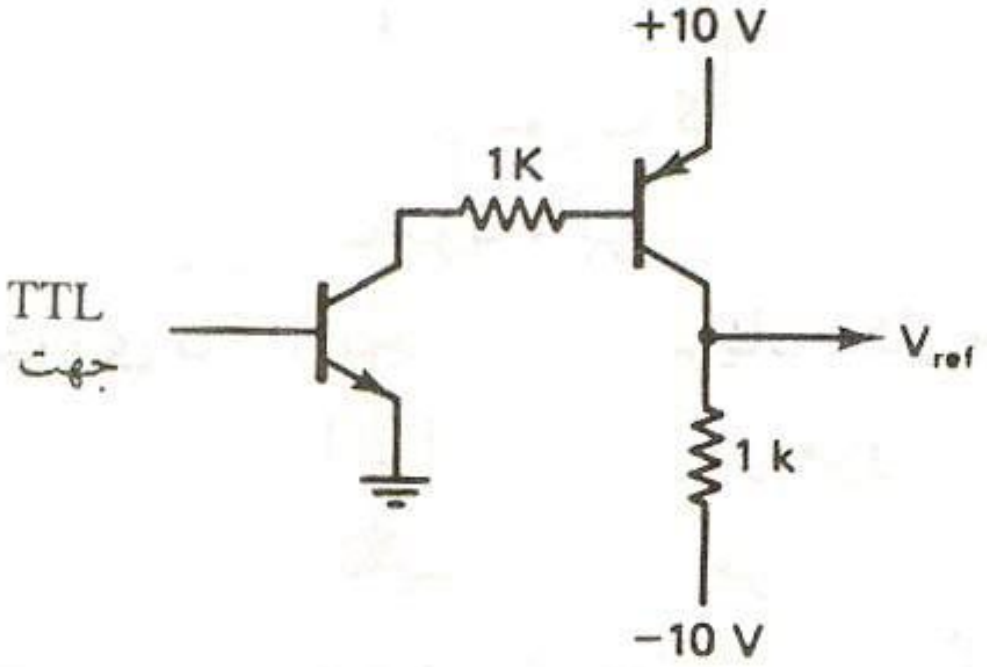
شكل زير DAC ، تقويت كننده عملياتي آن و يك ترانزيستور راه انداز كه جريان كافي براي يك موتور بزرگ بوجود مي‌آورد نشان مي‌دهد ، تقويت كننده ترانزيستوري براي ايجاد بهره جريان بكار مي‌رود تا جريان كافي براي چرخاندن موتور بوجود آيد.



راه اندازی یک موتور DC بوسیله DAC0830

کنترل موتور دو جهته

کنترل موتور دو جهته کاملاً به سادگي کنترل موتور يك جهته نيست زيرا پلاريته ولتاژ داده شده به موتور بايستي عوض شود.
شكل زير مداري را نشان مي‌دهد كه امكان تعويض پلاريته ولتاژ مرجع DAC (Verf) را فراهم مي‌كند.



مداری برای اعمال ۱۰V± به ورودی Vref از DAC0830

ریزپردازنده

فصل شانزدهم

مقدمه‌اي بر ريزپردازنده‌هاي پيشرفته

مقدمه‌اي بر ريزپردازنده‌هاي پيشرفته

ريزپردازنده‌هاي ۱۶ و ۳۲ بيتي به علت مجموعه‌هاي دستورالعمل توسعه يافته و همچنين پيشرفت‌هايي در زمينه ارتباط دهي حافظه و I/O در بسياري از كاربردهاي كنترلي و كامپيوتري جديدتر مورد استفاده قرار گرفته‌اند.

مجموعه‌هاي دستورالعمل شامل دستورالعمل‌هايي هستند كه امكان عمل ضرب و تقسيم و همچنين امكان آدرس دهي حافظه با روش‌هاي گوناگون را فراهم مي‌آورند .

ريزپردازنده ۱۶ بيتي 8086

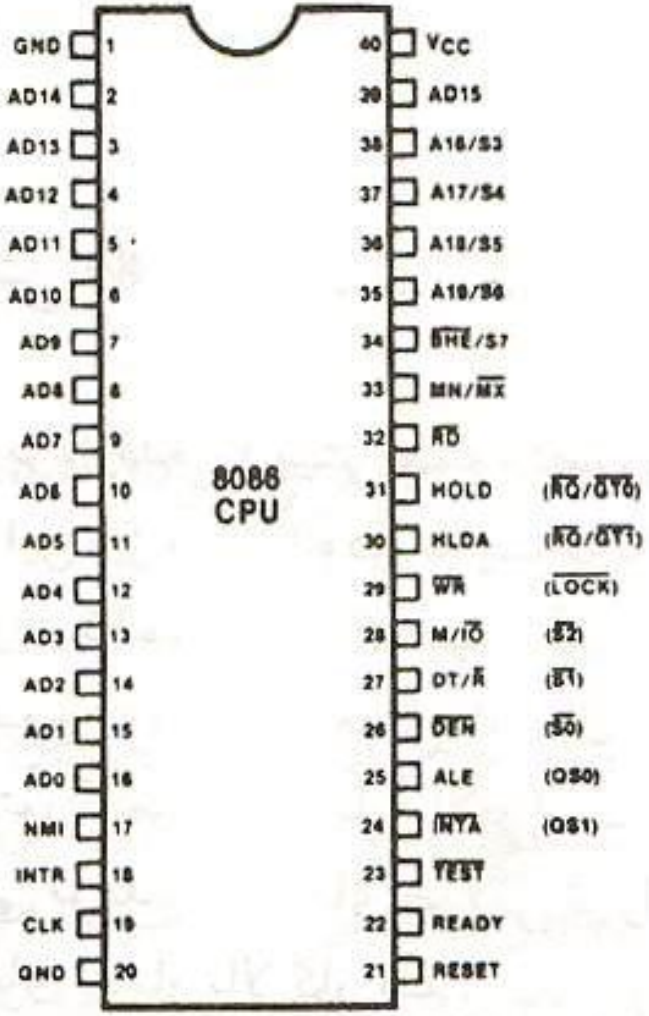
ريزپردازنده 8086 يك ريزپردازنده ۱۶ بيتي همه منظوره است كه 1M بايت از حافظه را آدرس دهي مي‌كند. اين ريزپردازنده در مقايسه با Z80 بسيار قوي‌تر است .

دانشگاه پیام نور

وضعیت پایه‌ها

8086 در يك DIP با ۴۰ پايه (مدار مجتمعي هم اندازه با ريزپزدازنده Z80) قرار مي‌گيرد.

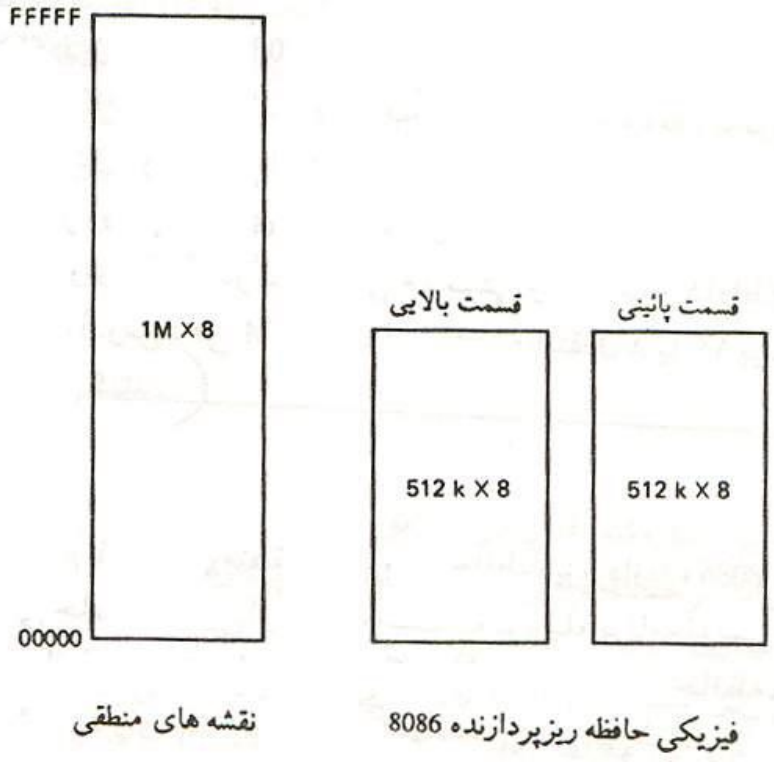
8086 داراي يك گذرگاه آدرس ۲۰ بيتي و يك گذرگاه اطلاعات ۱۶ بيتي است كه امكان آدرس دهي 1M بايت از حافظه و انتقال ۸ يا ۱۶ بيت اطلاعات را در هر بار فراهم مي‌كنند.



پايه هاى ريزپردازنده 8086

نقشه حافظه

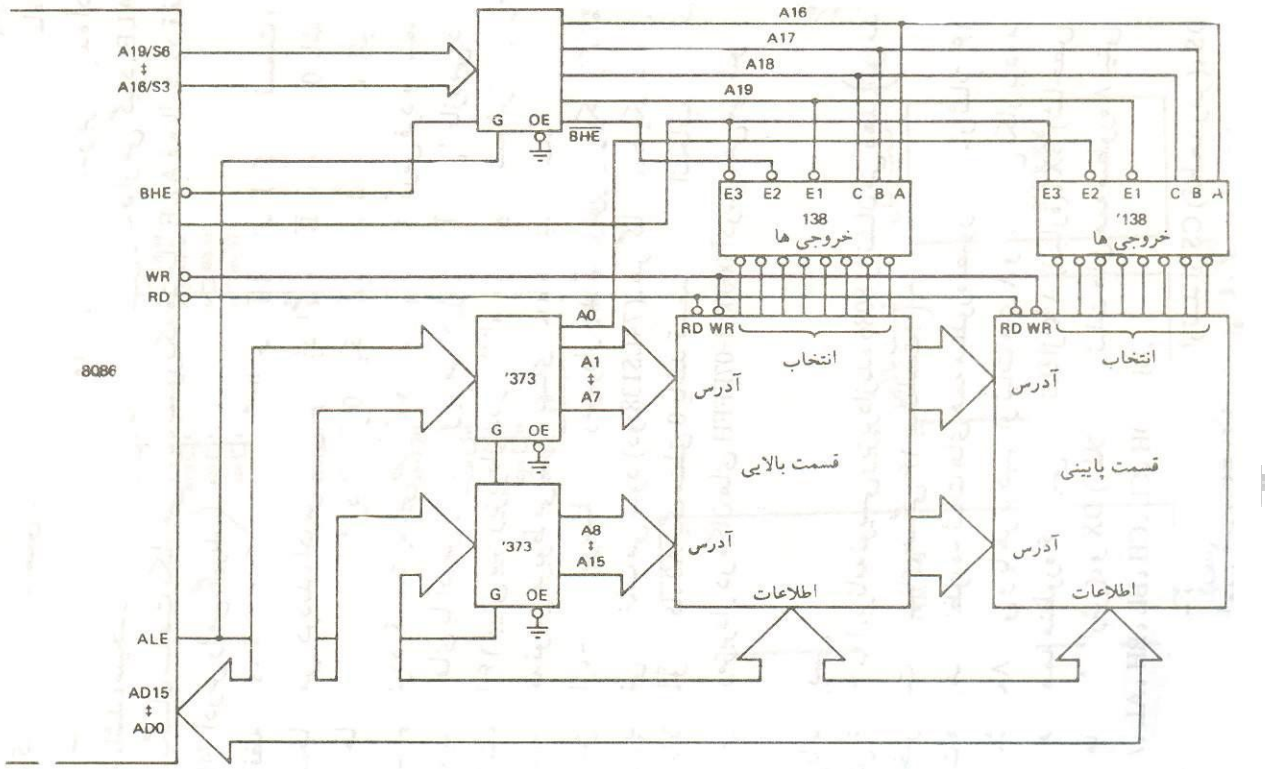
نقشه منطقي حافظه ، نمايي از حافظه است كه بوسيله برنامه نويس ديده مي‌شود ، و ۱ M بايت حافظه ۸ بيتي را در بر مي‌گيرد. نقشه فيزيكي حافظه ، ساختار واقعي حافظه را نشان مي‌دهد در نقشه فيزيكي حافظه از مجموعه دو قسمت هر يك با پهناي ۸ بيتي تشكيل مي‌شود كه هر قسمت از آن داراي ۵۱۲ K بايت حافظه است.



نقشه حافظه

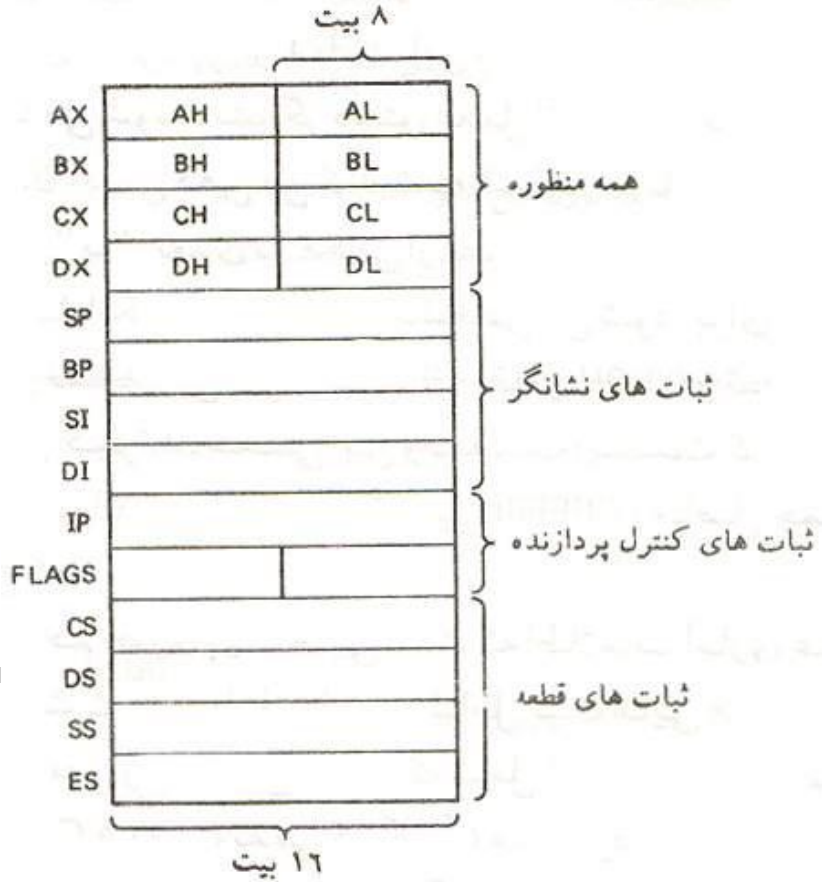
از قفل‌هاي74LS373 براي تفكيك آدرس از گذرگاه آدرس اطلاعات استفاده مي‌شود. هرگاه گذرگاه آدرس از گذرگاه آدرس حافظه باشد ، سيگنالALE از8086 در سطح منطقي يك قرار مي‌گيردALE . به عنوان يك سيگنال ساعت بكار مي‌رود ، به طوريكه هر بارALE فعال شود قفل‌هاي74LS373 آدرس را مي‌گيرند.

مثالی از ارتباط دهی حافظه 8086



مدل برنامه نویسي

این مدل برنامه نویسي ریزپردازنده 8086 دارای چهار بخش است که پهنای همگی ۱۶ بیت است:



مدل برنامه نویسی 8086

مدل برنامه نويسي

۱- ثبات‌هاي همه منظوره- ثبات‌هاي همه منظوره به صورت چهار ثبات ۱۶ بيتي يا هشت ثبات ۸ بيتي و يا هر تركيبي از ثبات‌هاي ۸ و ۱۶ بيتي بكار برده مي‌شوند.

۲- ثبات‌هاي قطعه- ثبات‌هاي قطعه عبارتند از CS (قطعه رمز)، DS (قطعه اطلاعات)، SS(قطعه پشته)، ES(قطعه اضافي).

۳- ثبات‌هاي شاخص و نشانگر ثبات‌هاي شاخص و نشانگر براي آدرس دهي اطلاعات در داخل يك قطعه 64 K بايتي حافظه بكار مي‌روند و آدرس انحراف اطلاعات را نگه مي‌دارند. درس انحراف به اولين مكان از آدرس قطعه اضافه مي‌شود تا مكان اطلاعات را در داخل قطعه تعيين نمايد.

٤- ثبات‌هاي كنترل پردازنده- اين ثبات‌ها شامل IP (نشانگر دستورالعمل) و پرچم‌ها مي‌شوند. نشانگر دستورالعمل از اين نظر كه دستورالعمل بعدي را براي اجرا شدن آدرس‌دهي مي‌كند شبيه شمارنده برنامه است.

ثبات پرچم حاوي بيت‌هايي است كه اطلاعات آماري عملكرد ۸۰۸۶ را نشان مي‌دهند.

مجموعه دستورالعمل

مجموعه دستورالعمل ریزپردازنده ۸۰۸۶ شبیه مجموعه دستورالعمل ریزپردازنده Z80 است. اکثر دستورالعمل‌هاي ۸۰۸۶ ، با کسي یا بدون تغییر در رمز عمل حفظي ، در Z80 وجود دارند.

دستورالعمل های 8086 و Z80

عمل	Z80	8086
تطبیق ASCII برای جمع	–	AAA
تطبیق برای تقسیم	–	AAD
تطبیق برای ضرب	–	AAM
تطبیق ASCII برای تفریق	–	AAS
جمع	ADD	ADD
جمع با بیت نقلی	ADC	ADC
ضرب منطقی (AND)	AND	AND
فراخوانی یک زیر برنامه	CALL	CALL
تبدیل بایت علامت دار به کلمه	–	CBW
پاک کردن بیت نقلی	–	CLC
انتخاب افزایش خود کار برای دستورالعمل های رشته ای	–	CLD
غیر فعال کردن وقفه ها	DI	CLI
مکمل کردن بیت نقلی	CCF	CMC
مقایسه	CP	CMP

مجموعه دستورالعمل

8086	Z80	عمل
CMPS	CPI	مقایسه رشته ای حافظه با حافظه
CWD	–	تبدیل کلمه علامت دار به کلمه مضاعف
DAA	DAA	تطبیق اعشاری انباره
DAS	–	تطبیق اعشاری انباره برای تفریق
DEC	DEC	کاهش
DIV	–	تقسیم بی علامت
ESC	–	دستورالعمل هایی برای پردازشگرهای کمکی
HLT	HALT	توقف
INC	INC	افزایش
IDIV	–	تقسیم علامت دار
IMUL	–	ضرب علامت دار
IN	IN	وارد کردن اطلاعات
IRET	RETI	برگشت از وقفه
Jcc	JRcc,	پرش های شرطی
JCXZ	–	پرش اگر CX برابر صفر است
JMP	JP	پرش های غیر شرطی
LAHF	–	انتقال پرچم ها بداخل AH
LOCK	–	قفل کردن پردازشگرهای کمکی
LODS	–	انتقال رشته اطلاعات بداخل انباره
LOOP	DJNZ	کاهش و پرش غیر صفر
LOOPE	–	کاهش و پرش غیرصفر، در حالیکه شرط برابری وجود دارد
LOOPNE	–	کاهش و پرش غیرصفر، در حالیکه شرط نابرابری وجود دارد
MOV	LD	بار کردن یا انتقال اطلاعات
MOVS	LDI	انتقال اطلاعات حافظه به حافظه
MUL	–	ضرب بی علامت
NEG	NEG	تغییر علامت
NOP	NOP	بدون عمل
NOT	CPL	معکوس کردن

مجموعه دستورالعمل

8086	Z80	عمل
OR	OR	جمع منطقی (OR)
OUT	OUT	به خارج فرستادن اطلاعات
POP	POP	خارج کردن اطلاعات از پشته
PUSH	PUSH	وارد کردن اطلاعات به داخل پشته
RCL	RL	چرخش بچپ از طریق بیت نقلی
RLR	RR	چرخش براست از طریق بیت نقلی
REP	—	تکرار یک عمل رشته‌ای به تعداد CX بار
REPE	—	تکرار یک عمل رشته‌ای به تعداد CX بار درحالیکه شرط برابری وجود دارد
REPNE	—	تکرار یک عمل رشته ای به تعداد CX بار درحالیکه شرط نابرابری وجود دارد
RET	RET	برگشت از زیر برنامه
ROL	RLC	چرخش به چپ
ROR	RRC	چرخش به راست
SAHF	—	ذخیره کردن AH در پرچم ها
SAL	SLA	انتقال به چپ حسابی
SAR	SRA	انتقال به راست حسابی
SBB	SBC	تفریق با بیت قرضی
SCAS	—	مقایسه رشته ای انباره با حافظه
SEG	—	پیشوند تغییر قطعه
SHL	SLA	انتقال بچپ منطقی
SHR	SRL	انتقال براست منطقی
STC	SCF	نشاندن پرچم بیت نقلی
STD	—	انتخاب کاهش خود کار برای دستورالعمل های رشته ای
STI	EI	فعال کردن وقفه ها
STOS	—	ذخیره کردن انباره در رشته
SUB	SUB	تفریق
TEST	BIT	آزمایش بیت(z80) یا بیت ها (8086)
XCHG	EX	تعویض
XOR	XOR	OR- انحصاری
WAIT	—	انتظار برای رسیدن صفر به پایه $\overline{\text{TEST}}$

روش‌هاي آدرس دهي

روش‌هاي آدرس دهي براي ريزپردازنده ۸۰۸۶ شبيه به روش‌هاي آدرس دهي ريزپردازنده Z80 هستند و شامل آدرس دهي ثبات ،آدرس دهي مستقيم ، آدرس دهي شاخص دار ،آدرس دهي بي‌واسطه و آدرس‌دهي غير مستقيم مي‌شوند.

با استفاده از دستورالعمل MOV براي نمايش روش‌هاي آدرس دهي ، مي‌توان روش‌هاي آدرس‌دهي Z80 و ۸۰۸۶ را مقايسه نمود. دستورالعمل MOV در ۸۰۸۶ مانند دستورالعمل LD در Z80 است زيرا محتواي عملوند دوم را در داخل عملوند اول قرار مي‌دهد.

دانشگاه پیام نور

ريزپردازنده ۸۰۸۸

ريزپرازنده ۸۰۸۸ اساساً ۸۰۸٦ با گذرگاه اطلاعات ۸ بيتي است. اين ريزپردازنده در بسياري از كامپيوترهاي IBM-PC و سازگار با PCيافت مي‌شود.

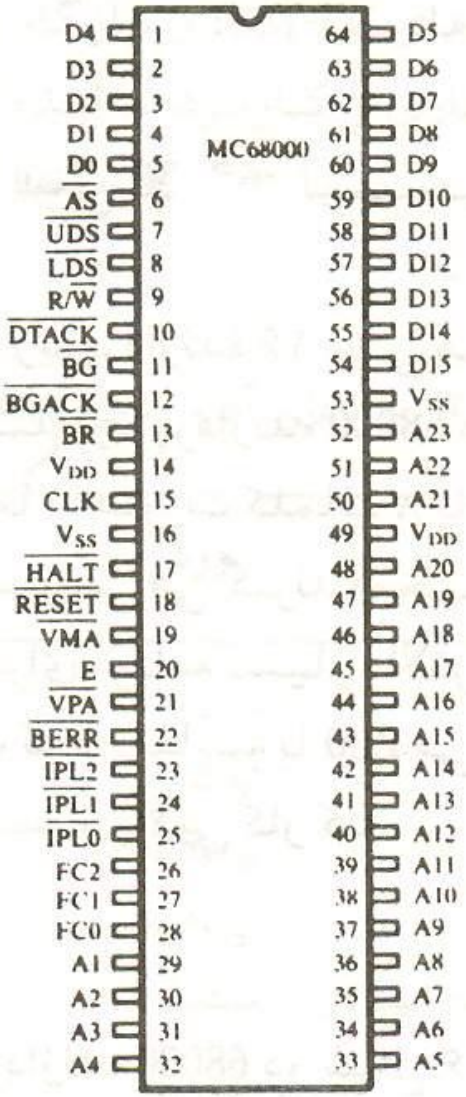
دانشگاه پیام نور

ريزپردازنده ١٦ بيتي ٦٨٠٠٠

ريزپردازنده ٦٨٠٠٠ يك ريزپردازنده ١٦ بيتي همه منظوره است كه ١٦ M بايت حافظه را آدرس‌دهي مي‌كند. ريزپردازنده ٦٨٠٠٠ در مقايسه به Z80بسيار قوي تر است.

دانشگاه پیام نور

وضعیت پایه‌ها

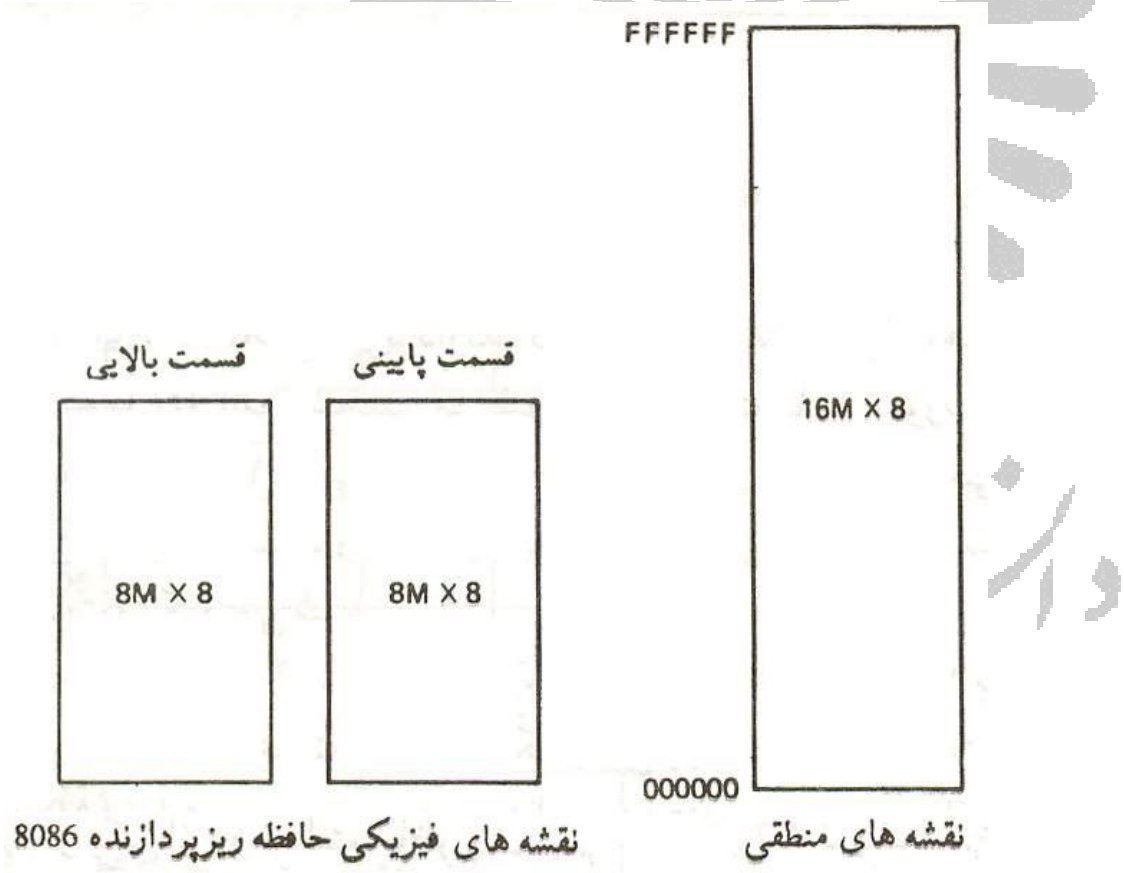


پایه های 68000

68000در يك DIP با ٦٤ پايه يعني بزرگتر ازمدار مجتمع ٤٠ پايه‌اي ريزپردازنده Z80 ، قرار مي‌گيرد. اين مدار بزرگتر از اين نظر مورد نياز است كه ٦٨٠٠٠ داراي يك گذرگاه اطلاعات ١٦بيتي (D0-D15)و يك گذرگاه آدرس ٢٤ بيتي با ٢٣ پايه آدرس (A1-A23) است.

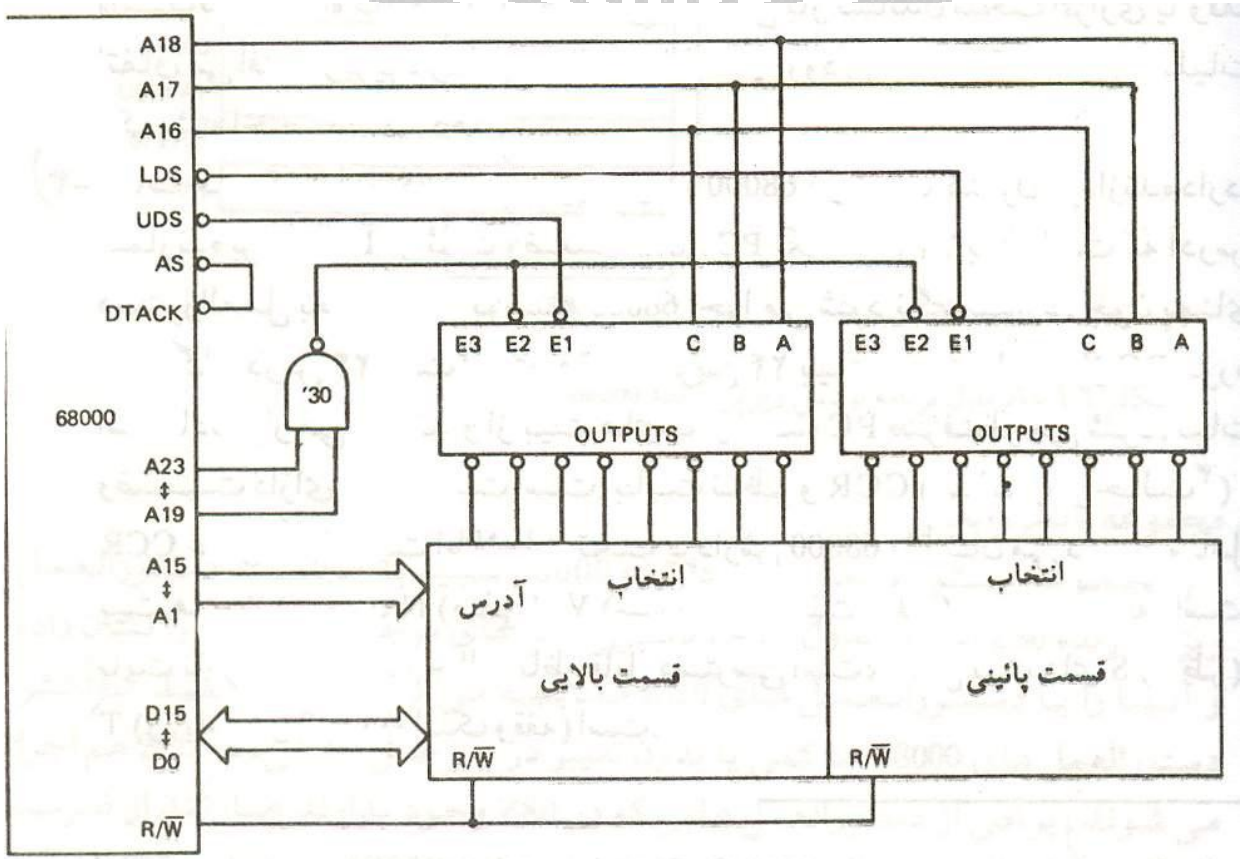
نقشه حافظه

نقشه منطقي حافظه ، نمايي از حافظه است كه بوسيله برنامه نويس ديده مي‌شود ، و ١٦ Mبايت حافظه ٨بيتي را در بر دارد. نقشه فيزيكي حافظه ساختار واقعي حافظه را نشان مي‌دهد. در اين ساختار ، حافظه از دو قسمت ٨ بيتي تشكيل مي‌شود كه هر قسمت ٨ M بايت حافظه را در بر مي گيرد.



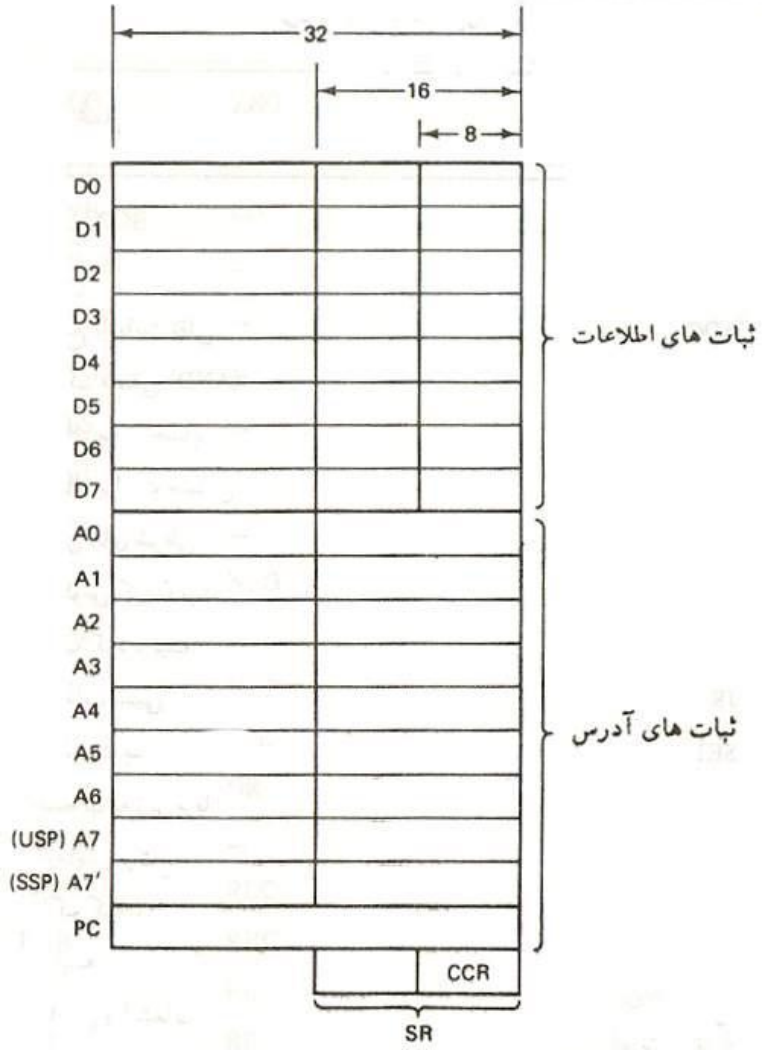
نقشه حافظه

حافظه به صورت قسمتي آدرس دهي مي‌شود كه بوسيله سيگنال‌هاي UDS) استروب اطلاعات بالايي) و LDS)استروب اطلاعات پاييني) انتخاب مي‌گردند.



مثالي از ارتباط دهي حافظه 68000

مدل برنامه‌نويسي



مدل برنامه نویسی ریزپردازنده 68000

۱- ثبات اطلاعات

۲- ثبات‌هاي آدرس

۳-ثبات‌هاي كنترل پردازنده

مجموعه دستورالعمل

مجموعه دستورالعمل ریزپردازنده ۶۸۰۰۰ شبیه به مجموعه دستورالعمل ریزپردازنده Z80 است.

اکثر دستورالعمل‌هاي ۶۸۰۰۰ با کمي یا بدون تغییر در رمز عمل حفظي ، در Z80هم اجرا مي‌شوند.

دانشگاه پیام نور

مجموعه دستورالعمل

دستورالعمل های 68000 و Z80

68000	Z80	عمل
ABCD	–	جمع BCD
ADD	ADD	جمع
ADDX	ADC	جمع با بایت نقلی
AND	AND	ضرب منطقی (AND)
ASL	SLA	انتقال بچپ حسابی
ASR	SRA	انتقال براست حسابی
Bcc	JR cc,	پرش های شرطی
BCHG	–	معکوس کردن بیت
BCLR	RES	پاک کردن بیت
BRA	JR	انشعاب نسبی
BSET	SET	یک بیت بنشانید
BSR	–	انشعاب به زیر برنامه
BTST	BIT	آزمایش بیت
CLR	–	پاک کردن
CMP	CP	مقایسه
DBcc	–	کاهش و انشعاب
DIVS	–	تقسیم علامت دار
DIVU	–	تقسیم بی علامت
EOR	XOR	OR - انحصاری
EXG	EX	تعویض
EXT.W	–	تبدیل بایت علامت دار به کلمه
EXT.L	–	تبدیل کلمه علامت دار به کلمه مضاعف
JMP	JP	پرش غیر شرطی
JSR	CALL	فراخوانی یک زیر برنامه
LEA	–	بار کردن آدرس موثر
LSL	SLA	انتقال بچپ منطقی
LSR	SRL	انتقال براست منطقی

مجموعه دستورالعمل

68000	Z80	عمل
MOVE	LD	بار کردن یا انتقال اطلاعات
MOVEM	–	انتقال محتویات چند ثبات
MOVEP	–	انتقال اطلاعات وسیله جنبی
MOVEQ	–	انتقال سریع
MULS	–	ضرب علامت دار
MULU	–	ضرب بی علامت
NBCD	–	منفی کردن BCD
NEG	NEG	تغییر علامت
NEGX	–	تغییر علامت و توسعه
NOP	NOP	بدون عمل
NOT	CPL	معکوس کردن
OR	OR	جمع منطقی (OR)
RESET	–	بازنشاندن وسایل جنبی
ROL	RLC	چرخش به چپ
ROR	RRC	چرخش به راست
ROXL	RL	چرخش بچپ از طریق بیت نقلی
ROXR	RR	چرخش به راست از طریق بیت نقلی
RTE	RETI	برگشت از وقفه
RTS	RET	برگشت از زیر برنامه
SBCD	–	تفریق BCD
Scc	–	نشاندن بر طبق حالت
STOP	HALT	توقف
SUB	SUB	تفریق
SUBX	SBC	تفریق با بیت قرضی
SWAP	–	جابجایی نیمه های ثبات
TAS	–	آزمایش و نشاندن
TST	–	آزمایش عملوند

روش‌هاي آدرس دهي

روش‌هاي آدرس دهي در ريزپردازنده ٦٨٠٠٠ شبيه به روش‌هاي متناظر در ريزپردازنده Z80 هستند و شامل آدرس دهي ثبات ،آدرس دهي مستقيم ،آدرس دهي شاخص دار ، آدرس دهي بي‌واسطه ، آدرس دهي شمارنده برنامه و آدرس دهي غيرمستقيم مي‌شود.

دانشگاه پیام نور

ريزپردازنده ٦٨٠٠٨

ريزپردازنده ٦٨٠٠٨ اساساً يك ٦٨٠٠٠ با يك گذرگاه اطلاعات ٨ بيتي است.

تفاوت ديگر اين است كه ٦٨٠٠٨ به جاي ١٦ M بايت فقط ١ M بايت را آدرس‌دهي مي‌كند. ريزپردازنده ٦٨٠٠٨ در برخي از كامپيوترهاي شخصي يا خانگي جديدتر كه مبتني بر ٦٨٠٠٠ هستند يافت مي‌شود.

دانشگاه پیام نور

ريزپردازنده‌هاي ۳۲ بيتي

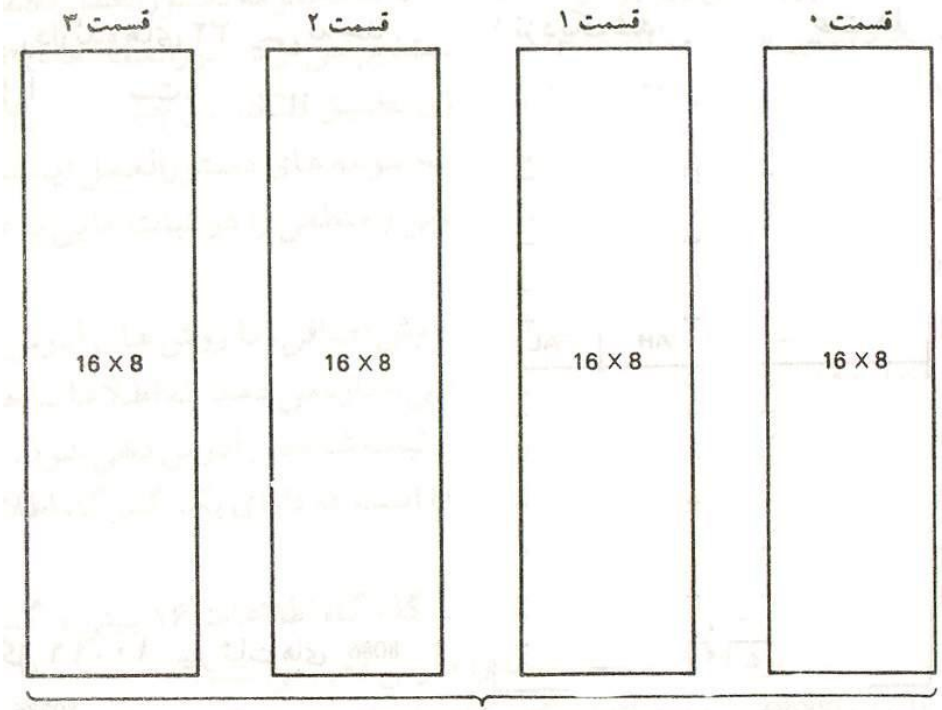
ريزپردازنده‌هاي جديدتري كه به بازار وارد شده‌اند ماشين‌هاي ۳۲ بيتي هستند مانند ۸۰۳۶۸ از ۶۸۰۲۰ از Motorola. ريزپردازنده‌هاي ۳۲ بيتي داراي يك گذرگاه اطلاعات ۳۲ بيتي و معمولاًيكگذرگاه آدرس ۳۲ بيتي هستند كه به آن‌ها اجازه مي‌دهد تعداد بسيار زيادي از مكان‌هاي حافظه را آدرس دهي نمايند.

دانشگاه پیام نور

سازمان حافظه

حافظه ریزپردازنده‌هاي ٨٠٣٨٦ و ٦٨٠٢٠ از قسمت‌هاي ٨ بيتي تشكيل مي‌شود كه اطلاعات را مي‌توان به صورت بايت‌ها ، كلمات ياكلمات طويل در آن نوشت و يا از آن خواند .

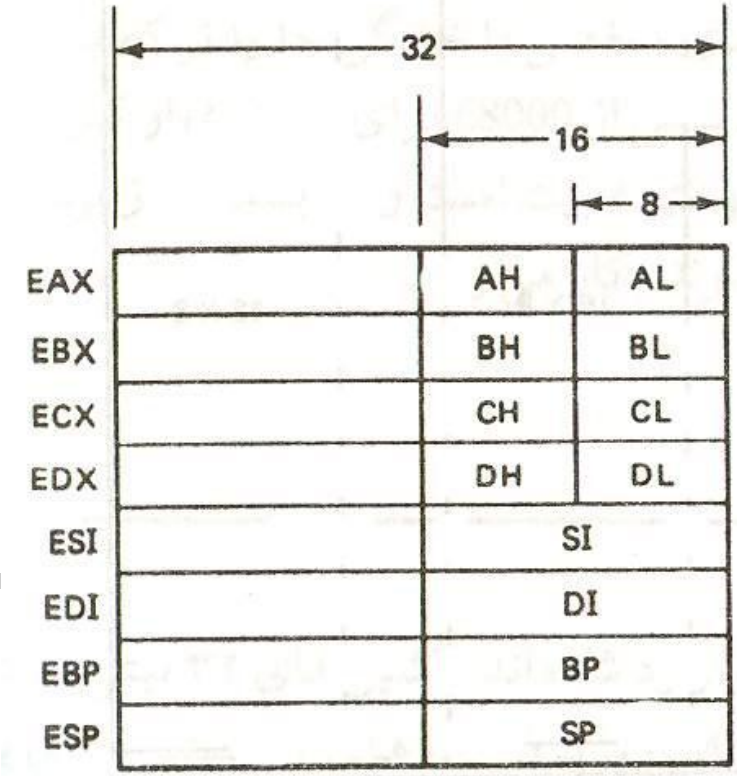
سازمان زير شبيه به سازمان حافظه ٨٠٨٦ و ٦٨٠٠٠ است بجز اين‌كه بجاي دو قسمت از چهار قسمت استفاده مي‌شود.



سازمان حافظه ريزپردازنده های ٣٢ بيتي

مدل‌هاي قابل برنامه نويسي

انواع ۳۲ بيتي ۶۸۰۰۰ و ۸۰۸۶(۶۸۰۲۰ و ۸۰۳۸۶) اساساً داراي ساختار ثبات داخلي مشابه با انواع ۱۶ بيتي هستند.
ثبات‌هاي ۸۰۸۶ در ۸۰۳۸۶ به ثبات‌هاي ۳۲ بيتي تبديل شده‌اند، در حالي‌كه ثبات‌هاي ۶۸۰۰۰ در ۶۸۰۲۰ به همان صورت ۳۲ بيتي باقي مانده‌اند.



تغيير ثبات هاي 8086 در 80386

مجموعه‌هاي دستورالعمل

مجموعه‌هاي دستورالعمل ريزپردازنده‌هاي ۳۲ بيتي بسيار شبيه ماشين‌هاي ۱٦ بيتي هستند .

امتياز عمده ريزپردازنده ۳۲ بيتي نسبت به ريزپردازنده ۱٦ بيتي اين است كه با سرعت بسيار بالاتري كار مي‌كند و حافظه خيلي بيشتري را آدرس دهي مي‌نمايد.

دانشگاه پیام نور