

سری سوال: یک ۱

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی / کد درس: مهندسی کامپیوتر (نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر-نرم افزار (چندبخشی) مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکتریک) ۱۵۱۱۰۹۲

استفاده از ماشین حساب مهندسی مجاز است

۱- مفهوم سرریزی و مکانیزم های کنترل آن به چه دلیل مطرح است؟

- ۲. جلوگیری از وقوع اشتباه
- ۴. محدودیت تعداد ثباتها
- ۱. محدودیت اندازه ثباتها
- ۳. جلوگیری از تعداد اشتباه

۲- این گزاره مربوط به کدام مد آدرس دهی است؟

قسمت آدرس دستورالعمل  $PC = PC +$ 

- ۲. آدرس دهی نسبی (pc relative)
- ۴. آدرس دهی افزایشی PC
- ۱. آدرس دهی Index
- ۳. آدرس دهی مستقیم

۳- به منظور ساخت یک گذرگاه مشترک، که تعداد ۱۶ ثبات (register) ۸ بیتی را به هم وصل کند، حداقل ساخت افزار کدام است؟

- ۲. ۱۶ عدد MUX با ۳ خط انتخاب
- ۴. ۱۶ عدد MUX با ۴ خط انتخاب
- ۱. ۸ عدد MUX با ۳ خط انتخاب
- ۳. ۸ عدد MUX با ۴ خط انتخاب

۴- برای طراحی یک ضرب کننده آرایه ای (Array multiplier) برای ضرب یک عدد ۱۲ بیتی در یک عدد ۱۶ بیتی به چه عناصری نیاز داریم؟

- ۲. ۱۹۲ گیت AND و ۱۱ جمع کننده ۱۶ بیتی
- ۴. ۱۶ گیت AND و ۱۶ جمع کننده ۲۴ بیتی
- ۱. ۱۹۲ گیت AND و ۱۱ جمع کننده ۱۶ بیتی
- ۳. ۱۲ گیت AND و ۲۴ جمع کننده ۱۶ بیتی

۵- اگر در یک کامپیوتر ۳۰ دستورالعمل وجود داشته باشد. کد دستورالعمل حداقل چند بیتی می تواند باشد؟

- ۷. ۴
- ۴. ۳
- ۵. ۲
- ۳. ۱

۶- دستورالعمل زیر مربوط به کدام یک از دستورالعمل های کامپیوتر بایه می باشد؟

15	14	12	11	0
1	110	Address		

- ۲. دستورالعمل حافظه ای، آدرس دهی مستقیم
- ۴. دستورالعمل حافظه ای، آدرس دهی غیرمستقیم
- ۱. دستورالعمل ثباتی
- ۳. دستورالعمل حافظه ای، آدرس دهی مستقیم

سری سوال: ۱ یک

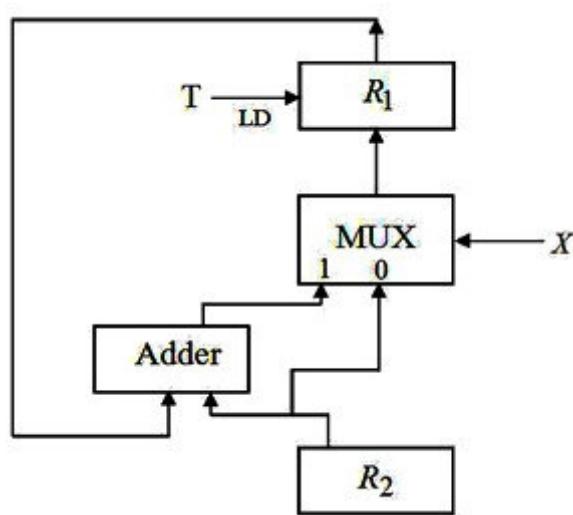
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/گد درس: مهندسی کامپیوتر (نرم افزار)، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر (چندبخشی) ۱۱۱۵۰۸۲ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکتریک) ۱۵۱۱۰۹۲

۷- در شکل زیر کدام یک از موارد انتقال ثباتی زیر قابل اجرا است؟



$$\bar{X}T : R_1 \leftarrow R_1 + R_2 \quad .\cdot ۲$$

$$\bar{X}T : R_1 \leftarrow R_2 \quad .\cdot ۱$$

$$TX : R_1 \leftarrow R_2 \quad .\cdot ۴$$

$$X : R_1 \leftarrow R_2 \quad .\cdot ۳$$

- یک کامپیوتر دارای ۱۲۸ مگابایت حافظه اصلی (RAM) و یک حافظه کنترل به اندازه  $256 \times 20$  می باشد. اندازه ثباتهای AR, SBR, AR را، از راست به چپ، مشخص کنید.

۷-۸-۱۷ .۴

۸-۸-۲۷ .۳

۲۸-۸-۲۸ .۲

۱۷-۱۷-۲۷ .۱

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/ گذ درس: مهندسی کامپیوتر (نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر- نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر- نرم افزار (چندبخشی) ۱۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکتریک) ۱۵۱۱۰۹۲

- با فرض آنکه مقادیر اولیه به صورت  $A=-6, B=2, C=18, D=-12$  مفروض باشند، پس از اجرای قطعه کد زیر در یک معماری با مجموعه دستور العمل های صفر آدرس، مقدار کمیت F چه خواهد شد؟ (فرض کنید D U P دستور العملی است که مقدار بالای پشته (Stack) را می گیرد، از آن کپی تهیه کرده و سپس هر دو در بالای پشته درج می کند. همچنین مقسوم و مفروق زودتر PUSH می شوند).

PUSH C

PUSH A

PUSH B

MUL

ADD

DUP

MUL

PUSH A

PUSH D

SUB

DIV

POP F

1.67 . ۴

6 . ۳

-6 . ۲

0.166 . ۱

سری سوال: یک ۱

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی/ گد درس: مهندسی کامپیوتر (نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر-نرم افزار (چندبخشی) مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکتریک) ۱۵۱۱۰۹۲

۱۰- براساس شمای حافظه زیر فرض کنید اینک نوبت اجرای دستور BSA ذخیره شده در آدرس ۲۰ رسیده است پس از آنکه این دستور اجرا گردد و انشعاب به ریز برنامه یا روال صورت گیرد محتواهی کدامیک از خانه های زیر برابر ۲۱ خواهد بود؟

آدرس	محترای حافظه		
	I	Opcode	Address
20	1	BSA	175
21			دستور بعدی
:			:
175		225	
:		:	
225			
226		زیربرنامه مربوطه	
:			↓
	1	BUN	225
:		:	
:		:	

M[226] .۴

M[175] .۳

M[22] .۲

M[225] .۱

۱۱- سیکل اجرای دستور العمل زیر برای کامپیوتر پایه کدام است؟

توضیح	OPcode	نماد
AC $\leftarrow$ M[EA], M[EA] $\leftarrow$ AC	.۱۱	XCH

 $D_3T_4 : DR \leftarrow M[AR]$  .۲ $D_3T_4 : DR \leftarrow AC, AC \leftarrow DR$  .۱ $D_3T_5 : DR \leftarrow AC, AC \leftarrow DR, SC \leftarrow 0$  $D_3T_4 : DR \leftarrow M[AR]$  .۴ $D_3T_4 : AC \leftarrow M[AR]$  .۳ $D_3T_5 : DR \leftarrow AC, AC \leftarrow DR$  $D_3T_5 : M[AR] \leftarrow AC, SC \leftarrow 0$  $D_3T_6 : M[AR] \leftarrow DR, SC \leftarrow 0$

سری سوال: یک ۱

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

رشته تحصیلی / گذ درس: مهندسی کامپیوتر (نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر - نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر - نرم افزار (چندبخشی) مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکتریک) ۱۵۱۱۰۹۲

۱۲- برای جمع داده های **BCD** با رقم **K** کدامیک از روش ها به تعداد بیشتری جمع کننده **BCD** نیاز دارد و کدامیک کندتر است؟

- ۱. روش موازی و روش تمام سری
- ۳. روش رقم سری - بیت موازی و روش تمام سری
- ۲. روش موازی و روش رقم سری - بیت موازی
- ۴. روش تمام سری و روش موازی - بیت موازی

۱۳- در ضرب اعداد با علامت به روش ضرب بوت **Booth** دو عدد ۳۲ بیتی غیر صفر، تعداد حداقل و حداقل عمل جمع / تفریق مورد نیاز چیست؟

- ۱. ۱۶۰۲
- ۲. ۳۲۰۲
- ۳. ۳۲۱۰
- ۴. ۱۶۰۱

۱۴- در یک مدل ضرب به روش بوت (**Booth**) حاصل ضرب های جزوی مقابله بدست آمده است. مشخص کنید **Y** و نتیجه **P** برابر چیست؟

$$\begin{array}{r}
 X=010011 \\
 \begin{array}{r} Y \quad \times \\ \hline \end{array} \\
 \begin{array}{r} 11111101101 \\ 0000010011 \\ 000000000 \\ 11101101 \\ 0010011 \\ \hline 101101 \end{array}
 \end{array}$$

$$P=1011011111, Y=-24 . ۲$$

$$P=11001101101, Y=-21 . ۱$$

$$P=11000101011, Y=-22 . ۴$$

$$P=11001001011, Y=-23 . ۳$$

۱۵- در یک سیستم خط لوله (**pipe line**) که از هفت مرحله (**stage**) تشکیل شده است، برای پردازش ۱۰۰ ورودی حداقل چند کلک نیاز است؟

- ۱. ۱۰۶
- ۲. ۱۰۷
- ۳. ۱۰۸
- ۴. ۱۰۹

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

**عنوان درس:** معماری کامپیوتر، معماری کامپیوتر و سازمان آن

**وشته تحصیلی/گذ درس:** مهندسی کامپیوتر (نرم افزار)، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر-نرم افزار (چندبخشی) ۱۱۱۵۰۸۲ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکتریک) ۱۵۱۱۰۹۲

۱۶- در یک سیستم بدون خط لوله در  $50\text{ ns}$  یک تکلیف را پردازش می کند. همان تکلیف را می توان در یک خط لوله با شش قطعه و با پالس  $10\text{ ns}$  پردازش نمود. نرخ افزایش سرعت پردازش را برای سیستم خط لوله با  $100$  عدد تکلیف به دست آورید.

۴ . ۴

۵,۸۱ . ۳

۴,۷۶ . ۲

۵ . ۱

۱۷- کدامیک از جملات زیر در مورد دوپردازنده هم نسل (بایک تکنولوژی) صحیح نیست؟

۱. تعداد دستورالعمل های یک پردازنده RISC از یک پردازنده CISC کمتر است.
۲. دستورالعمل های یک پردازنده RISC نسبتاً ساده تر از یک پردازنده CISC است.
۳. حجم سخت افزار RISC (تعداد ترانزیستورها) خیلی بیشتر از CISC است.
۴. تعداد دستورالعمل هایی که در زمان معین به اجرا درمی آید در RISC بیشتر از CISC است.

۱۸- برای سیستم خط لوله شکل زیر، تأخیرهای انتشار زیر را داریم.

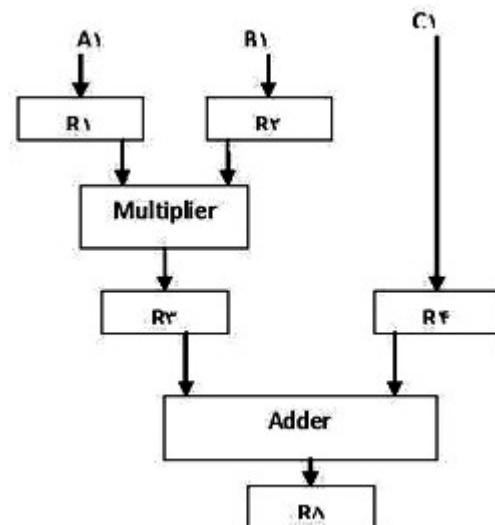
تأخیر انتشار برای خواندن عملوند از حافظه و انتقال به رजیسترها  $R_1, R_2, R_4$  برابر  $40$  نانو ثانیه است. -

تأخیر انتشار برای ضرب کننده معادل  $45$  نانو ثانیه است. -

تأخیر انتشار برای انتقال نتیجه حاصل ضرب به  $R_3$  معادل  $5$  نانو ثانیه است. -

تأخیر انتشار برای جمع دو عدد و انتقال به  $R_5$  معادل  $15$  نانو ثانیه است. -

حداقل کلاک سیکل برای سیستم خط لوله فوق کدام است؟



۴۰ns . ۴

۵۰ns . ۳

۵۵ns . ۲

۴۵ns . ۱

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: معماری کامپیوتر، معماری کامپیوتر و سازمان آن

وشته تحصیلی/ گذ درس: مهندسی کامپیوتر (نرم افزار) ۱۱۱۵۰۸۲ - ، مهندسی کامپیوتر- نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر- نرم افزار (چندبخشی) ۱۱۱۵۱۴۳ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکتریک) ۱۵۱۱۰۹۲

۱۹- در حافظه نهان (*cache*) ساختار زیر مربوط به چه نوع نگاشتی است؟ اگر اندازه **RAM** و **Cache** بترتیب ۲۵۶ و ۱۶ بیت باشند، اندازه فیلد های شاخص و نشانه چند بیت می شود؟

Tag	Index
نشانه	شاخص

۱. نگاشت تداعیگر در مجموعه ۴ تایی - ۲۰ - ۲۸ - ۲.

۲. نگاشت مستقیم - ۲۰ - ۲۸ - ۳.

۴۰- یک سیستم حافظه با ۲۵۶ کیلوبایت حافظه نهان: **Way set associative cache** را در نظر بگیرید.

فرض کنید اندازه هر خط Cashe (Cashe Line Size) برابر ۸ کلمه باشد. اگر کوچکترین واحد آدرس دهی حافظه بایت باشد، و آدرس ها ۶۴ بیتی باشند، برای فیلد Tag به چند بیت نیاز داریم؟ (فرض کنید هر کلمه ۳۲ بیتی است.)

۴۷. ۱ ۴۸. ۲ ۴۹. ۳ ۵۰. ۴

۴۱- برای انجام مجموعه ریز عملیات  $AC \leftarrow DR, DR \leftarrow AC$  در روی کامپیوتر پایه چند کلاک پالس نیاز است؟

- ۱. حداقل چهار پالس ساعت نیاز است.
- ۲. حداقل یک پالس ساعت نیاز است.
- ۳. حداقل دو پالس ساعت نیاز است.

۴۲- یک کامپیوتر دارای واحد حافظه با ۲۵۶K کلمه ۳۲ بیتی است. فرمت دستورات آن یک کلمه ای و به صورت شکل زیر است.

ADDRESS	REGCODE	OPCODE	I
---------	---------	--------	---

I: بیت مستقیم

OPCODE: کد عملگر

REGCODE: تعداد ۶۴ رجیستر داخلی کامپیوتر را آدرس دهی می کند.

ADDRESS: آدرس عملوند دستورالعمل در حافظه است.

تعداد بیت های فیلد های فرمت دستورالعمل کامپیوتر فوق کدام است؟

ADDRESS=17 و REGCODE=7 و opcode=6 I=1 . ۲

ADDRESS=18 و REGCODE=7 و opcode=7 I=1 . ۱

ADDRESS=17 و REGCODE=6 و opcode=7 I=1 . ۴

ADDRESS=18 و REGCODE=6 و opcode=7 I=1 . ۳

سری سوال: ۱ یک

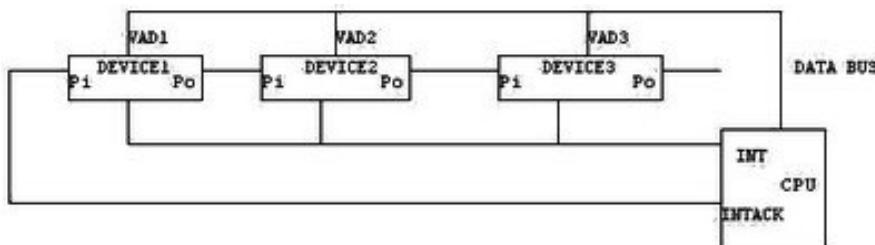
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

**عنوان درس:** معماری کامپیوتر، معماری کامپیوتر و سازمان آن

**وشته تحصیلی/گذ درس:** مهندسی کامپیوتر (نرم افزار)، مهندسی کامپیوتر-نرم افزار، علوم کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر-نرم افزار (چندبخشی) ۱۱۱۵۰۸۲ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکتریک) ۱۵۱۱۰۹۲

۲۳- در شکل زیر دستگاه ۱ یک وقفه را بعد از اینکه دستگاه ۲ در خواست وقفه را به **CPU** داده و قبل از اینکه آن دریافت گردد به واحد **CPU** ارسال می نماید. کدام گزینه درست می باشد؟



۱. ابتدا به درخواست دستگاه ۱ و سپس به درخواست دستگاه ۲ پاسخ داده می شود.
۲. ابتدا به درخواست دستگاه ۲ و سپس به درخواست دستگاه ۱ پاسخ داده می شود.
۳. فقط به درخواست دستگاه ۱ پاسخ داده می شود.
۴. به درخواست های ۱ و ۲ همزمان پاسخ داده می شود.

۲۴- مزیت نگاشت ورودی- خروجی در فضای حافظه (**memory mapped I/O**) در مقایسه با ورودی و خروجی مجزا (**Isolated I/O**) چیست؟

۱. تمام دستورالعمل های مربوط به حافظه را می توان برای **I/O** نیز استفاده نمود.
۲. عموماً سریعتر از **Isolated** است.
۳. به مدارهای سخت افزاری کمتری برای انتخاب یک درگاه ورودی یا خروجی نیاز دارد.
۴. فضای قابل آدرس دهی حافظه تقریباً دوبرابر می شود.

۲۵- کدامیک از کدهای زیریک دستورالعمل ثباتی است؟ (X بیانگر این است که هر کدی می تواند جایگزین آن شود.)

۰xxx .۴      ۷xxx .۳      fxxx .۲      Exxx .۱

### سوالات تشریحی

۱،۴۰ نمره

۱- مدار منطقی مربوط به وقفه اولویت دار زنجیره ای را رسم کرده و آنرا شرح دهید؟

۱،۴۰ نمره

۲- سخت افزار مربوط به حافظه تداعیگر را به همراه یک سلول از آن بطور کامل رسم کرده و معادلات مدار انطباق را بنویسید.

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

**عنوان درس:** معماری کامپیوتر، معماری کامپیوتر و سازمان آن

**وشته تحصیلی/ گذ درس:** مهندسی کامپیوتر (نرم افزار)، مهندسی کامپیوتر (چندبخشی)، مهندسی فناوری اطلاعات، مهندسی فناوری اطلاعات (چندبخشی)، مهندسی کامپیوتر (سخت افزار)، مهندسی کامپیوتر (چندبخشی) ۱۱۱۵۰۸۲ - ، مهندسی مدیریت اجرایی ۱۱۱۵۱۹۱ - ، علوم کامپیوتر ۱۱۱۹۰۱۰ - ، مهندسی پزشکی - بالینی ۱۵۱۱۰۸۲ - ، مهندسی برق - گرایش الکترونیک، مهندسی برق - گرایش مهندسی پزشکی (بیوالکتریک) ۱۵۱۱۰۹۲

۱،۴۰ نمره

۳- یک گذرگاه مشترک برای چهار ثبات ۵ بیتی با استفاده از بافرهای سه حالته رسم کنید.

۱،۴۰ نمره

- یک پردازنده با مشخصات زیر بیاده سازی شده است:
- واکشی دستورات ۲ پالس ساعت به طول می انجامد .
- اجرای دستورات ۳ پالس ساعت به طول می انجامد .
- پردازنده در سرعت ۱۰۰ مگاهرتز کار می کند .

- ایجاد تغییرات زیر ممکن است :

- الف) واکشی در یک پالس ساعت انجام شود و سرعت پردازنده به ۸۰ مگاهرتز کاهش یابد .
  - ب ) اجرای دستورات در دو پالس ساعت انجام شود و سرعت پردازنده به ۷۵ مگاهرتز کاهش یابد .
  - ج) واکشی در ۳ پالس ساعت و اجرا در ۴ پالس ساعت انجام شود و سرعت تا ۱۵۰ مگاهرتز افزایش یابد .
- چنانچه برنامه ای با تعداد دستور مشخص روی ساختارهای فوق اجرا شود کدام ساختار کمترین زمان اجرا را منجر می شود؟

۱،۴۰ نمره

۵- ساختار گذرگاه روبرو را در نظر بگیرید .

مجموعه خطوط F , E , D , C , B , A هر کدام چند بیتی هستند؟

